



TỦ SÁCH KỸ THUẬT ĐIỆN - ĐIỆN TỬ
ThS NGUYỄN TẤN PHƯỚC

MÁY KHUẾCH ÂM TRANSISTOR VÀ IC



NHÀ XUẤT BẢN HỒNG ĐỨC

LỜI NÓI ĐẦU

Trong lĩnh vực Điện tử dân dụng, Máy khuếch âm (Ampli) được xem là môn học căn bản quan trọng nhất. Hầu hết các chương trình đào tạo ngành Điện tử viễn thông, Điện tử dân dụng đều xếp môn học này đầu tiên trong phần các môn kỹ thuật chuyên ngành.

Hiện nay trên thị trường sách kỹ thuật điện tử đã có một vài quyển giáo trình Máy khuếch âm nhưng thường có nội dung hẹp và không sâu, chỉ thích hợp cho các lớp đào tạo ngắn hạn hay các lớp Trung cấp nghề.

Chúng tôi biên soạn giáo trình “Máy khuếch âm transistor và IC” có nội dung rộng và mức độ lý luận tương đối sâu hơn nhằm phục vụ cho việc giảng dạy ở nhiều bậc đào tạo khác nhau, đồng thời là tài liệu tham khảo cho các đối tượng muốn tìm hiểu sâu về máy khuếch âm như kỹ sư, giảng viên, kỹ thuật viên, công nhân lành nghề. Đặc biệt trong giáo trình có giới thiệu và phân tích khá chi tiết về Ampli Karaoke là loại thiết bị điện tử dân dụng rất phổ biến mà hầu như mọi gia đình đều có.

Tất cả sơ đồ mạch trong giáo trình đều được phân tích nguyên lý, tính toán trạng thái tĩnh và động rất chi tiết sẽ giúp ích rất nhiều cho việc khảo sát, lắp ráp hay sửa chữa.

Hy vọng giáo trình này sẽ là một tài liệu kỹ thuật điện tử hữu ích cho các giáo viên cũng như bạn học sinh/ sinh viên ngành Điện tử.

Rất mong nhận được nhiều ý kiến đóng góp để sách được hoàn thiện hơn trong lần tái bản sau.

TP.HCM, ngày 07 tháng 10 năm 2009

Tác giả

GIÁO TRÌNH

MÁY KHUẾCH ÂM TRANSISTOR VÀ IC

MỤC LỤC

	Trang
Lời nói đầu	3
Mục lục	4
Chương 1: Tổng quan về máy khuếch âm	7
1.1- Đại cương	
1.2- Linh kiện điện thanh	
1.3- Vấn đề đo biên độ âm tần	
1.4- Đặc trưng cơ bản của mạch khuếch đại	
Chương 2: Mạch khuếch đại tiền khuếch đại âm tần	16
2.1- Đại cương	
2.2- Khuếch đại hạng A	
2.3- Tiền khuếch đại dùng transistor	
2.4- Tiền khuếch đại dùng IC	
Chương 3: Mạch chọn lọc âm sắc	25
3.1- Đại cương	
3.2- Đáp ứng tần số	
3.3- Mạch lọc thụ động dùng RC	
3.4- Mạch lọc tích cực	
3.5- Ứng dụng mạch lọc trong Ampli	
3.6- Mạch chọn âm sắc trong Ampli Karaoke	

Chương 4: Mạch khuếch đại công suất	52
4.1- Đại cương	
4.2- Mạch khuếch đại công suất hạng A	
4.3- Mạch khuếch đại công suất hạng B	
4.4- Mạch khuếch đại công suất hạng AB	
4.5- Mạch khuếch đại công suất kiểu OTL	
4.6- Mạch khuếch đại công suất kiểu OCL	
4.7- Mạch công suất kiểu OCL ráp Darlington có tầng vi sai	
4.8- Mạch khuếch đại công suất kiểu BTL	
Chương 5: Mạch bảo vệ transistor công suất và loa	91
5.1- Đại cương	
5.2- Mạch bảo vệ transistor công suất	
5.3- Mạch bảo vệ loa	
Chương 6: Các bổ trợ trong Ampli	100
6.1- Mạch Echo	
6.2- Ampli Stereo	
6.3- Mạch Super Bass	
6.4- Mạch âm thanh xoay vòng (Surround Sound)	
Chương 7: Ampli Karaoke	111
7.1- Mạch khuếch đại micro	
7.2- Mạch chọn lọc âm sắc	
7.3- Mạch Mixer	
7.4- Mạch Echo và Master	
7.5- Mạch khuếch đại công suất	

Chương 8: Khối nguồn trong Ampli	122
7.1- Mạch nắn điện	
7.2- Mạch lọc điện	
7.3- Mạch ổn định nguồn	
7.4- Khối nguồn trong Ampli	
Tài liệu tham khảo	148

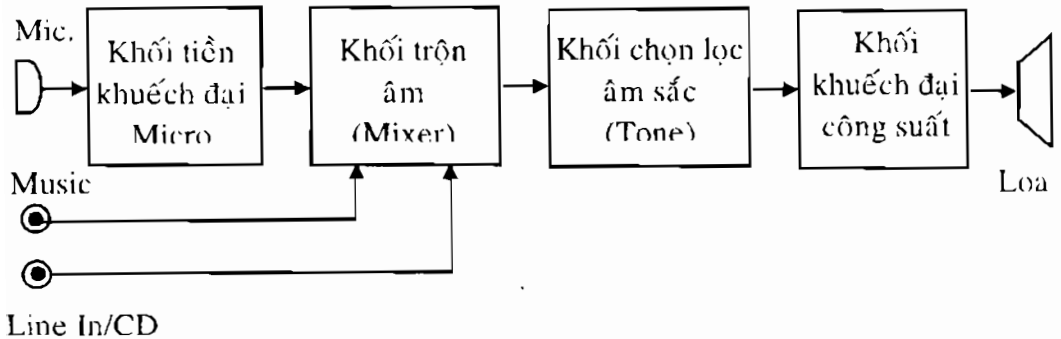
CHƯƠNG 1

TỔNG QUAN VỀ MÁY KHUẾCH ÂM

§1.1- ĐẠI CƯƠNG

Để tiếng nói, tiếng hát của một người mà rất nhiều người có thể cảm nhận được cùng lúc thì cần có bộ khuếch đại âm thanh. Bộ khuếch đại âm thanh (thường gọi tắt là Ampli – do từ Amplifier) là một thiết bị điện tử dân dụng khá phổ biến và rất đa dạng.

Tùy yêu cầu về công suất và chất lượng mà Ampli có cấu trúc và sơ đồ khác nhau, tuy nhiên Ampli thường có sơ đồ khối cơ bản như hình 1.1.



Hình 1.1: Sơ đồ khối Ampli

Trong sơ đồ, micro có nhiệm vụ đổi từ âm thanh ra dòng điện xoay chiều âm tần, loa có nhiệm vụ ngược lại là đổi dòng điện xoay chiều âm tần ra âm thanh. Micro và loa còn được gọi chung tên là linh kiện điện thanh.

Khối tiền khuếch đại micro (Pre-ampli) có độ khuếch đại từ vài chục đến vài trăm lần, khuếch đại tín hiệu rất nhỏ sau micro từ vài mV lên vài trăm mV đến 1V.

Khối trộn âm có thể nhận cùng lúc nhiều tín hiệu ở nhiều ngõ như: music, line in/CD có biên độ vài trăm mV đến 1V trộn chung với tín hiệu từ micro đã được khuếch đại.

Khối chọn lọc âm sắc, còn gọi là mạch trầm bổng, có tác dụng chọn lựa mức độ âm thanh trầm bổng ra loa theo sở thích của người nghe.

Khối khuếch đại công suất (Main Ampli) là mạch có độ khuếch đại lớn nhất, vừa khuếch đại điện áp vừa khuếch đại dòng điện âm tần lên thật lớn để đưa đến loa cho ra âm thanh.

Những Ampli có chất lượng cao dùng cho âm nhạc còn có các mạch phụ trợ đặc biệt như: Echo (Repeat, Delay), Mono/Stereo, Surround ...

§1.2- LINH KIỆN ĐIỆN THANH

1. Micro điện động

Micro là loại thiết bị điện tử dùng để đổi chấn động âm thanh ra dòng điện xoay chiều (còn gọi là tín hiệu âm tần). Micro còn có tên khác là linh kiện điện thanh, dùng để đổi âm thanh ra dòng điện.

Về cấu tạo, micro gồm có một màng rung làm bằng polystyrol có gắn một ống dây nhúng đặt nằm trong từ trường của một nam châm vĩnh cửu.

Khi có chấn động âm thanh tác động vào màng rung của micro thì cuộn dây sẽ dao động trong từ trường của nam châm. Lúc đó, từ thông qua cuộn dây thay đổi và cuộn dây sẽ cảm ứng cho ra dòng điện xoay chiều. Dòng điện xoay chiều này do âm thanh tạo ra nên gọi là dòng điện âm tần.

Dòng điện âm tần do micro tạo ra có biên độ tùy thuộc cường độ âm thanh tác động vào micro lớn hay nhỏ, tần số của dòng điện tùy thuộc vào âm điệu bổng hay trầm.

Micro có các đặc tính sau:

- Độ nhạy $mV/\mu\text{bar}$ ở tần số $f = 1\text{kHz}$
- Dải tần số $50\text{ Hz} \div 15\text{kHz}$
- Tổng trở: micro có tổng trở thấp từ 200Ω đến 600Ω , tổng trở cao từ $2\text{k}\Omega$ đến $20\text{k}\Omega$.

2. Loa điện động

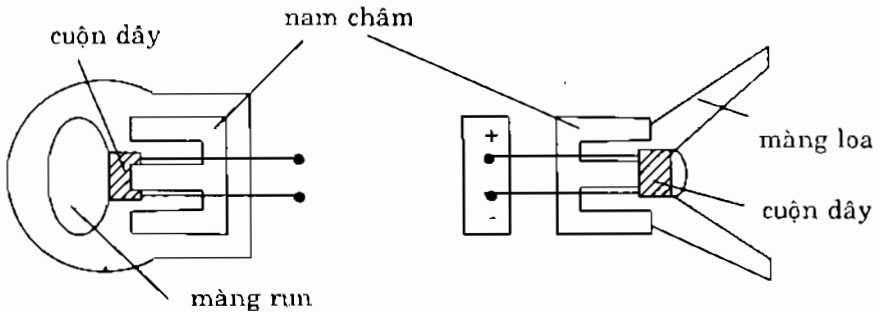
Loa là thiết bị điện từ dùng để đổi dòng điện âm tần ra chấn động âm thanh. Loa cũng được gọi là linh kiện điện thanh.

Về cấu tạo, loa gồm có một nam châm vĩnh cửu để tạo ra từ trường đều, một cuộn dây được đặt nằm trong từ trường của nam châm và cuộn dây được gắn dính với màng loa, màng loa có dạng hình nón làm bằng loại giấy đặc biệt. Cuộn dây có thể rung động trong từ trường của nam châm.

Khi có dòng điện âm tần vào cuộn dây loa, cuộn dây sẽ tạo ra từ trường tác dụng lên từ trường của nam châm vĩnh cửu sinh ra lực điện từ hút hay đẩy cuộn dây làm rung màng loa và tạo ra các chấn động âm thanh lan truyền trong không khí. Âm thanh do loa phát ra lớn hay nhỏ là do dòng điện âm tần vào cuộn dây mạnh hay yếu, âm điệu trầm hay bổng là do dòng điện âm tần có tần số thấp hay cao.

Loa có các đặc tính sau:

- Tổng trở: thường là $4\Omega, 8\Omega, 16\Omega, 32\Omega$
- Công suất định mức: từ vài trăm mW đến vài trăm W.
- Dãy tần làm việc:
 - Loa trầm (woofer): màng loa có khối năng lượng nặng và phát ra các âm trầm tần số từ $20\text{Hz} \div 1000\text{Hz}$.
 - Loa bổng (tweeter): dạng còi, màng kim loại chuyên phát ra âm bổng tần số từ $3\text{kHz} \div 15\text{kHz}$.
 - Loa trung bình (mid range) tròn hay dẹp, màng giấy phát ra các tần số từ $200\text{Hz} \div 10\text{Hz}$.



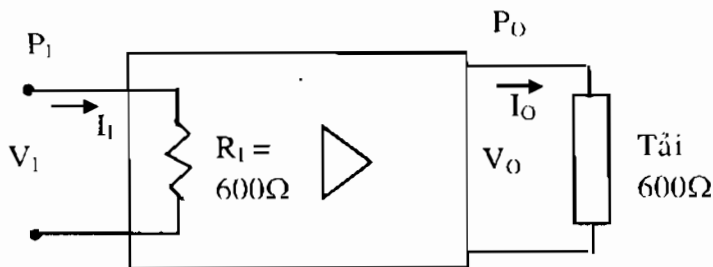
Hình 1.2: Cấu tạo của micro và loa

§1.3- VẤN ĐỀ ĐO BIÊN ĐỘ CỦA ÂM TẦN

Trong kỹ thuật điện tử, để đo độ khuếch đại của mạch điện tử, đáp ứng biên độ của mạch lọc ... người ta thường dùng đơn vị deciBel (dB; 1deciBel = 0,1Bel).

Để đo biên độ âm tần, người ta cũng dùng đơn vị này và qui định điện trở tải có trị số là 600Ω .

Đối với ngõ vào của mạch, nếu muốn tính theo đơn vị này cũng phải có tổng trở là 600Ω .



Hình 1.3: Qui định tải và tổng trở vào

Đơn vị dB được định nghĩa: “Nếu có công suất $P = 1mW$ ra trên điện trở tải $R = 600\Omega$ thì điện áp âm tần trên tải là 0 dB”.

Ta có công thức: $P = RI^2 = \frac{U^2}{R}$

Suy ra: $U^2 = PR$ hay $U = \sqrt{P.R}$

Như vậy: $U = \sqrt{10^{-3}.600} = 0,775V = 0dB$

Trường hợp tính gần đúng thì có thể qui tròn $1V \cong 0dB$.

Độ khuếch đại công suất được tính theo công thức:

$$A_p = \frac{P_o}{P_i}$$

Người ta cảm nhận âm thanh không tỉ lệ tuyến tính theo công suất mà theo hàm logarit thập phân.

Độ khuếch đại tính theo dB là:

$$A_p(dB) = 10 \log \frac{P_o}{P_i} \quad (\log 10 = 1; \log 1 = 0)$$

$$\Rightarrow A_p(dB) = 10 \log \frac{U_o^2}{U_i^2} = 10 \log \frac{U_o^2}{U_i^2} \quad (\text{do } R_o = R_i)$$

$$\Rightarrow A_p(dB) = 10 \log \left(\frac{U_o}{U_i} \right)^2 = 20 \log \frac{U_o}{U_i}$$

Trên các thiết bị thu phát âm tần, người ta không ghi đơn vị là Volt mà ghi là dB (với ngõ vào $U_i = 1V \cong 0dB$).

Thí dụ:

- Nếu có: $U_o = 1V \Rightarrow A_p = 0dB$

- Nếu có: $U_o = 10V \Rightarrow A_p = +20dB$

- Nếu có: $U_o = 100V \Rightarrow A_p = +40dB$

- Nếu có: $U_o = 0,1V \Rightarrow A_p = -20dB$

- Nếu có: $U_o = 0,01V \Rightarrow A_p = -40dB$

§1.4- ĐẶC TRƯNG CƠ BẢN CỦA MẠCH KHIẾCH ĐẠI

Mạch khuếch đại có ký hiệu như hình 1.1. Năng lượng ở ngõ vào và ngõ ra thường được gọi là tín hiệu vào và tín hiệu ra. Tín hiệu vào và tín hiệu ra có thể ở dạng điện áp hay cường độ dòng điện và được ký hiệu là V_i, V_o hay I_i, I_o



Hình 1.4: Ký hiệu của mạch khuếch đại

Những đặc trưng cơ bản của mạch tiền khuếch đại âm tần:

- Hệ số khuếch đại A (dB)
- Đặc tính truyền đạt tần số và đặc tính pha
- Đặc tính biên độ
- Dải động và mức nhiễu
- Méo phi tuyến.

1. Hệ số khuếch đại A (dB)

Hệ số khuếch đại điện áp của mạch được định nghĩa:

$$A_v = \frac{V_o}{V_i}$$

Trong việc chuẩn hóa, độ khuếch đại thường được tính theo đơn vị dB bởi công thức:

$$A_p(dB) = 10 \log \frac{P_o}{P_i} \quad (\log 10 = 1; \log 1 = 0)$$

$$\Rightarrow A_p(dB) = 10 \log \frac{R_o U_o^2}{U_i^2 R_i} = 10 \log \frac{U_o^2}{U_i^2} \quad (\text{do } R_o = R_i)$$

$$\Rightarrow A_p(dB) = 10 \log \left(\frac{U_o}{U_i} \right)^2 = 20 \log \frac{U_o}{U_i}$$

2. Đặc tính truyền đạt

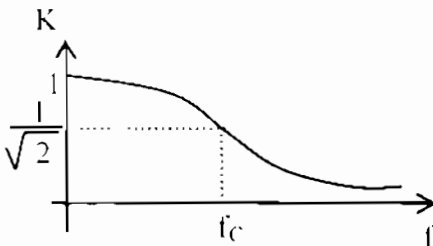
Hệ số khuếch đại điện áp A_v thường được tính ở tần số chuẩn của âm tần là 1kHz, trong khi đặc tính truyền đạt mô tả dạng tín hiệu ra theo tín hiệu vào trong suốt dải âm tần (từ 20Hz đến 20kHz) và được biểu thị bằng hệ số truyền đạt K .

Hệ số truyền đạt K được tính bằng tỉ lệ giữa độ lợi ở tần số đang xem xét A_i với độ lợi ở tần số chuẩn (1kHz) A_o .

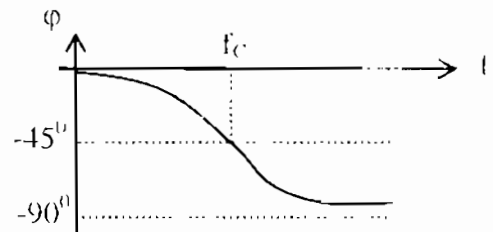
$$K = \frac{A_i}{A_o}$$

Hay $K(dB) = 20 \log K$

Méo dạng tín hiệu do biên độ ra không đều trong suốt dải tần, gọi là méo tần số, được tính bằng dB. Méo dạng tín hiệu do sự dịch pha tín hiệu ra, gọi là méo pha.



Hình 1.5: Đáp ứng biên độ



Hình 1.6: Đáp ứng pha

Sự méo pha thường xảy ra ở vùng tần số thấp và vùng tần số cao.

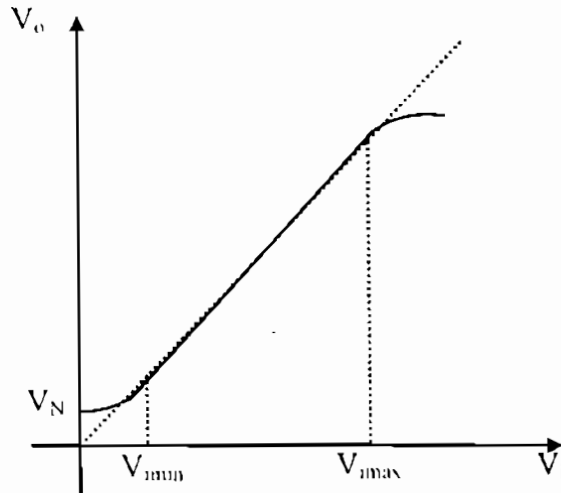
Hai loại méo trên xảy ra trên các linh kiện tuyến tính được gọi chung là méo tuyến tính.

3. Đặc tính biên độ - Dải động – Nhiễu

Đặc tính biên độ của mạch khuếch đại là quan hệ giữa điện áp ra theo điện áp vào (V_o/V_i).

Hình vẽ 2.4 cho thấy nếu điện áp vào V_i nhỏ dưới mức V_{imin} thì sẽ có nhiễu xuất hiện ở ngõ ra. Phạm vi làm việc tốt nhất của mạch khuếch đại là đoạn tuyến tính. Nếu điện áp vào V_i vượt quá mức V_{imax} thì sẽ có hiện tượng quá tải ngõ vào và gây ra méo dạng tín hiệu.

Nhiều trong trường hợp này là nhiễu nội của linh kiện điện tử phi tuyến và nhiễu tạp âm nhiệt.



Hình 1.7: Đặc tính biên độ

Tỉ số giữa điện áp vào cực đại và cực tiểu gọi là dải động của tín hiệu theo định nghĩa:

$$D_s = \frac{V_{imax}}{V_{imin}}$$

Có tính theo đơn vị dB:

$$D_S \text{ (dB)} = 20 \log D_S$$

Như vậy: để tránh bị nhiễu ở ngõ ra và tín hiệu bị méo dạng, dải động của mạch khuếch đại phải bằng hay lớn hơn dải động của tín hiệu vào.

$$D_i \geq \frac{V_{i\max}}{V_{i\min}} \quad \text{và} \quad D_A \text{ (dB)} = 20 \log D_A$$

4. Méo phi tuyến

Méo phi tuyến là do các đặc tuyến ngõ vào và ra của linh kiện điện tử không thẳng.

Khi mạch khuếch đại phi tuyến sẽ làm méo dạng tín hiệu hình sin ở ngõ vào và ngõ ra sẽ xuất hiện nhiều hài (họa tần) bậc cao có biên độ lớn. Méo sóng hài được biểu thị bằng hệ số sóng hài K_h và có thể tính theo điện áp hay dòng điện, đơn vị tính bằng %.

$$K_h = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + \dots}}{I_1}$$

Hay:
$$K_h = \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots}}{V_1}$$

Thông thường méo hài cho phép từ 5-7%. Ampli chất lượng cao thì từ 1-2%.

CHƯƠNG 2

MẠCH TIỀN KHUẾCH ĐẠI ÂM TẦN

§2.1- ĐẠI CƯƠNG

Nguồn tín hiệu âm tần thường là micro, đầu từ, đầu đĩa nên có biên độ rất nhỏ khoảng vài mV đến vài chục mV. Tín hiệu này cần được khuếch đại lên đủ lớn khoảng 1V trước khi đưa vào các mạch xử lý, chọn lọc hay điều chế.

Mạch tiền khuếch đại âm tần thường dùng transistor lưỡng nối hay các mạch khuếch đại thuật toán chuyên dùng. Một số trường hợp dùng transistor trường ứng để có tổng trở ngõ vào lớn.

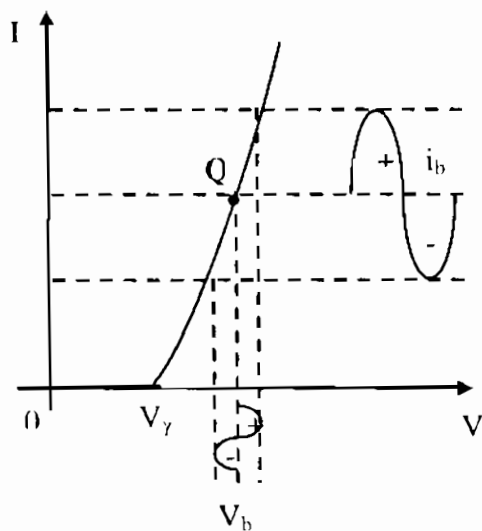
Transistor là linh kiện phi tuyến nhưng khi xét trong phạm vi biến thiên nhỏ thì mức độ phi tuyến ảnh hưởng không lớn nên có thể xem như mạch tuyến tính. Trong các mạch khuếch đại tín hiệu nhỏ, transistor được vẽ thành mạch tương đương gồm có các điện trở và nguồn dòng điện để có thể tính toán và phân tích nguyên lý theo lý thuyết của mạch tuyến tính.

Mạch tiền khuếch đại có yêu cầu khuếch đại trung thực tín hiệu có biên độ nhỏ nên được chọn kiểu khuếch đại hạng A.

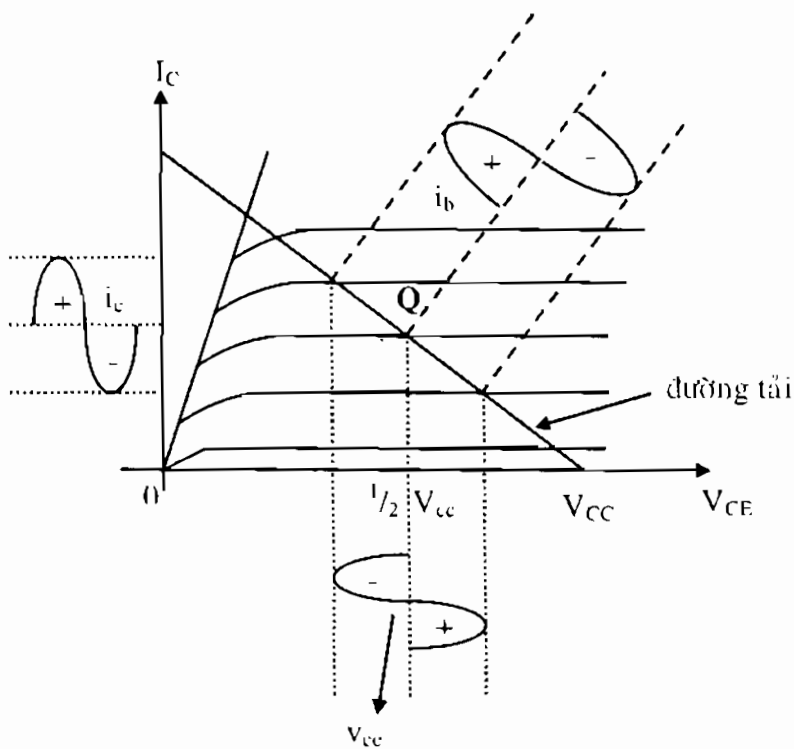
§2.2- KHUẾCH ĐẠI HẠNG A

Trên đặc tuyến ngõ vào I_B/V_{BE} của transistor, mạch khuếch đại hạng A có điểm hoạt động tĩnh Q ở khoảng giữa của đặc tuyến với $V_{BE} = 0,7V$ (transistor Si) và $V_{BE} = 0,2V$ (transistor Ge). Khi transistor nhận tín hiệu xoay chiều ở cực B, dòng điện I_B sẽ thay đổi theo tín hiệu xoay chiều này (hình 2.1a).

Trên đặc tuyến ra I_C/V_{CE} của transistor, mạch khuếch đại hạng A có điểm hoạt động tĩnh Q ở giữa đường tải với $V_{CE} = 1/2V_{CC}$. Khi I_B thay đổi theo tín hiệu xoay chiều sẽ làm cho dòng điện I_C thay đổi và kéo theo điện áp V_{CE} cũng thay đổi (hình 2.1b).



Hình 2.1a: Đặc tuyến ngõ vào ở hạng A



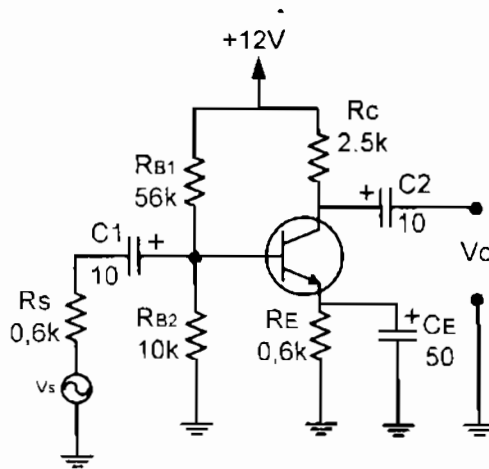
Hình 2.1b: Đặc tuyến ngõ ra ở hạng A

Các đặc điểm của mạch khuếch đại hạng A :

- Khuếch đại trung thực tín hiệu xoay chiều (khuếch đại được cả hai bán kỳ của tín hiệu xoay chiều hình sin).
- Dùng cho các mạch khuếch đại tín hiệu có biên độ nhỏ.

§2.3- TIỀN KHUẾCH ĐẠI DÙNG TRANSISTOR

1. Mạch tiền khuếch đại dùng 1 transistor



Hình 2.2: Mạch tiền khuếch đại dùng 1 transistor

Trong giáo trình “Linh kiện điện tử” chương 8 có hướng dẫn cách tính trạng thái tĩnh và trạng thái động của các mạch khuếch đại dùng transistor như hình 2.2.

Tính độ khuếch đại của mạch:

a) Độ khuếch đại dòng điện:

Độ khuếch đại dòng điện là tỉ số giữa dòng điện xoay chiều ở ngõ ra và ngõ vào.

$$A_i = \frac{\Delta I_o}{\Delta I_i} = \frac{\Delta I_c}{\Delta I_b} = \frac{i_c}{i_b} = \beta = 100$$

b) Độ khuếch đại điện áp:

Độ khuếch đại điện áp là tỉ số giữa điện áp xoay chiều ở ngõ ra và ngõ vào.

Xét độ khuếch đại điện áp riêng của transistor:

$$A_{10} = \frac{\Delta V_o}{\Delta V_i} = \frac{\Delta V_C}{\Delta V_B} = \frac{v_{ce}}{v_{be}} = - \frac{i_c R_C}{i_b r_i} \quad (\text{dấu trừ (-) chỉ đảo pha})$$

$$A_{10} = - \frac{\beta i_b R_C}{i_b r_i} = - \beta \frac{R_C}{r_i}$$

Thay số vào ta có: $A_{10} = -100 \times \frac{2,5 \cdot 10^3}{1,5 \cdot 10^3} = -166$ lần

Dấu (-) trong công thức có ý nghĩa là tín hiệu ở ngõ ra và ngõ vào đảo pha nhau.

Xét độ khuếch đại điện áp chung của mạch.

$$A_{1\gamma} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \frac{V_i}{V_s}$$

Ta đã có: $V_i = V_s \frac{R_i}{R_i + R_s}$

Suy ra: $\frac{V_i}{V_s} = \frac{R_i}{R_i + R_s}$

Thay vào $A_{1\gamma}$ ta có: $A_{1\gamma} = A_{10} \frac{R_i}{R_i + R_s}$

Thay số vào ta có:

$$A_{1\gamma} = (-166) \times \frac{1,28 \cdot 10^3}{1,28 \cdot 10^3 + 0,6 \cdot 10^3} = -113$$

Trong sơ đồ, tụ điện $C_E = 50\mu\text{F}$ là tụ phân dòng để lọc bỏ thành phần xoay chiều trên cực E xuống mass. Tụ này loại bỏ tác dụng hồi tiếp âm dòng điện trên R_E và làm tăng độ khuếch đại được tính theo công thức trên. Tuy nhiên tín hiệu ra có thể bị méo dạng và dải thông của mạch bị giảm.

Trong các ampli chất lượng cao thường không dùng tụ C_E để sửa méo dạng và tăng độ rộng đáp tần. Độ khuếch đại hồi tiếp được tính theo công thức:

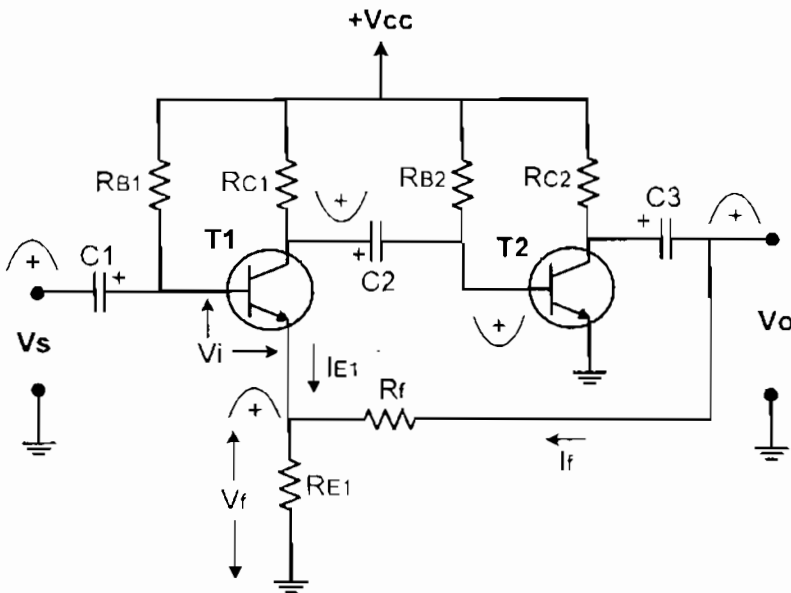
$$A_{IT} = -\frac{R_C}{R_E} = -\frac{2,5 \cdot 10^3}{0,5 \cdot 10^3} = -5$$

Điện trở R_E ngoài tác dụng hồi tiếp âm còn có tác dụng ổn định nhiệt cho transistor.

Với cách thiết kế này độ khuếch đại nhỏ nên thường dùng mạch tiền khuếch đại nhiều transistor.

2. Mạch tiền khuếch đại dùng 2 transistor

a) Mạch 2 transistor có hồi tiếp âm áp ghép nối tiếp:



Hình 2.3: Mạch 2 transistor có hồi tiếp âm áp ghép nối tiếp

Mạch điện hình 2.3 nếu không có điện trở R_E và R_{E1} là mạch khuếch đại hai tầng không hồi tiếp. Mạch này có độ khuếch đại điện áp chung:

$$A_{VO} = A_{VO1} \cdot A_{VO2} = \beta_1 \cdot \beta_2 \cdot \frac{R_{C2}}{h_{ie1}} \quad (\text{rất lớn})$$

Điện trở R_{E1} và R_f được thêm vào là cầu phân áp lấy điện áp ngõ ra v_o cho ra điện áp v_f trên R_{E1} để tạo sự hồi tiếp.

Điện áp hồi tiếp v_f lấy trên R_{E1} được tính bởi công thức:

$$v_f = v_o \cdot \frac{R_{E1}}{R_{E1} + R_f}$$

Theo định nghĩa của mạch hồi tiếp ta có:

$$v_f = b v_o$$

Suy ra hệ số hồi tiếp b của mạch là:

$$b = \frac{R_{E1}}{R_{E1} + R_f} \quad \text{và} \quad b > 0 \quad (b \text{ là số dương})$$

Độ khuếch đại hồi tiếp được tính theo công thức:

$$A_f = \frac{1}{b} = \frac{R_{E1} + R_f}{R_{E1}}$$

Độ khuếch đại hồi tiếp sẽ phụ thuộc rất lớn vào điện trở R_f . Điện trở R_{E1} có phạm vi thay đổi không lớn lắm vì ảnh hưởng đến trạng thái phân cực một chiều của transistor T_1 .

b) Mạch 2 transistor có hồi tiếp âm dòng ghép song song:

Cách khác để có hồi tiếp âm làm tăng sự trung thực và tăng độ rộng đáp tần mà vẫn có độ khuếch đại lớn, có thể dùng hai transistor ráp hồi tiếp âm dòng điện ghép song song như sơ đồ 2.4.

Hệ số hồi tiếp dòng điện là b_i được tính theo công thức:

$$b_i = \frac{i_f}{i_o} = \frac{R_{E2}}{R_{E2} + R_f}$$

Độ khuếch đại dòng điện có hồi tiếp gọi là A_{IF} được tính theo công thức:

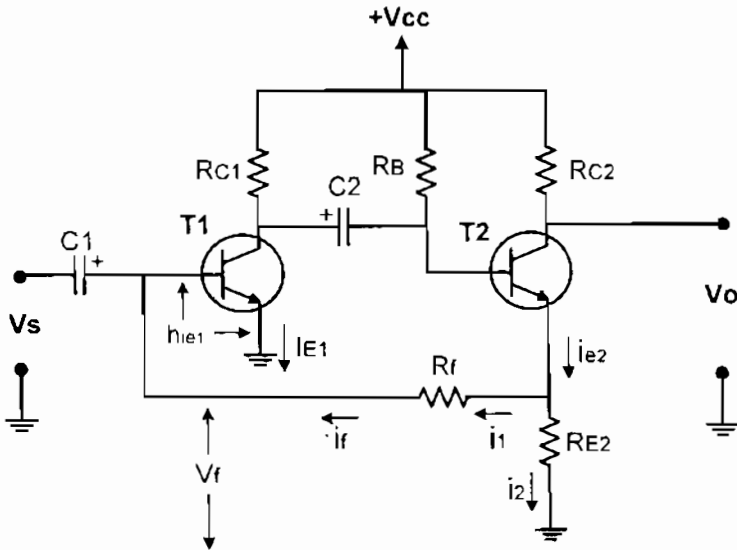
$$A_{IF} = \frac{1}{b} = \frac{R_{E2}}{R_{E2} + R_f}$$

Từ độ khuếch đại dòng điện hồi tiếp A_{IF} ta có thể tính độ khuếch đại điện áp hồi tiếp A_{VF} theo công thức:

$$A_{VF} = A_{IF} \frac{R_{C2}}{h_{ie2}}$$

$$\Rightarrow A_{VF} = \frac{R_{F2} + R_f}{R_{E2}} \frac{R_{C2}}{h_{ie1}}$$

Như thế độ khuếch đại hồi tiếp phụ thuộc rất lớn vào R_f còn điện áp trở R_{E2} có phạm vi thay đổi không lớn lắm vì ảnh hưởng đến trạng thái phân cực một chiều. Việc thay đổi trị số R_{C2} cũng làm thay đổi độ khuếch đại.



Hình 2.4: Mạch 2 transistor có hồi tiếp âm dòng ghép song song

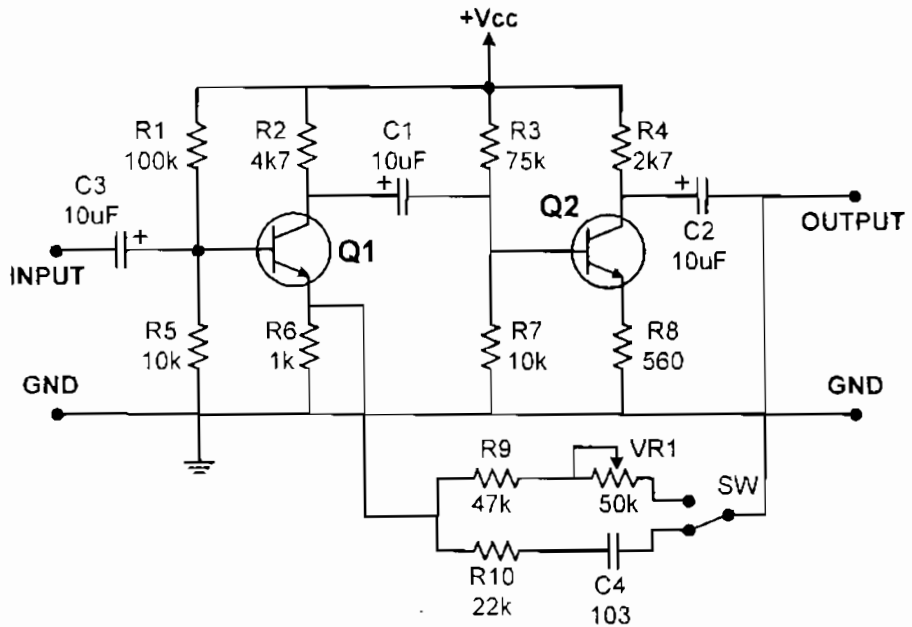
3- Mạch tiền khuếch đại dùng transistor tiêu biểu

Trong sơ đồ hình 2.5, mạch hồi tiếp âm có thể chọn một trong hai trường hợp:

- Mạch dùng điện trở và biến trở là mạch hồi tiếp âm điện áp nối tiếp chung cho tất cả tần số của dải tần cần khuếch đại. Biến

trở dùng để thay đổi mức hồi tiếp tức là thay đổi độ khuếch đại điện áp của toàn mạch.

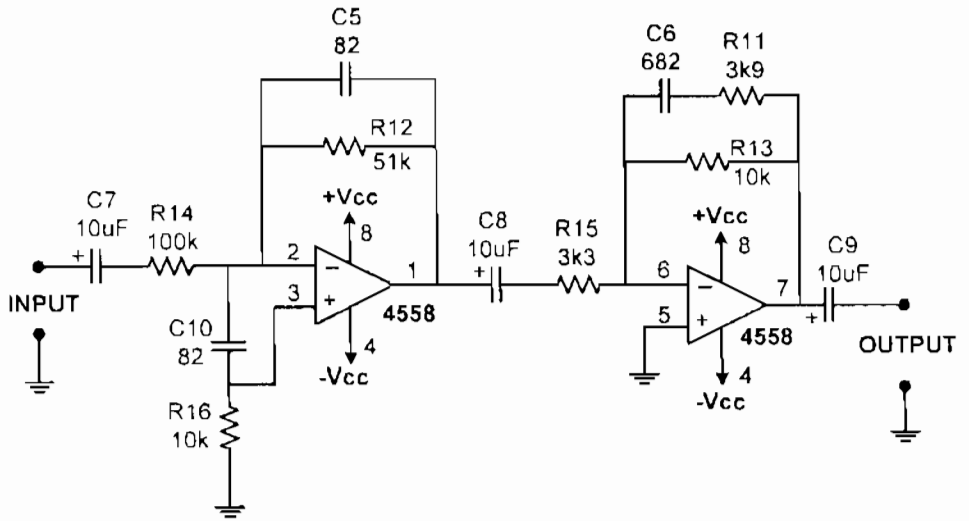
- Mạch hồi tiếp dùng điện trở nối tiếp với tụ điện có tác dụng chọn lọc tần số. Mạch có tác dụng giảm biên độ tín hiệu tần số cao (do dung kháng của tụ giảm ở tần số cao) nên dùng để lọc tiếng hú rít của tần số cao gây ra.



Hình 2.5: Mạch tiền khuếch đại 2 transistor tiêu biểu

§2.4- TIỀN KHUẾCH ĐẠI DÙNG IC

Trong sơ đồ hình 2.6, hai opamp là hai mạch khuếch đại đảo. Điện trở R12 và R13 là mạch hồi tiếp âm để xác định độ khuếch đại điện áp, tụ điện C5 và C6 là mạch giảm tiếng hú rít của tín hiệu tần số cao.



Hình 2.6: Mạch tiền khuếch đại dùng IC tiêu biểu

CHƯƠNG 3

MẠCH CHỌN LỌC ÂM SẮC

§3.1- ĐẠI CƯƠNG

Mạch chọn lọc âm sắc là những ứng dụng của mạch lọc kỹ thuật mạch điện tử. Mạch lọc có tác dụng cho một dải tần số đi qua và chặn dải tần số còn lại, do đó, mạch lọc được dùng để chọn lọc tần số hay loại bỏ tần số của các tín hiệu điện.

Có 2 cách phân loại mạch lọc như sau:

1) Phân loại theo linh kiện

a) *Mạch lọc thụ động:*

Là những mạch lọc chỉ gồm các linh kiện thụ động như điện trở R, tụ điện C và cuộn dây L.

Có các loại mạch lọc thụ động như:

- Mạch lọc RC, RL, RLC
- Mạch lọc hình π , hình T

b) *Mạch lọc tích cực:*

Là những mạch lọc kết hợp các linh kiện thụ động R-L-C với các linh kiện tích cực như transistor, OP-AMP...

Mạch lọc thụ động có nhược điểm là làm suy giảm năng lượng qua nó, không có tính khuếch đại và khó phối hợp tổng trở với các mạch khác.

Mạch lọc tích cực dùng transistor, OP-AMP... để có thể khuếch đại, phối hợp tổng trở, điều chỉnh độ suy giảm... nhằm cải thiện nhược điểm của mạch lọc thụ động.

2) Phân loại theo tác dụng

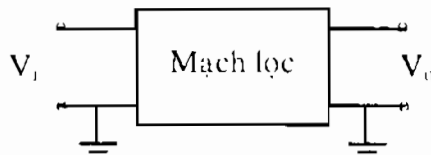
Tùy theo tác dụng chọn lọc hay loại bỏ tần số của mạch lọc, người ta chia ra các loại mạch lọc như sau:

- Mạch lọc hạ thông (cho tần số thấp qua, bỏ tần số cao)
- Mạch lọc thượng thông (cho tần số cao qua, bỏ tần số thấp)
- Mạch lọc dải thông
- Mạch lọc dải triệt
- Mạch vi phân, mạch tích phân

§3.2- ĐÁP ỨNG TẦN SỐ (Frequency reponse)

Mạch lọc là loại mạch tử cực có hai cực ở ngõ vào và hai cực ở ngõ ra (hình 3.1). Điện áp ngõ vào là V_i , điện áp ngõ ra là V_o .

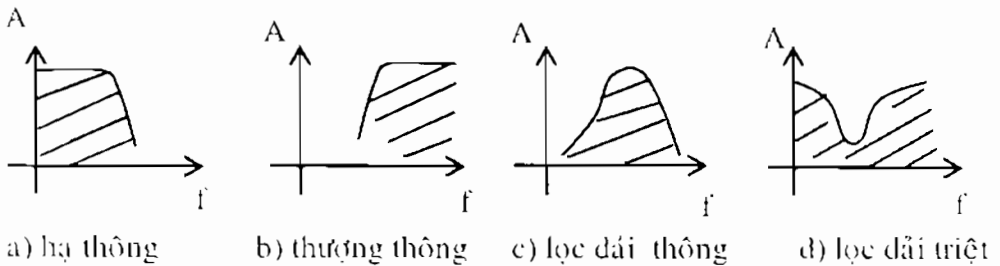
Để khảo sát đặc tính của mạch lọc theo tần số, người ta dùng tín hiệu hình sin (là tín hiệu tiêu biểu cho loại tín hiệu tuyến tính) đặt ở ngõ vào, rồi đo điện áp ở ngõ ra.



Hình 3.1: Mạch lọc dạng tử cực

Đáp ứng tần số của mạch lọc được định nghĩa là tỉ số giữa điện áp tín hiệu ra V_o trên điện áp tín hiệu vào V_i , theo biểu thức:

$$\bar{A} = \frac{\bar{V}_o}{\bar{V}_i} \quad (\bar{V}_o, \bar{V}_i \text{ là giá trị hiệu dụng})$$



Hình 3.2: Đáp ứng tần số của mạch lọc

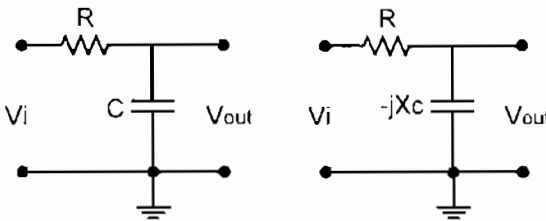
\bar{A} còn được gọi là hàm truyền của mạch lọc.

Do mạch lọc thụ động có đầy đủ các tính năng cơ bản của bộ lọc, mạch lọc tích cực chỉ dùng để cải thiện nhược điểm của mạch lọc, do đó, khi phân tích tính năng của các bộ lọc thường người ta phải khảo sát trước trên các mạch lọc thụ động RC, RL hay RLC.

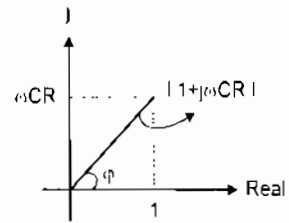
§3.3- MẠCH LỌC THỤ ĐỘNG DÙNG RC

1) Mạch lọc hạ thông (hình 3.3)

a) Sơ đồ - Đáp ứng tần số:



Hình 3.3



Hình 3.4

Do tụ C có dung kháng: $-jX_C$ với $X_C = 1/\omega C$ nên trong mạch RC vừa có số thực (real) vừa có số ảo (imaginary) được gọi là số phức (complex).

Từ cầu phân áp R và $-jX_C$, tính điện áp ra V_o theo công thức:

$$\bar{V}_o = \frac{\bar{V}_i \cdot (-j \frac{1}{\omega C})}{R - j \frac{1}{\omega C}}$$

Suy ra đáp ứng tần số của mạch lọc hạ thông:

$$\bar{A} = \frac{\bar{V}_o}{\bar{V}_i} = \frac{-j \frac{1}{\omega C}}{R - j \frac{1}{\omega C}} = \frac{-j \frac{1}{\omega C} \cdot j\omega C}{(R - j \frac{1}{\omega C}) \cdot j\omega C}$$

Ta đã biết: $j \cdot j = j^2 = -1$ nên suy ra:

$$\bar{A} = \frac{1}{1 + j\omega CR}$$

Mẫu số $1 + j\omega CR$ là số phức được phân tích như hình 3.4 trong đó trục hoành số thực là 1, trục tung số ảo là ωCR , cạnh huyền tam giác vuông là biên độ của số phức, φ là góc pha. Do đó, đáp ứng tần số còn được phân ra đáp ứng biên độ và đáp ứng pha theo tần số.

b) Đáp ứng biên độ:

Theo hình 3.4, biên độ của số phức là cạnh huyền nên ta có:

$$|1 + j\omega CR| = \sqrt{1 + (\omega CR)^2}$$

Đáp ứng biên độ của mạch lọc hạ thông là:

$$A = |\bar{A}| = \left| \frac{1}{1 + j\omega RC} \right| = \frac{1}{\sqrt{1 + (\omega RC)^2}} \quad (\omega = 2\pi f)$$

Nhận xét: - ở tần số thấp: $f \rightarrow 0$ nên $\omega \rightarrow 0$

$$A = \frac{1}{\sqrt{1+0}} = 1 \quad \Rightarrow \quad \vec{V}_o = \vec{V}_i$$

- ở tần số cao: $f \rightarrow \infty$ nên $\omega \rightarrow \infty$

$$A = \frac{1}{\sqrt{1+\infty}} = 0 \quad \Rightarrow \quad \vec{V}_o \rightarrow 0$$

- ở tần số đặc biệt f_c (hay ω_c) sao cho:

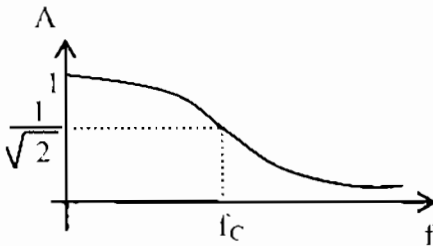
$$R = \frac{1}{\omega_c C} = \frac{1}{2\pi f_c C}$$

$$\Rightarrow \quad \omega_c = \frac{1}{RC} \Rightarrow f_c = \frac{1}{2\pi RC}$$

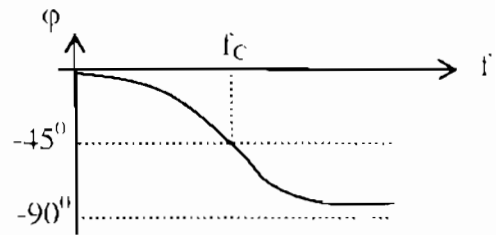
Thay $\omega_c = \frac{1}{RC}$ vào đáp ứng biên độ A ta có:

$$A = \frac{1}{\sqrt{1 + \left(\frac{1}{RC'}\omega\right)^2}} = \frac{1}{\sqrt{2}} = 0,707$$

Tần số này được gọi là tần số cắt f_c (hay ω_c). Ở tần số cắt biên độ tín hiệu ngõ ra bị giảm đi $\frac{1}{\sqrt{2}}$ lần so với biên độ tín hiệu vào (hình 3.5).



Hình 3.5: Đáp ứng biên độ



Hình 3.6: Đáp ứng pha

c) *Đáp ứng pha:* (hình 3.6)

Pha φ của $\vec{A} = \frac{1}{1 + j\omega RC'}$ chính là pha của 1 trừ đi pha của

$1 + j\omega RC'$.

Ta có: $\varphi = 0 - \arctg \omega RC' = -\arctg \omega RC'$

Ở tần số thấp $f \rightarrow 0$ nên $\omega \rightarrow 0$

$$\Rightarrow \varphi = -\arctg 0 = 0^\circ$$

Ở tần số cao $f \rightarrow \infty$ nên $\omega \rightarrow \infty$

$$\Rightarrow \varphi = -\arctg \infty = -90^\circ$$

Ở tần số cắt $f = f_c$, $\omega = \omega_c$ thì

$$\Rightarrow \varphi = -\arctg 1 = -45^\circ$$

Như vậy, tín hiệu ra bị chậm pha so với tín hiệu vào. Ở tần số thấp mức chậm pha nhỏ, ở tần số cao mức chậm pha lớn hơn và ở tần số cắt mức chậm pha là 45° . Sự chậm pha này ở nhiều trường hợp sẽ làm cho tín hiệu ra bị méo dạng so với tín hiệu vào.

d) Đáp ứng biên độ tính bằng deciBel:

Tương tự như độ khuếch đại điện áp của OP-AMP thường được tính bằng đơn vị deciBel (dB), đáp ứng biên độ A của mạch lọc cũng thường được tính bằng đơn vị dB theo công thức:

$$A_{,dB} = 20 \lg A = 20 \lg \frac{1}{\sqrt{1 + (\omega RC')^2}}$$

Suy ra: $A_{,dB} = 20 \lg 1 - 20 \lg \sqrt{1 + (\omega RC')^2}$

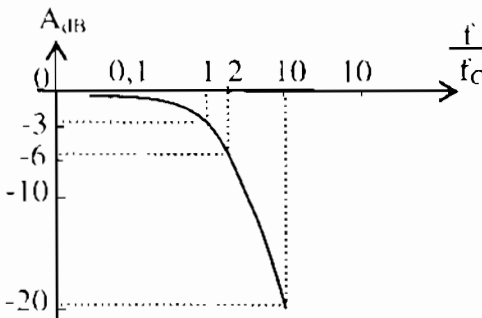
$$A_{,dB} = 0 - 20 \lg \sqrt{1 + (\omega RC')^2}$$

Khi $f \rightarrow 0, \omega \rightarrow 0 \Rightarrow A_{,dB} = -20 \lg 1 = 0$

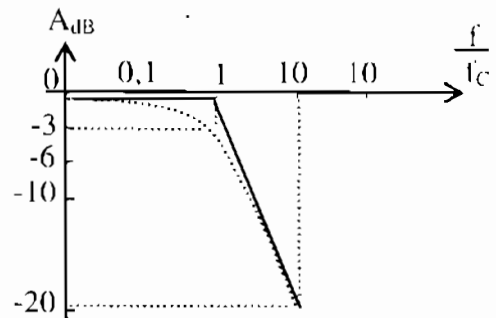
Khi $f \rightarrow \infty, \omega \rightarrow \infty \Rightarrow A_{,dB} = -20 \lg \infty = -\infty$

Khi ở tần số cắt: $\omega = \omega_c = \frac{1}{RC'} \Rightarrow f = f_c = \frac{1}{2\pi RC'}$

$$A_{,dB} = -20 \lg \sqrt{2} = -20 \frac{1}{2} \lg 2 = -3dB \quad (\lg 2 = 0,3)$$



Hình 3.7: Đáp ứng biên độ tính bằng dexiben



Hình 3.8: Đáp ứng biên độ theo giản đồ Bode

Trị số trên trục hoành là tỉ số của tần số f so với tần số cắt f_c và được ghi theo giai logarit cơ số 10.

Khi $f = f_c$ thì $\frac{f}{f_c} = 1 \Rightarrow A_{,dB} = -3 \text{ dB}$

Khi $f = 2f_c$ thì $\frac{f}{f_c} = 2 \Rightarrow A_{dB} = -6 \text{ dB}$

Khi $f = 10f_c$ thì $\frac{f}{f_c} = 10 \Rightarrow A_{dB} = -20 \text{ dB}$

Khi $f = 100f_c$ thì $\frac{f}{f_c} = 100 \Rightarrow A_{dB} = -40 \text{ dB}$

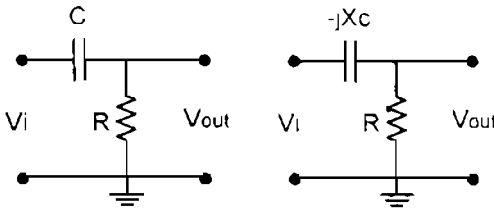
Nhận xét:

- Khi tần số f tăng lên gấp đôi thì A giảm xuống 6dB gọi là -6dB/octave (octave = quãng 8 trong âm giai).
- Khi tần số f tăng lên gấp mười lần thì A giảm xuống 20dB gọi là -20dB/decade (decade = quãng 10).

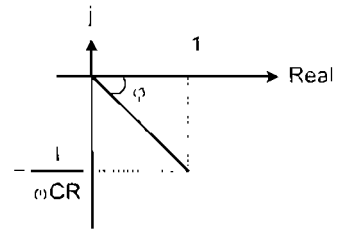
Để đơn giản trong tính toán, dùng hai đường tiệm cận để biểu diễn đáp ứng biên độ A (dB) là giản đồ Bode (hình 3.8).

2) Mạch lọc thượng thông

a) Sơ đồ, đáp ứng tần số: (hình 3.9)



Hình 3.9



Hình 3.10

Từ cầu phân áp $-jX_C$ và R như hình 3.9, ta tính được điện áp ra V_O theo công thức:

$$\overline{V_O} = \frac{\overline{V_I} R}{R - j \frac{1}{\omega C}} = \frac{\overline{V_I}}{1 - j \frac{1}{\omega RC}}$$

Suy ra đáp ứng tần số của mạch lọc thượng thông:

$$\overline{A} = \frac{\overline{V_o}}{\overline{V_i}} = \frac{1}{1 - j \frac{1}{\omega RC'}}$$

b) Đáp ứng biên độ:

Ta có: $A = |\overline{A}| = \frac{1}{\left| 1 - j \frac{1}{\omega RC'} \right|} = \frac{1}{\sqrt{1 + \left(\frac{1}{\omega RC'} \right)^2}}$

Nhận xét: - ở tần số thấp: $f \rightarrow 0, \omega \rightarrow 0$

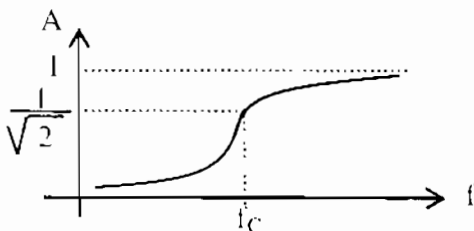
$$A = \frac{1}{\sqrt{1 + \left(\frac{1}{0} \right)^2}} = \frac{1}{\infty} \rightarrow 0 \quad \text{nên} \quad \overline{V_o} \rightarrow 0$$

- ở tần số cao: $f \rightarrow \infty, \omega \rightarrow \infty$

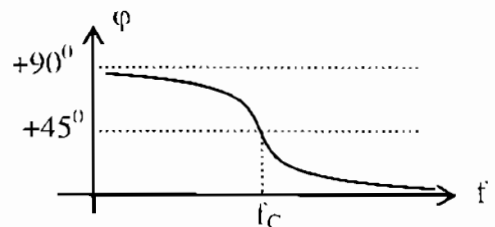
$$A = \frac{1}{\sqrt{1 + \left(\frac{1}{\infty} \right)^2}} = \frac{1}{1} = 1 \quad \text{nên} \quad \overline{V_o} = \overline{V_i}$$

- ở tần số cắt: $f = f_c = \frac{1}{2\pi RC'}$ hay $\omega = \omega_c = \frac{1}{RC'}$

$$\Rightarrow A = \frac{1}{\sqrt{1 + \left(\frac{1}{RC'} \right)^2}} = \frac{1}{\sqrt{2}} = 0,707$$



Hình 3.11: Đáp ứng biên độ



Hình 3.12: Đáp ứng pha

Ở tần số cắt biên độ tín hiệu ra bị giảm đi 0,707 lần so với biên độ tín hiệu vào (hình 3.11).

c) *Đáp ứng pha:* (hình 3.12)

$$\text{Pha của } \bar{A} = \frac{1}{1 - j \frac{1}{\omega RC}} \text{ là pha của 1 trừ đi pha của } 1 - j \frac{1}{\omega RC}$$

$$\text{Ta có: } \varphi = 0 - \arctg\left(-\frac{1}{\omega RC}\right) = \arctg \frac{1}{\omega RC}$$

Ở tần số thấp $f \rightarrow 0$ nên $\omega \rightarrow 0$

$$\varphi = \arctg \frac{1}{0} = \arctg \infty = 90^\circ$$

Ở tần số cao $f \rightarrow \infty$ nên $\omega \rightarrow \infty$

$$\varphi = \arctg\left(\frac{1}{\infty}\right) = \arctg 0 = 0^\circ$$

Ở tần số cắt $f = f_c$, $\omega = \omega_c$ thì

$$\varphi = \arctg 1 = 45^\circ$$

Như vậy, tín hiệu ra bị sớm pha so với tín hiệu vào. Ở tần số cao mức sớm pha nhỏ, ở tần số thấp mức sớm pha lớn hơn và ở tần số cắt thì mức sớm pha là 45° . Sự sớm pha này ở nhiều trường hợp sẽ làm cho tín hiệu ra bị méo dạng so với tín hiệu vào.

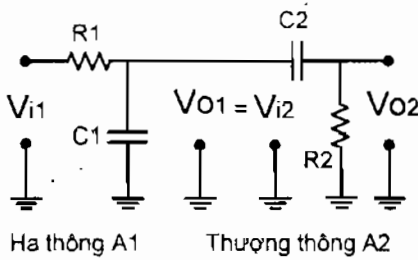
Tương tự, ta cũng có thể tính đáp ứng biên độ theo dB, vẽ giản đồ Bode và có nhận xét:

- khi tần số f bằng tần số cắt $f = f_c = \frac{1}{2\pi RC}$ thì biên độ tín hiệu ra bị giảm 3dB (-3dB/octave).
- khi tần số f giảm còn 1/2 thì A giảm 6dB (-6dB/octave).
- khi tần số f giảm còn 1/10 thì A giảm 20dB (-20dB/decade).

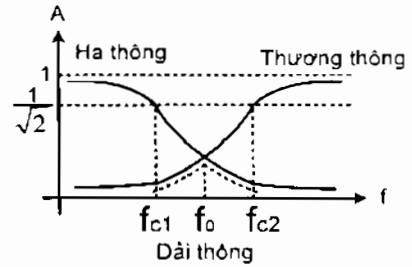
3) Mạch lọc dải thông

Mạch lọc dải thông chính là mạch lọc hạ thông ghép nối tiếp với mạch lọc thượng thông như hình 3.13.

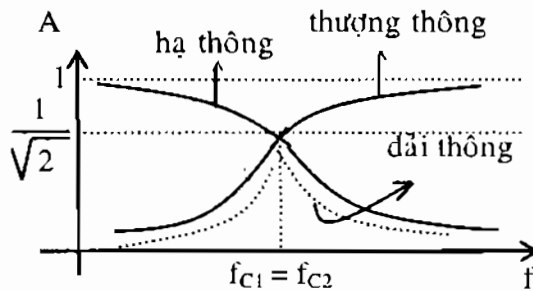
Đáp ứng tần số của mạch lọc dải thông chính là tích số của hai đáp ứng tần số mạch hạ thông và thượng thông.



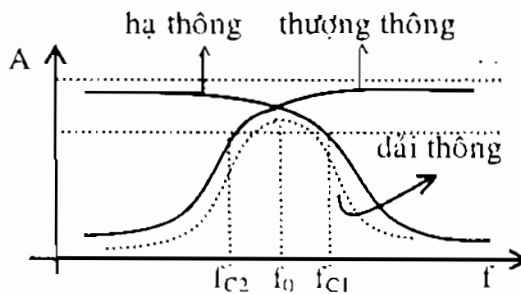
Hình 3.13: Mạch lọc dải thông



Hình 3.14a: $f_{c1} < f_{c2}$



Hình 3.14b: $f_{c1} = f_{c2}$



Hình 3.14c: $f_{c1} > f_{c2}$

Đáp ứng tần số của mạch lọc dải thông:

$$\bar{A} = \frac{\bar{V}_o}{\bar{V}_i} = \frac{\bar{V}_{o1}}{\bar{V}_{i1}} \cdot \frac{\bar{V}_{o2}}{\bar{V}_{i2}}$$

Như vậy, đáp ứng biên độ chung chính là tích số của hai đáp ứng biên độ hạ thông và thượng thông.

$$A = A_1 \cdot A_2$$

Gọi tần số cắt của A_1 là f_{C1} và A_2 là f_{C2} , ta có ba trường hợp như hình 3.14.

Đường rời nét là đáp ứng tần số của mạch lọc dải thông.

Trường hợp $f_{C1} < f_{C2}$ thì đáp ứng biên độ A rất thấp, nếu $f_{C1} > f_{C2}$ thì đáp ứng biên độ A lớn hơn và băng thông rộng.

Một cách khác để có mạch lọc dải thông được thực hiện như mạch điện hình 3.15, trong đó, ở ngõ vào có R-C nối tiếp, ở ngõ ra có R-C ghép song song.

Với luận lý tương tự, ở ngõ vào có $Z_1 = R - jX_C$, ở ngõ ra có:

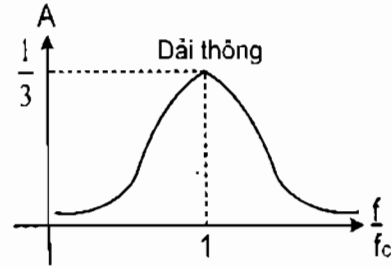
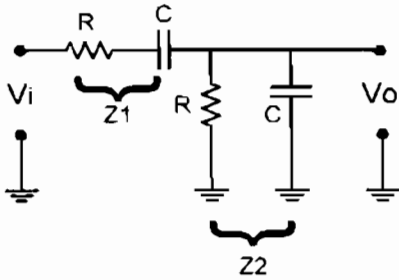
$$Z_2 = \frac{R(-jX_C)}{R - jX_C}$$

Tính trên cầu phân áp Z_1 và Z_2 ta sẽ có:

$$\bar{A} = \frac{\bar{V}_o}{\bar{V}_i} = \frac{j\omega RC}{(j\omega RC + 1)^2 + j\omega RC}$$

$$\text{Khi } \omega = \omega_c = \frac{1}{RC} \Rightarrow f = f_c = \frac{1}{2\pi RC} \text{ thì } \bar{A} = \frac{1}{3}$$

Ở tần số $f = f_c = \frac{1}{2\pi RC}$ thì biên độ ngõ ra giảm còn $\frac{1}{3}$ so với biên độ ngõ vào.



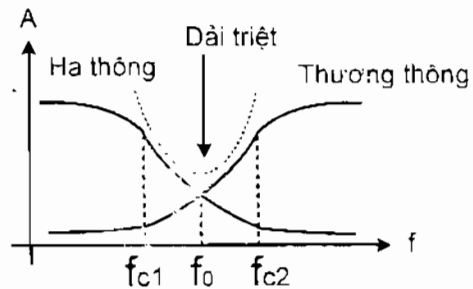
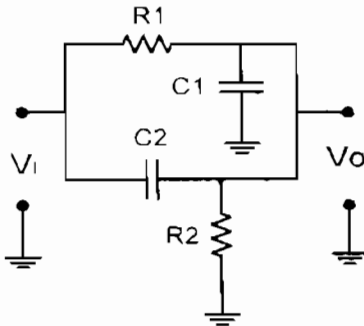
Hình 3.15: Lọc dải thông dạng khác

Hình 3.16: Đáp ứng biên độ

4) Mạch lọc dải triệt

Mạch lọc dải triệt chính là mạch lọc hạ thông ghép song song với mạch lọc thượng thông như hình 3.17.

Trong mạch lọc dải triệt, R_1-C_1 là mạch lọc hạ thông sẽ cho tín hiệu tần số thấp qua, R_2-C_2 là mạch lọc thượng thông sẽ cho tín hiệu tần số cao qua. Tần số cắt của hai mạch lọc là f_{c1} và f_{c2} . Như vậy, khoảng tần số giữa f_{c1} và f_{c2} sẽ không qua được cả hai mạch lọc nên bị loại bỏ. Đường rời nét chính là đáp ứng tần số của mạch lọc dải triệt.



Hình 3.17: Lọc dải triệt

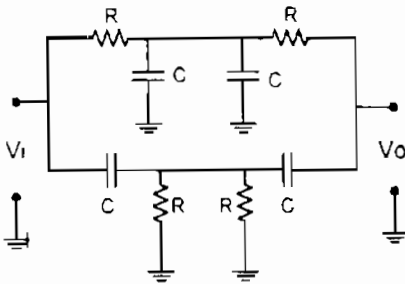
Hình 3.18: Đáp ứng tần số lọc dải triệt

Do hai mạch lọc ráp song song nên ta có $Z_1 = R_1 // C_2$, $Z_2 = R_2 // C_1$ là hai tổng trở của cầu phân áp.

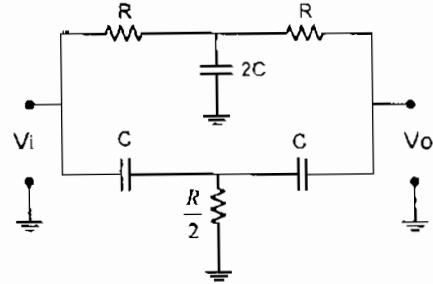
Suy ra:
$$\bar{A} = \frac{\bar{V}_o}{\bar{V}_i} = \frac{\bar{Z}_2}{\bar{Z}_1 + \bar{Z}_2}$$

Các bước phân tích tương tự như trên nhưng việc tính toán xác định dải triết tương đối phức tạp hơn.

Một cách khác để có mạch lọc dải triết là mạch lọc cầu T đôi như hình 3.19.



Hình 3.19a: Bốn mạch lọc ghép thành hai nhánh



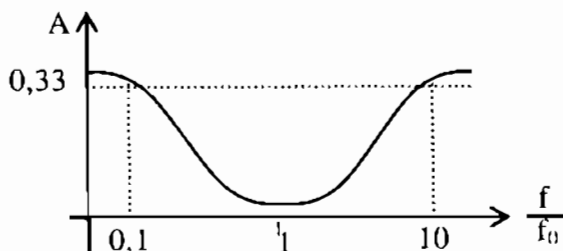
Hình 3.19b: Lọc cầu T đôi

Nhánh thứ nhất gồm hai mạch lọc hạ thông ghép nối tiếp ngược đầu nên có tụ tương đương là $2C$. Nhánh thứ hai gồm mạch lọc thượng thông ghép nối tiếp ngược đầu nên có điện trở tương đương là $R/2$. Hai nhánh lọc hạ thông và thượng thông có dạng hình chữ T lại được ghép song song nhau nên được gọi mạch lọc cầu T đôi.

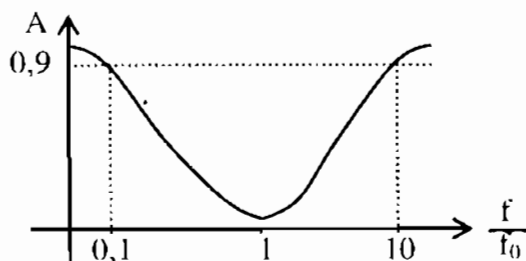
Để phân tích đáp ứng tần số của mạch dải triết cầu T đôi, ta có thể tính điện áp V_1 và V_2 , sau đó khử V_1, V_2 để có V_o so với V_i .

Tần số cộng hưởng của mạch:
$$f_o = \frac{1}{2\pi RC}$$

Mạch lọc dải triết đơn hình 3.17 có đáp ứng tần số như hình 3.20. Ở tần số $f = 0,1.f_o$ hay $f = 10f_o$, đáp ứng biên độ $A = 0,9$. Do có độ dốc lớn nên mạch lọc cầu T đôi có dải tần triết hẹp hơn mạch lọc dải triết đơn.



Hình 3.20: Đáp ứng biên độ mạch lọc dải triết đơn



Hình 3.21: Đáp ứng biên độ mạch lọc dải triết cầu T đôi

5) Hai mạch lọc RC ghép nối tiếp

- Trong mạch lọc hạ thông dùng RC, nếu tần số tăng lên 10 lần thì biên độ giảm 20dB (-20dB/decade). Nếu ta mắc hai mạch lọc hạ thông ghép nối tiếp, khi tần số tăng lên 10 lần thì biên độ giảm 40dB (-40 dB/decade).

- Tương tự, trong mạch lọc thượng thông dùng RC, nếu tần số giảm xuống còn 1/10 thì biên độ giảm 20dB. Nếu ta mắc hai mạch lọc thượng thông ghép nối tiếp, khi tần số giảm xuống còn 1/10 thì biên độ giảm xuống 40dB.

Như vậy, khi số tầng mắc nối tiếp càng nhiều thì đáp ứng biên độ sẽ giảm nhanh. Tuy nhiên, cách mắc này không thực tế.

§3.4- MẠCH LỌC TÍCH CỰC

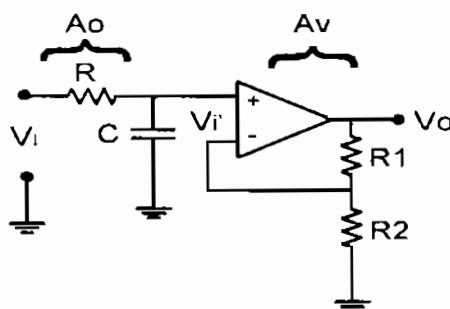
1) Đại cương

Mạch lọc thụ động có nhược điểm là tín hiệu bị tổn hao trên R nên đáp ứng biên độ thường thấp và bị lệ thuộc vào phụ tải.

Muốn tránh nhược điểm của mạch lọc thụ động người ta kết hợp mạch lọc với linh kiện tích cực và đặt mạch lọc RC nằm trên đường hồi tiếp để tăng hệ số truyền đạt, tăng hệ số phẩm chất. Để không bị lệ thuộc vào phụ tải người ta dùng mạch khuếch đại đệm phối hợp trở kháng.

2) Mạch lọc hạ thông

a) Mạch lọc hạ thông khuếch đại không đảo:



Hình 3.22: Lọc hạ thông khuếch đại không đảo

Trong sơ đồ hình 3.22, OP-AMP được ráp kiểu khuếch đại không đảo nên có độ khuếch đại điện áp một chiều:

$$A_1 = \frac{R_1 + R_2}{R_2}$$

Mạch RC ở ngõ vào I_n^+ là mạch lọc hạ thông thụ động nên vẫn có tần số cắt: $\omega_c = \frac{1}{RC}$ và $f_c = \frac{1}{2\pi RC}$

$$\text{Đáp ứng tần số mạch lọc: } A_o = \frac{\overline{V_o}}{V_i} = \frac{1}{1 + j\omega RC}$$

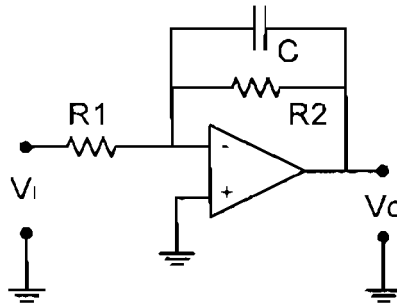
Đáp ứng tần số của toàn mạch:

$$A = A_o A_v = \frac{1}{1 + j\omega RC} \frac{R_1 + R_2}{R_2}$$

b) Mạch lọc hạ thông khuếch đại đảo:

Trong sơ đồ hình 3.23, OP-AMP được ráp kiểu khuếch đại đảo nên có độ khuếch đại điện áp một chiều:

$$A_i = -\frac{R_2}{R_1} \quad (R_2 \text{ hồi tiếp âm})$$



Hình 3.23: Mạch lọc hạ thông khuếch đại đảo

Mạch hồi tiếp $R_2//C$ từ ngõ ra về ngõ I_n^- có tác dụng của mạch lọc hạ thông, vì ở tần số cao X_C có trị số nhỏ nên mức hồi tiếp âm lớn sẽ làm giảm biên độ của tần số cao.

Tần số cắt của mạch lọc vẫn được tính theo công thức:

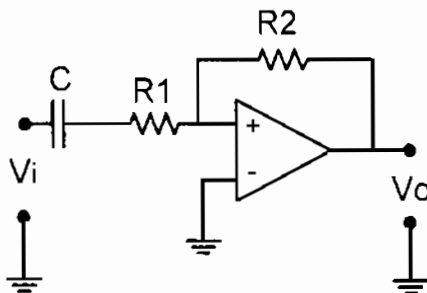
$$f_c = \frac{1}{2\pi R_2 C} \quad \text{và} \quad \omega_c = \frac{1}{R_2 C}$$

Đáp ứng tần số của mạch lọc:
$$A_o = \frac{\overline{V_o}}{V_i} = \frac{1}{1 + j\omega R_2 C}$$

Đáp ứng tần số của toàn mạch:

$$A = A_o A_i = -\frac{1}{1 + j\omega R_2 C} \frac{R_2}{R_1}$$

3) Mạch lọc thượng thông tích cực



Hình 3.24: Mạch lọc thượng thông tích cực

Trong sơ đồ hình 3.24, OP-AMP được ráp kiểu khuếch đại đảo nên có độ khuếch đại điện áp một chiều:

$$A_V = -\frac{R_2}{R_1}$$

Mạch lọc R_1 -C ở ngõ vào là mạch lọc thụ động RC nên vẫn có tần số cắt được tính theo công thức:

$$f_c = \frac{1}{2\pi R_1 C} \quad \text{và} \quad \omega_c = \frac{1}{R_1 C}$$

Đáp ứng tần số của mạch lọc:

$$A_o = \frac{\overline{V_o}}{V_i} = \frac{1}{1 + \frac{1}{j\omega R_1 C}}$$

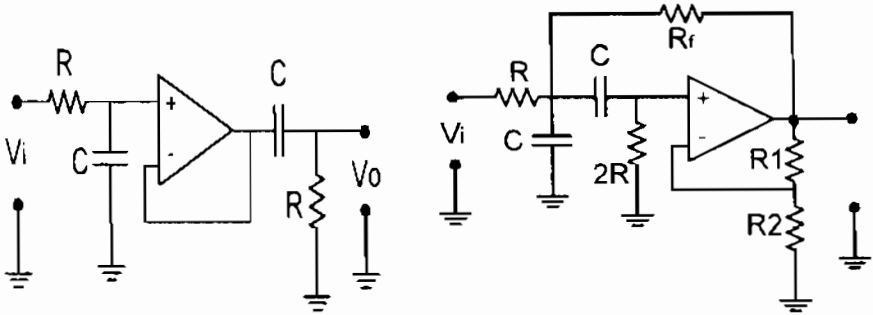
Đáp ứng tần số của toàn mạch:

$$A = A_o A_V = -\frac{1}{1 + \frac{1}{j\omega R_1 C}} \frac{R_2}{R_1}$$

4) Mạch lọc dải thông

Mạch lọc dải thông tích cực có thể chọn một trong hai sơ đồ sau theo kiểu hai mạch lọc hạ thông và thượng thông mắc nối tiếp.

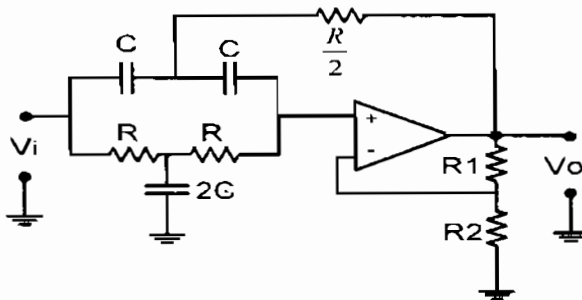
Tần số trung bình của mạch lọc dải thông vẫn được tính theo công thức: $f_o = \frac{1}{2\pi RC}$



Hình 3.25: Hai kiểu lọc dải thông

5) Mạch lọc dải triệt

Mạch lọc dải triệt áp dụng mạch lọc cầu T đôi kết hợp OP-AMP, có mạch hồi tiếp dương (hình 3.26).



Hình 3.26: Mạch lọc dải triệt tích cực

Tần số trung bình của mạch lọc dải triệt là: $f_o = \frac{1}{2\pi RC}$

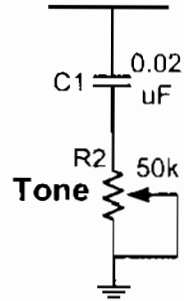
§3.5- ỨNG DỤNG MẠCH LỌC TRONG AMPLI

Khối chọn lọc âm sắc trong ampli chính là ứng dụng của các loại mạch lọc hạ thông, thượng thông trong dải âm tần.

Tùy theo công suất, chất lượng của ampli mà chọn mạch lọc âm sắc thích hợp. Có những mạch chọn âm sắc thông dụng được trình bày như sau.

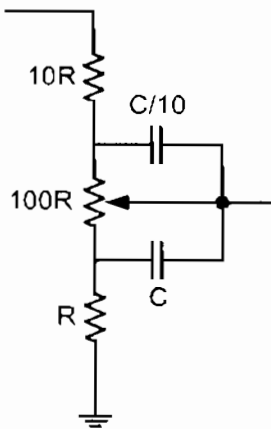
1- Mạch Tone

Mạch Tone trong sơ đồ hình 3.26 dùng tụ C có trị số nhỏ $0.02\mu\text{F}$ để lọc bỏ tần số cao của âm tần (âm bổng) từ 5kHz trở lên. Nếu biến trở chỉnh xuống mass thì âm bổng được giữ lại, chỉnh lên gần tụ điện thì âm bổng bị loại bỏ.

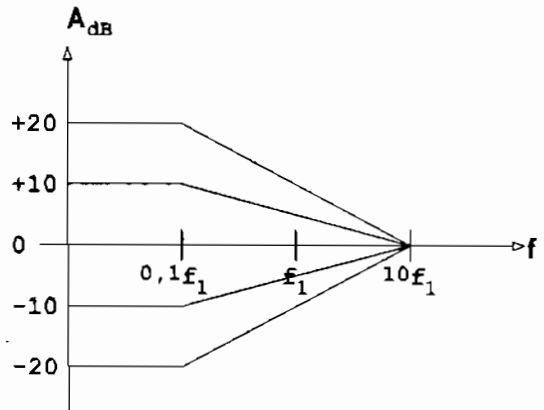


Hình 3.26

2- Mạch Bass



Hình 3.27a: Mạch Bass



Hình 3.27b: Đáp tần của mạch Bass

Hình 3.27a là mạch chọn âm trầm riêng biệt, hình 3.27b là đáp ứng tần số. Trị số của các tụ điện và điện trở trong mạch để tính chọn khoảng tần số được lấy và loại bỏ.

Mạch Bass là mạch hạ thông có tần số cắt:

$$f_1 = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 10R \cdot \frac{C}{10}}$$

Ở tần số cao từ $10f_1$ trở lên thì hai tụ xem như nối tắt và tần số cao (âm bổng) bị loại bỏ vì có đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{R}{R + 10R} \approx \frac{1}{10} \equiv 0dB$$

Tỉ số tín hiệu trên được chọn làm cơ sở để so sánh nên qui chuẩn là 0dB.

Ở tần số thấp từ $0,1 f_1$ trở xuống thì hai tụ xem như $\alpha \Omega$ (hở mạch). Lúc đó, biên độ của âm trầm ra sẽ tùy thuộc vị trí chỉnh của biến trở.

Khi biến trở ở vị trí thấp nhất, đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{R}{R + 100R + 10R} \approx \frac{1}{100}$$

Tính theo dB ứng với độ giảm so với tần số cao:

$$A_{dB} = 20 \log \frac{1}{100} = 20 \log \frac{1}{10^2} = -20dB$$

Khi biến trở ở vị trí cao nhất, đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{R + 100R}{R + 100R + 10R} \approx 1$$

Tính theo dB ứng với độ tăng so với tần số cao:

$$A_{dB} = 20 \log \frac{1}{1} = 20 \log 10 = 20dB$$

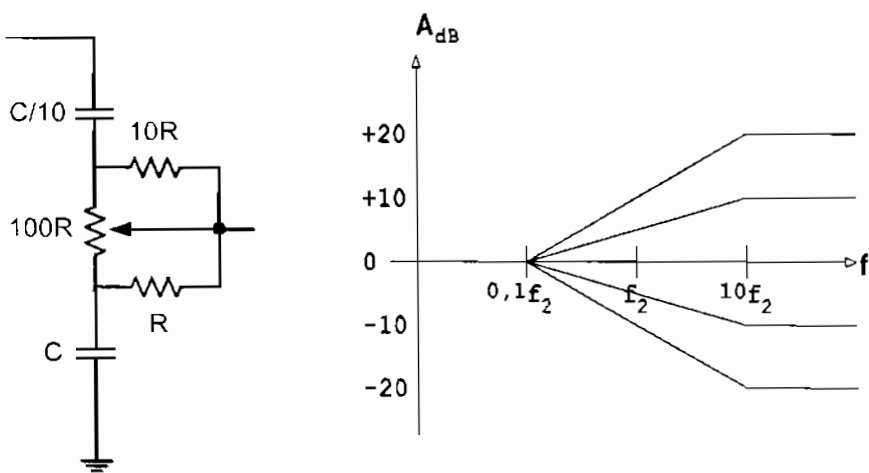
Như vậy, khoảng điều chỉnh tăng giảm tín hiệu âm trầm là $\pm 20dB$ ở khoảng tần số thấp 10 lần so với tần số cao.

Để việc điều chỉnh được hiệu quả theo đáp ứng tần số trên thì phải dùng biến trở loại logarit.

Thí dụ: chọn $f_1 = 1\text{kHz}$ thì mạch có tác dụng chọn biên độ âm trầm từ 100Hz đến 10kHz.

Nếu dùng biến trở trị số nhỏ hơn 100kΩ (20kΩ hay 50kΩ thì mức tăng giảm âm trầm so với âm bổng sẽ không đạt đến $\pm 20\text{dB}$).

3- Mạch Treble



Hình 3.28a: Mạch Treble

Hình 3.28b: Đáp tần của mạch Treble

Hình 3.28a là mạch chọn âm bổng riêng biệt, hình 3.28b là đáp ứng tần số. Trị số của các tụ điện và điện trở trong mạch để tính chọn khoảng tần số được lấy và loại bỏ.

Mạch Treble là mạch thông thông có tần số cắt:

$$f_2 = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 10R \cdot \frac{C}{10}}$$

Ở tần số thấp từ $0,1f_2$ trở xuống thì hai tụ xem như hở mạch và tần số thấp (âm trầm) bị loại bỏ vì có đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{X_c}{10X_c + X_c} \approx \frac{1}{10} \equiv 0dB$$

Tỉ số tín hiệu trên được chọn làm cơ sở để so sánh nên qui chuẩn là 0dB.

Ở tần số cao $10 f_2$ điện trở R được chọn trị số bằng dung kháng của tụ $\frac{C}{10}$, tức bằng $10X_c$. Lúc đó, biên độ của âm bồng ra sẽ tùy thuộc vị trí chỉnh của biến trở.

Khi biến trở ở vị trí thấp nhất, đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{X_c}{\sqrt{(10R)^2 + (11X_c)^2}} \approx \frac{1}{100} \quad (\text{với } R=10X_c)$$

Tính theo dB ứng với độ giảm so với tần số thấp:

$$A_{dB} = 20 \log \frac{1}{100} = 20 \log \frac{1}{10^2} = -20dB$$

Khi biến trở ở vị trí cao nhất, đáp ứng biên độ:

$$\frac{v_o}{v_i} = \frac{\sqrt{R^2 + X_c^2}}{\sqrt{R^2 + (11X_c)^2}} \approx \frac{\sqrt{R^2}}{\sqrt{R^2 + R^2}} = \frac{1}{\sqrt{2}}$$

Tính theo dB ứng với độ tăng so với tần số thấp:

$$A_{dB} = 20 \log \frac{1}{\frac{1}{\sqrt{2}}} = 20 \log \frac{10}{\sqrt{2}} = 20 \log 10 - 20 \log \sqrt{2}$$

$$A_{dB} = 20dB - 3dB = 17dB \quad (\log \sqrt{2} = 0,15)$$

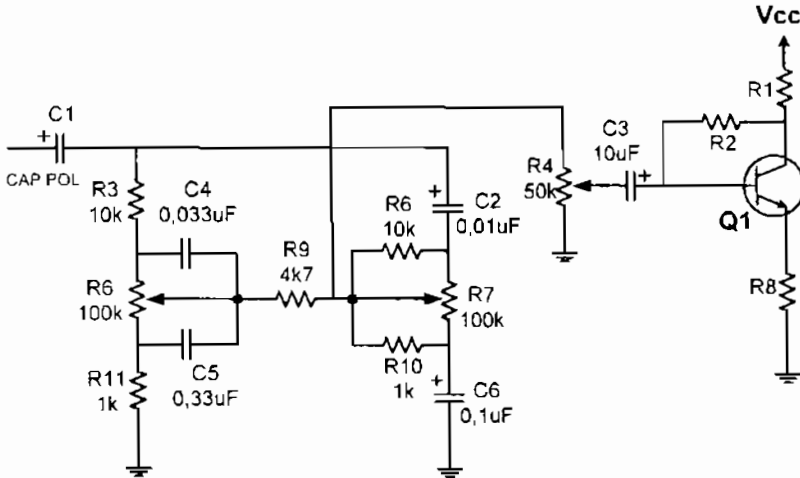
Như vậy, khoảng điều chỉnh tăng giảm tín hiệu âm bồng là -20dB đến +17dB ở khoảng tần số cao 10 lần so với tần số thấp.

Để việc điều chỉnh được hiệu quả theo đáp ứng tần số trên thì phải dùng biến trở loại logarit.

Thí dụ: chọn $f_1 = 2\text{kHz}$ thì mạch có tác dụng chọn biên độ âm bằng từ 200Hz đến 20kHz.

Nếu dùng biến trở trị số nhỏ hơn $100\text{k}\Omega$ ($20\text{k}\Omega$ hay $50\text{k}\Omega$ thì mức tăng giảm âm bằng so với âm trầm sẽ không đạt mức -20dB đến $+17\text{dB}$.

4- Mạch trầm bằng Baxandal

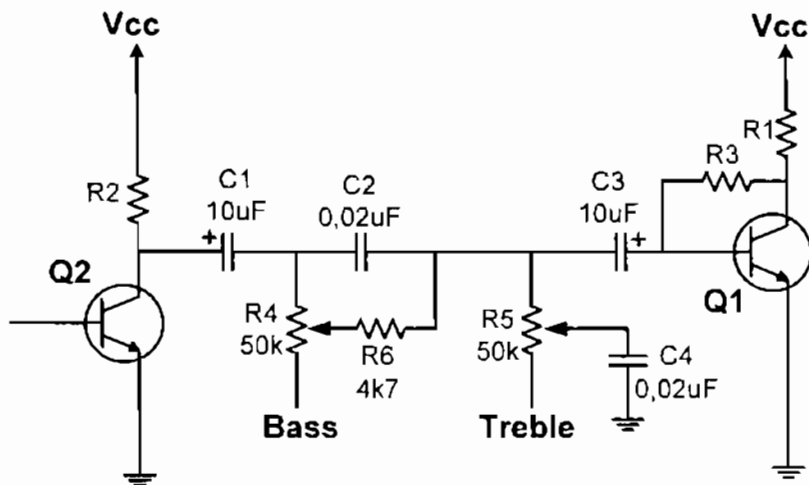


Hình 3.29: Mạch trầm bằng Baxandal

Sơ đồ hình 3.29 là sự kết hợp 2 mạch trầm bằng riêng biệt để thực hiện việc chọn lọc âm sắc trong ampli. Đây là mạch chọn lọc âm sắc được sử dụng nhiều nhất vì đơn giản nhưng hiệu quả.

Tín hiệu trầm bằng sau khi được chọn lọc riêng biệt sẽ được trộn lại nhờ transistor khuếch đại ráp kiểu E chung có hồi tiếp âm áp ghép song song. Điện trở $R_9 = 4,7\text{k}\Omega$ có tác dụng cách ly hiệu quả điều chỉnh của 2 biến trở.

Trong sơ đồ hình 3.30, biến trở Bass có tụ C_2 ghép song song cho tín hiệu tần số cao qua (giảm âm trầm – nâng âm bằng) khi biến trở chỉnh xuống dưới, biến trở Treble có tụ C_4 nối mass bỏ tín hiệu tần số cao xuống mass (tăng âm trầm – giảm âm bằng) khi biến trở chỉnh lên trên.



Hình 3.30: Mạch Bass – Treble đơn giản

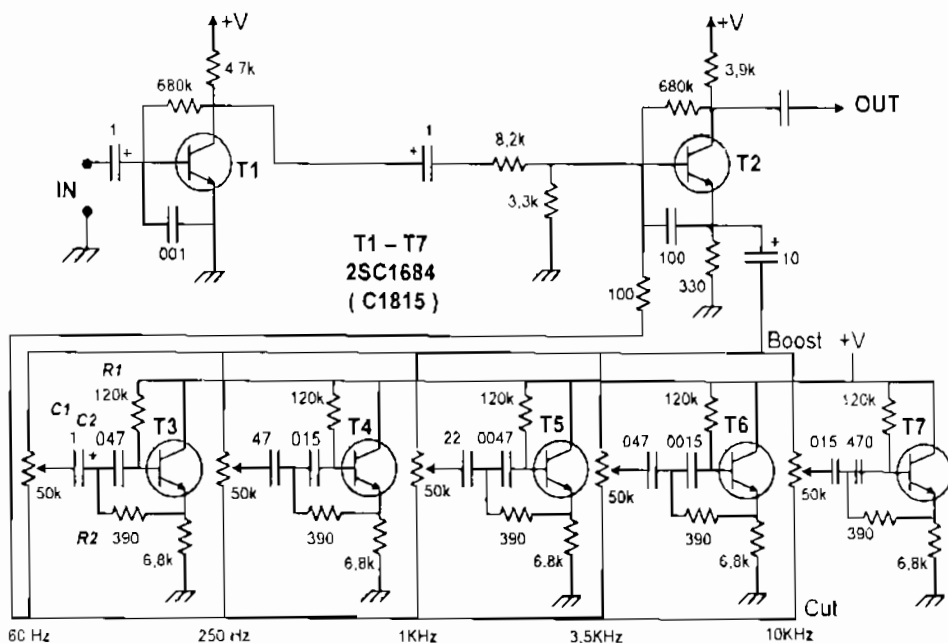
5- Mạch Graphic Equalizer

Nhiều máy khuếch âm công suất lớn trong các máy dàn hay các máy cassette đa năng, mạch chọn lọc âm sắc còn được thiết kế thành dạng Graphic Equalizer (tạm dịch là Mạch quân bình tần số). Mạch này được thiết kế theo kiểu lọc dải thông hẹp, thường chia dải âm tần thành 5 khoảng ứng với 5 khoảng tần số âm thanh tiêu biểu:

- 60Hz: âm thanh trầm
- 250Hz: tiếng nói hay tiếng hát của giọng nam ...
- 1kHz: âm thanh trung bình, tiếng nói hay tiếng hát của giọng nữ ...
- 3,3kHz: âm thanh trong trẻo, tiếng ngân cao, tiếng hót của chim muông ...
- 10kHz: âm thanh bổng, tiếng kèn, tiếng hú ...

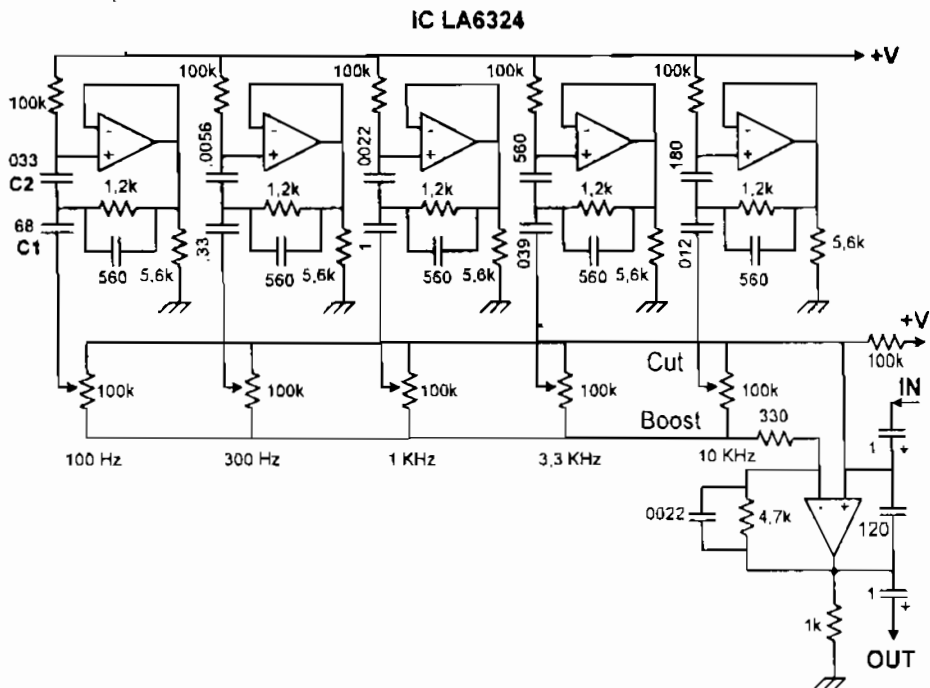
Trong sơ đồ hình 3.31, các transistor T_3 đến T_7 kết hợp với các tụ điện C_1 - C_2 làm nhiệm vụ triệt bỏ tần số. Mạch lọc lấy tín hiệu ở cực B_7 , chọn mức độ lớn nhỏ rồi đưa đến cực E_2 để làm thay đổi mức hồi tiếp âm dòng điện ghép nối tiếp. Nếu biến trở chỉnh xuống dưới thì mạch có tác dụng giảm biên độ ở ngõ vào và mức

hồi tiếp âm lớn sẽ làm giảm mạnh biên độ của tín hiệu có tần số tương ứng (Cut: cắt). Ngược lại, nếu biến trở chỉnh lên trên thì ngõ vào tín hiệu không bị loại bỏ và mạch hồi tiếp âm nhỏ sẽ không giảm biên độ tín hiệu nên được hiểu là tăng cường (Boost).



Hình 3.31: Mạch Graphic Equalizer dùng transistor

Trong sơ đồ hình 3.32, 5 opamp phía trên kết hợp với các tụ điện C_1 - C_2 làm nhiệm vụ triệt bỏ tần số. Nếu biến trở chỉnh lên trên thì mạch có tác dụng giảm biên độ ở ngõ vào không đảo (In^+) và mức hồi tiếp âm lớn ở ngõ đảo (In^-) sẽ làm giảm mạnh biên độ của tín hiệu có tần số tương ứng (Cut: cắt). Ngược lại, nếu biến trở chỉnh xuống dưới thì tín hiệu ở ngõ vào không đảo (In^+) không bị loại bỏ và mạch hồi tiếp âm nhỏ ở ngõ đảo (In^-) sẽ không giảm biên độ tín hiệu nên được hiểu là tăng cường (Boost).

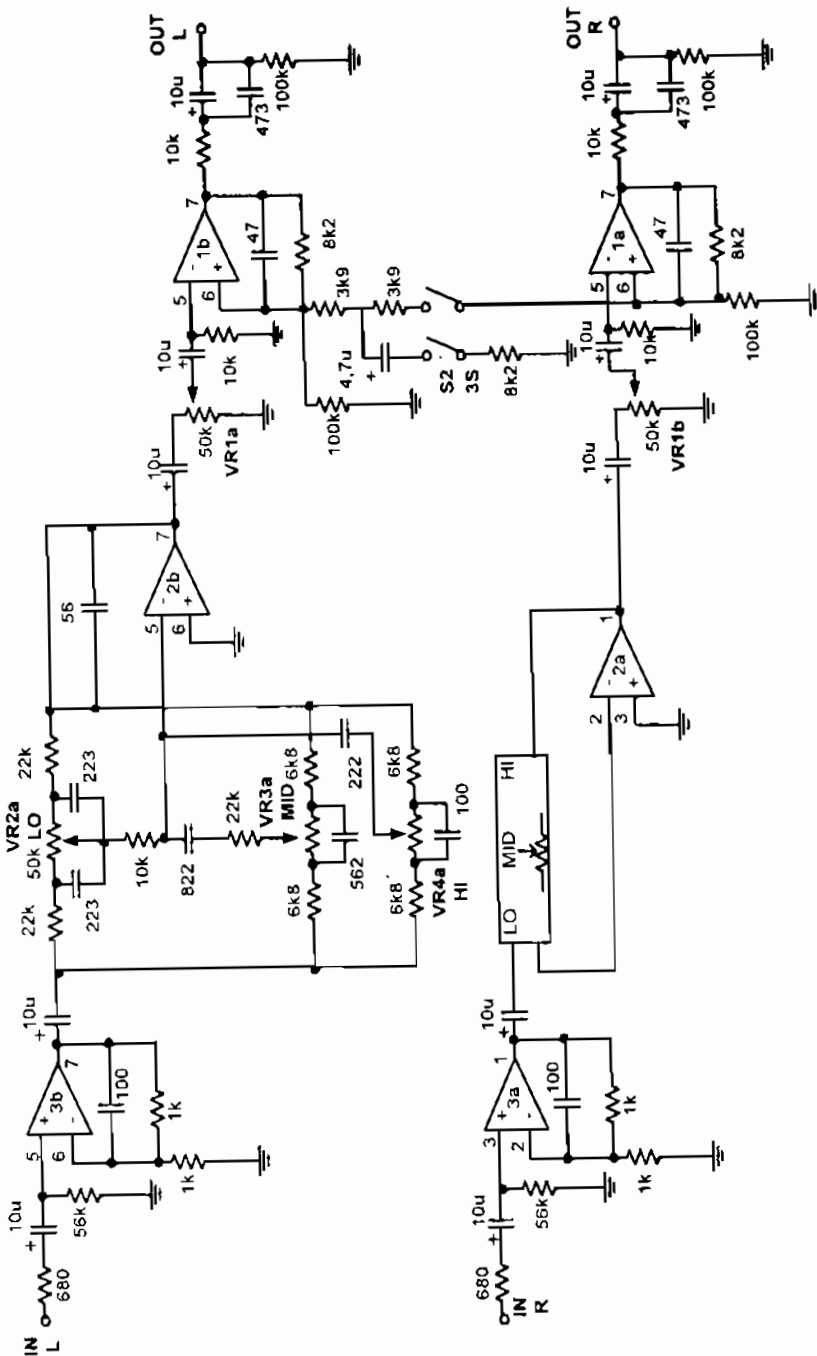


Hình 3.32: Mạch Graphic Equalizer dùng opamp

§3.6- MẠCH CHỌN ÂM SẮC TRONG AMPLI KARAOKE

Sơ đồ hình 3.31 (trang 49) là mạch chọn lọc âm sắc thông dụng trong các máy Ampli Karaoke.

Các biến trở LO chọn âm trầm (Bass), HI chọn âm bổng (Treble), MID (Middle) chọn khoảng âm thanh trung bình trong dải âm tần kết hợp opamp là mạch lọc tích cực để tăng hiệu quả chọn lựa âm sắc.



Hình 3.31: Mạch khuếch đại Mic và chọn lọc âm sắc

CHƯƠNG 4

MẠCH KHUẾCH ĐẠI CÔNG SUẤT

§4.1- ĐẠI CƯƠNG

Mạch khuếch đại công suất là mạch khuếch đại ở tầng cuối cùng để tạo ra công suất cung cấp cho tải. Công suất cấp cho tải thường khoảng vài watt đến vài trăm watt, công suất này thường có mức điện áp khá cao và cường độ dòng điện lớn.

Do mạch khuếch đại công suất ở tầng cuối nên tín hiệu đưa vào mạch công suất có biên độ lớn vì đã qua nhiều tầng khuếch đại. Khi khuếch đại tín hiệu có biên độ lớn, transistor không được xem là mạch khuếch đại tuyến tính, do đó, không thể dùng mạch tương đương theo thông số h để phân tích, tính toán cho mạch khuếch đại công suất mà người ta dùng phương pháp đồ thị.

1. Hạng khuếch đại trong mạch công suất

Đối với mạch khuếch đại tín hiệu nhỏ thì thường chỉ dùng khuếch đại hạng A nhưng đối với mạch khuếch đại công suất thì có thể dùng cả hạng A - B - AB - C tùy theo nhiệm vụ của từng mạch.

Mạch khuếch đại hạng A có hiệu suất thấp (< 50%) nên chỉ dùng trong trường hợp công suất ra nhỏ khoảng vài watt.

Mạch khuếch đại hạng B hay AB có hiệu suất cao hơn (khoảng 60% - 70%) nhưng mỗi transistor chỉ khuếch đại được một bán kỳ nên phải dùng hai transistor khuếch đại luân phiên.

Mạch khuếch đại hạng C có hiệu suất cao nhất (75% - 80%) nhưng độ méo dạng tín hiệu rất lớn nên chỉ dùng trong các mạch khuếch đại cao tần có tải cộng hưởng hay trong các mạch logic.

2. Các thông số của mạch khuếch đại công suất

Ngoài các thông số kỹ thuật chung của các mạch khuếch đại như: tổng trở ngõ vào, tổng trở ngõ ra, độ khuếch đại điện áp, độ

khuếch đại dòng điện ... mạch khuếch đại công suất còn có hai thông số kỹ thuật đặc trưng khác:

- Độ khuếch đại công suất: là tỉ số giữa công suất ra P_o và công suất vào P_i .

$$A_P = \frac{P_o}{P_i}$$

- Hiệu suất η của mạch là tỉ số giữa công suất ra P_o và công suất điện một chiều cung cấp cho mạch. Hiệu suất thường tính theo tỉ lệ phần trăm.

$$\eta = \frac{P_o}{P_{DC}} 100\%$$

3. Công suất tiêu tán cực đại của transistor

Trong các thông số kỹ thuật của transistor, công suất tiêu tán cực đại P_{Dmax} là một thông số quan trọng đối với mạch khuếch đại công suất. Đây là công suất lớn nhất mà transistor có thể chịu đựng liên tục nếu được giải nhiệt đầy đủ. P_{Dmax} do chữ dissolution (tiêu tán).

Trên đặc tuyến I_C/V_{CE} trị số P_{Dmax} chính là đường hyperbol mà: $P_{Dmax} = V_{CE} I_C$. Suy ra: $I_C = \frac{P_{Dmax}}{V_{CE}}$

Nếu có giá trị P_{Dmax} thì ứng với mỗi trị số V_{CE} sẽ cho một trị số I_C tương ứng như trên hình 4.1.

Thí dụ: một transistor có $P_{Dmax} = 500mW$

$$\text{- nếu } V_{CE} = 5V \quad \text{thì } I_C = \frac{500mW}{5V} = 100mA$$

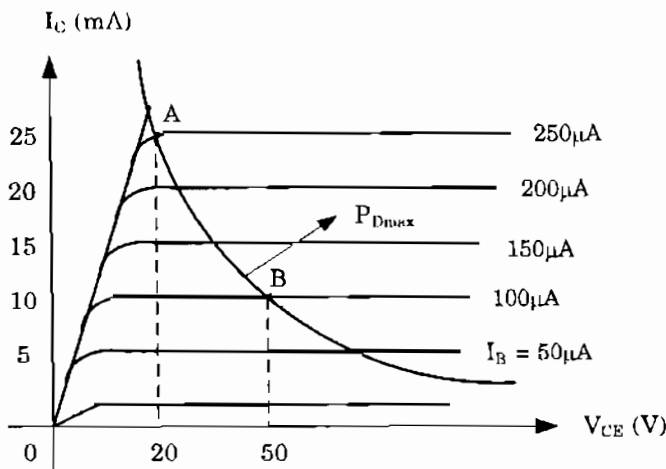
$$\text{- nếu } V_{CE} = 10V \quad \text{thì } I_C = \frac{500mW}{10V} = 50mA$$

$$\text{- nếu } V_{CE} = 20V \quad \text{thì } I_C = \frac{500mW}{20V} = 25mA$$

- nếu $V_{CE} = 50V$ thì $I_C = \frac{500mW}{50V} = 10mA$

Hình 4.1 là đặc tuyến I_C/V_{CE} minh họa đường giới hạn P_{Dmax} cho thí dụ trên. Hai điểm nằm trên đường P_{Dmax} với tọa độ là A ($I_C = 25mA, V_{CE} = 20V$) và B ($I_C = 10mA, V_{CE} = 50V$).

Nếu transistor làm việc trên vùng có gạch chéo nghĩa là vượt quá trị số giới hạn P_{Dmax} thì transistor sẽ bị hư do quá nhiệt.



Hình 4.1: Đường giới hạn P_{Max}

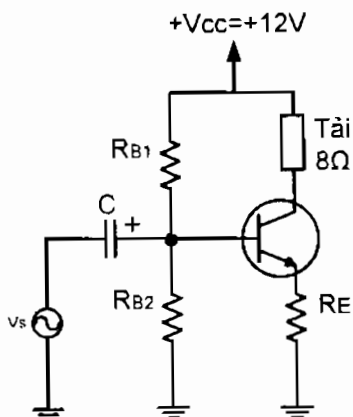
§4.2- MẠCH KHUẾCH ĐẠI CÔNG SUẤT HẠNG A

Mạch khuếch đại công suất hạng A chỉ dùng một transistor nên còn gọi là mạch công suất đơn.

1. Mạch cơ bản

Trong mạch điện hình 4.2 dùng một transistor ráp kiểu E chung, tải đặt trực tiếp ở cực C.

Thông thường tải có trị số điện trở nhỏ để khi nhận dòng điện lớn sẽ cho ra công suất lớn, vì công suất tỉ lệ với bình phương dòng điện theo công thức: $P = RI^2$.



Hình 4.2: Mạch khuếch đại công suất cơ bản

Thí dụ: Tải là loa trong các máy khuếch âm thường có tổng trở 4Ω, 8Ω hay 16Ω.

Giả thiết tải có điện trở $R_L = 8\Omega$, $R_E = 8\Omega$ và $V_{CC} = 12V$ như hình 4.2. Transistor khuếch đại hạng A sẽ có:

$$V_{CE} = \frac{1}{2} V_{CC} = \frac{1}{2} 12 = 6V$$

$$I_C = \frac{V_{CC} - V_{CE}}{R_L + R_E} = \frac{V_{CC} - \frac{1}{2} V_{CC}}{R_L + R_E} = \frac{1}{2} \frac{V_{CC}}{R_L + R_E} = \frac{1}{2} \frac{12}{8 + 8} = 375mA$$

Như vậy, điểm làm việc tĩnh của transistor có tọa độ Q ($V_{CE} = 6V$, $I_C = 375mA$).

Khảo sát dạng sóng trên đặc tuyến ngõ ra hình 4.3 ta có:

$$\Delta I_C = 2i_{Cmax} = 750mA$$

$$\Delta V_{CE} = 2V_{CEmax} = 12V$$

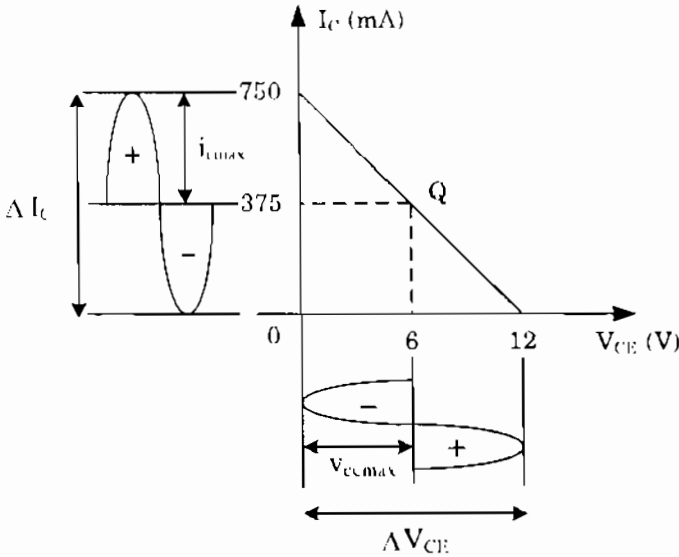
Suy ra: $i_{Cmax} = 375mA = 0,375A$

$$V_{CEmax} = 6V$$

Công suất xoay chiều ra trên tải R_L và R_E là công suất hiệu dụng được tính theo công thức:

$$P_{Omax} = \frac{V_{ce\max}}{\sqrt{2}} \frac{i_{c\max}}{\sqrt{2}} = \frac{1}{2} V_{ce\max} i_{c\max}$$

$$= \frac{1}{2} \cdot 6 \cdot 0,375 = 1,125W$$



Hình 4.3: Dạng sóng trên đặc tuyến ngõ ra

Công suất xoay chiều ra trên tải R_L :

$$P'_{Omax} = R_L \left(\frac{i_{c\max}}{\sqrt{2}} \right)^2 = 8 \left(\frac{0,375}{\sqrt{2}} \right)^2 = 0,562W$$

Công suất tiêu tán nhiệt trung bình trên transistor:

$$P_D = I_c V_{CE} = \frac{1}{2} \times \frac{V_{CC}}{R_L + R_E} \times \frac{1}{2} V_{CC}$$

$$\Rightarrow P_D = \frac{1}{4} \times \frac{V_{CC}^2}{R_L + R_E} = \frac{1}{4} \times \frac{12^2}{8 + 8} = 2,25W$$

Công suất tiêu tán nhiệt trung bình trên tải và R_L :

$$P_R = (R_L + R_E) I_C^2 = R_L + R_E \left(\frac{1}{2} \times \frac{V_{CC}}{R_L + R_E} \right)^2$$

$$\Rightarrow P_R = \frac{1}{4} \times \frac{V_{CC}^2}{R_L + R_E} = \frac{1}{4} \times \frac{12^2}{8 + 8} = 2,25W$$

Đối với hạng A do $V_{CE} = \frac{1}{2} V_{CC}$ nên công suất $P_D = P_R$.

Công suất điện được cung cấp bởi nguồn V_{CC} là:

$$P_{CC} = P_D + P_R = \frac{1}{4} \times \frac{V_{CC}^2}{R_L + R_E} + \frac{1}{4} \times \frac{V_{CC}^2}{R_L + R_E}$$

$$\Rightarrow P_{CC} = \frac{1}{2} \times \frac{V_{CC}^2}{R_L + R_E} = \frac{1}{2} \times \frac{12^2}{8 + 8} = 4,5W$$

Hiệu suất của mạch là:

$$\eta = \frac{P'_{Omax}}{P_{CC}} 100\% = \frac{0,562}{4,5} 100\% = 12,5\%$$

Trường hợp không có R_E thì hiệu suất của mạch là:

$$\eta = \frac{P_{Omax}}{P_{CC}} 100\% = \frac{1,125}{4,5} 100\% = 25\%$$

Đây là hiệu suất tối đa có thể nhận được trên tải đối với mạch khuếch đại công suất hạng A theo sơ đồ cơ bản hình 4.2.

Nhận xét:

- Điện trở R_E trong mạch công suất nhận dòng điện tải rất lớn nên tiêu hao công suất cũng rất lớn một cách vô ích. Trong các mạch khuếch đại công suất như trên người ta thường không dùng điện trở R_E . Trường hợp cần dùng R_E để ổn định nhiệt thì chỉ chọn trị số R_E rất nhỏ so với tải R_L để công suất tiêu hao trên R_E không đáng kể.

- Do tải thường có trị số điện trở nhỏ nên dòng điện tĩnh qua transistor rất lớn, trị số này có thể quá giá trị I_{Cmax} của một số transistor trong khi công suất tiêu tán thực sự không lớn lắm.

- Mạch khuếch đại có hiệu suất thấp ($\eta \leq 25\%$).

Để cải tiến người ta dùng mạch khuếch đại có biến áp ra.

2. Mạch khuếch đại hạng A có biến áp ra

Mạch điện hình 4.4 là mạch khuếch đại công suất dùng biến áp ra đưa tín hiệu xoay chiều ở ngõ ra của transistor ra tải R_L .

Bộ biến áp có bốn tỉ lệ theo số vòng dây sơ cấp N_1 và thứ cấp N_2 :

- Tỉ lệ điện áp:
$$\frac{V_1}{V_2} = \frac{N_1}{N_2}$$

- Tỉ lệ cường độ dòng điện:
$$\frac{I_1}{I_2} = \frac{N_2}{N_1}$$

- Tỉ lệ công suất:
$$\frac{P_1}{P_2} = 1$$

- Tỉ lệ tổng trở:
$$\frac{Z_1}{Z_2} = \left(\frac{N_1}{N_2}\right)^2$$

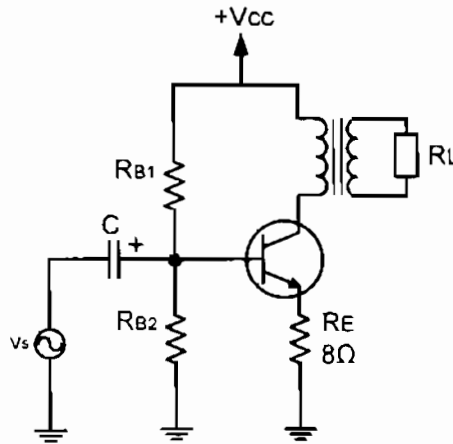
Các giá trị điện áp, dòng điện, công suất trong các tỉ lệ trên là giá trị hiệu dụng.

Nếu tải nối trực tiếp vào cực C của transistor như trong hình 4.2 thì công suất P_R là công suất-nhiệt tiêu hao vô ích trên tải và R_E . Muốn tăng hiệu suất cho mạch khuếch đại người ta dùng biến áp ở ngõ ra để loại bỏ công suất P_R .

Bây giờ tải là R_L đặt ở thứ cấp nên trong tính toán phải quy đổi về tải ở sơ cấp gọi là R'_L và tính theo tỉ lệ về tổng trở.

Ta có:
$$\frac{R'_L}{R_L} = \frac{Z_1}{Z_2} = \left(\frac{N_1}{N_2}\right)^2$$

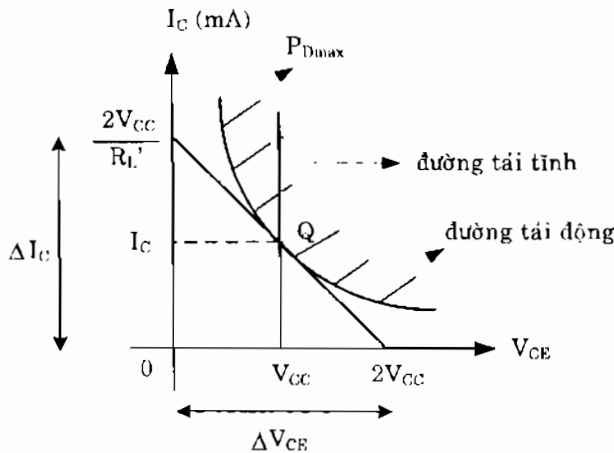
Suy ra:
$$R'_L = R_L \left(\frac{N_1}{N_2}\right)^2$$



Hình 4.4: Mạch công suất có biến áp ra

Thí dụ: tải $R_L = 8\Omega$, biến áp ra có tỉ lệ $\frac{N_1}{N_2} = 25$ thì tải quy

về sơ cấp:
$$R'_L = R_L \left(\frac{N_1}{N_2} \right)^2 = 8 (25)^2 = 5\text{ k}\Omega$$



Hình 4.5: Đặc tuyến ngõ ra với tải tĩnh và tải động

Khi xét trạng thái một chiều thì điện trở một chiều của cuộn sơ cấp chính là điện trở của dây đồng quấn cuộn sơ cấp có trị số rất

nhỏ khoảng vài chục Ω . Như vậy, đường tải tĩnh có trị số điện trở rất nhỏ (vài chục Ω) nên là đường gần như thẳng đứng (hơi nghiêng về phía trái) từ điểm $V_{CE} = V_{CC}$ kẻ thẳng lên. Đường tải động có trị số điện trở R_L' lớn hơn hàng trăm lần (vài $k\Omega$) nên có độ dốc nghiêng như hình 4.5.

Để tận dụng công suất tiêu tán cực đại của transistor, thường chọn điểm hoạt động Q là giao điểm giữa đường tải tĩnh và đường công suất P_{Dmax} , đường tải động sẽ đi qua Q và tiếp xúc với đường P_{Dmax} . Đường tải động sẽ cắt trục hoành ở trị số $V_{CE} = 2V_{CC}$ và cắt trục tung ở trị số $I_{Cmax} = 2V_{CC}/R_L'$ (hình 4.5).

Qua đặc tuyến ngõ ra với đường tải động, khoảng biến thiên điện áp ra ΔV_{CE} bây giờ là từ 0V đến $2V_{CC}$ nghĩa là tăng gấp hai lần so với mạch cơ bản không có biến áp ra.

$$\text{Ta có: } \Delta V_{CE} = 2V_{CC} \quad \Rightarrow \quad v_{ce\max} = V_{CC}$$

$$\Delta I_C = \frac{2V_{CC}}{R_L'} \quad \Rightarrow \quad i_{c\max} = \frac{V_{CC}}{R_L'}$$

Công suất ra trên tải: (xét ở sơ cấp)

$$P_{O\max} = \frac{i_{c\max}}{\sqrt{2}} \cdot \frac{v_{ce\max}}{\sqrt{2}} = \frac{V_{CC}^2}{2R_L'}$$

Qua biến áp lý tưởng có tỉ lệ công suất $P_1/P_2 = 1$ thì công suất này cũng chính là công suất ra trên tải ở thứ cấp.

Công suất tiêu tán nhiệt trung bình trên transistor:

$$P_D = V_{CC} I_C = V_{CC} \cdot \frac{V_{CC}}{R_L'} = \frac{V_{CC}^2}{R_L'}$$

Trong mạch, cuộn sơ cấp có điện trở một chiều nhỏ không đáng kể nên công suất tiêu hao trên điện trở của cuộn dây P_R xem như bằng không.

Công suất điện được cung cấp bởi nguồn V_{CC} :

$$P_{CC} = P_D = \frac{V_{CC}^2}{R_L'}$$

Hiệu suất của mạch:

$$\eta = \frac{P_{O_{\max}}}{P_{CC}} = \frac{V_{CC}^2}{2R_L} \cdot \frac{R_L}{V_{CC}^2} \cdot 100\% = 50\%$$

Như vậy, khi có biến áp ở ngõ ra hiệu suất của mạch đã được tăng lên từ 25% thành 50%.

Trong thực tế vẫn có công suất tiêu hao trên điện trở một chiều của cuộn sơ cấp nên vẫn có là P_R và các biến áp có hiệu suất tối đa khoảng 80% đến 90% (do có tổn hao trong mạch từ) nên hiệu suất của mạch khuếch đại công suất có biến áp ra cũng chỉ đạt đến khoảng 35%.

3. Bài toán phân tích mạch

Với một mạch khuếch đại công suất cụ thể ta có thể tính các thông số kỹ thuật của mạch như sau:

Tính điện áp phân cực V_B :

$$\begin{aligned} V_B &\approx V_{CC} \cdot \frac{R_{B2}}{R_{B1} + R_{B2}} \\ &\approx 12 \cdot \frac{0,82}{2,2 + 0,82} = 3,25V \end{aligned}$$

Tính dòng điện tĩnh I_C :

$$I_C \cong I_E = \frac{V_B - V_{BE}}{R_E} = \frac{3,25 - 0,7}{47} = 54mA$$

Công suất ra trên tải ở sơ cấp:

$$P_{O_{\max}} = \frac{1}{2} V_{CC} I_C = \frac{1}{2} 12 \times 54 \times 10^{-3} = 0,324W$$

Công suất điện cung cấp cho mạch bởi nguồn V_{CC} :

$$P_D = P_{CC} = I_C V_{CC} = 54 \cdot 10^{-3} \cdot 12 = 0,648W$$

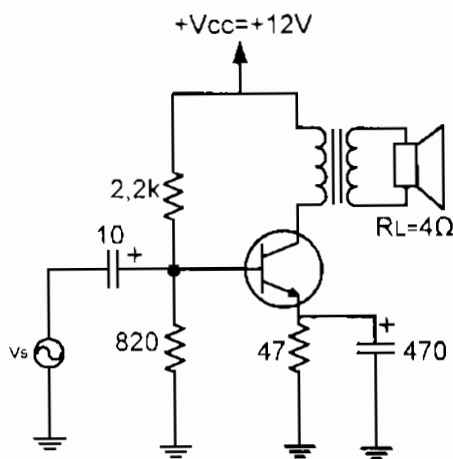
Tổng trở tải quy về sơ cấp:

$$R'_l = \frac{V_{CC}}{I_C} = \frac{12}{54 \cdot 10^{-3}} \approx 220\Omega$$

Với tổng trở tải là loa có $R_L = 4\Omega$, có thể tính tỉ lệ của biến áp ra loa:

$$\frac{Z_1}{Z_2} = \frac{R'_l}{R_L} = \left(\frac{N_1}{N_2}\right)^2 = \frac{220}{4} = 55$$

Suy ra: $\frac{N_1}{N_2} \approx 7,5$



Hình 4.6: Mạch khuếch đại công suất tiêu biểu

4. Bài toán tổng hợp mạch

Tính chọn linh kiện cho mạch khuếch đại công suất có công suất ra là 5W, tổng trở loa là 4Ω, nguồn $V_{CC} = 12V$.

Chọn sơ đồ như hình 4.6 nhưng phải tính lại trị số linh kiện.

Giả thiết có biến áp lý tưởng và tổn hao công suất trên cuộn sơ cấp không đáng kể nên mạch có hiệu suất:

$$\eta = 50\%$$

Công suất điện cung cấp cho mạch bởi nguồn V_{CC} :

$$P_o = \frac{P_o'}{\eta} = \frac{5}{0,5} = 10W$$

Tính dòng điện tĩnh I_C :

$$I_C = \frac{P_D}{V_{CC}} = \frac{10}{12} \approx 830 mA$$

Điện trở tải quy về sơ cấp:

$$R_L' = \frac{V_{CC}}{I_C} = \frac{12}{0,83} \approx 15\Omega$$

Tỉ lệ của biến áp:

$$\frac{N_1}{N_2} = \sqrt{\frac{R_L'}{R_L}} = \sqrt{\frac{15}{4}} \approx 2 \text{ lần}$$

Ta chọn điện áp $V_E = 1V$ thì:

$$R_E \cong \frac{V_E}{I_C} = \frac{1}{0,83} = 1,2\Omega$$

Chọn transistor khuếch đại có $\beta = 80$:

$$I_B = \frac{I_C}{\beta} = 10,3 mA$$

Để mạch được phân cực ổn định, chọn dòng điện qua cầu phân áp R_{B1} và R_{B2} là $I_{RB} = 10I_B$.

Như vậy: $I_{RB} = 10I_B = 10 \times 10,3 = 103mA$.

Tính điện trở R_{B2} :

$$R_{B2} = \frac{V_B}{I_{RB}} = \frac{V_E + 0,7}{I_{RB}} = \frac{1 + 0,7}{0,103} = 16\Omega$$

Tính điện trở R_{B1} :

$$R_{B1} \cong \frac{V_{CC} - V_B}{I_{RB}} = \frac{12 - 1,7}{0,103} = 100\Omega$$

Tụ điện liên lạc thường chọn $C = 5\mu F \div 10\mu F$

Tụ điện phân dòng C_E thường chọn $C_E = 47\mu F \div 100\mu F$.

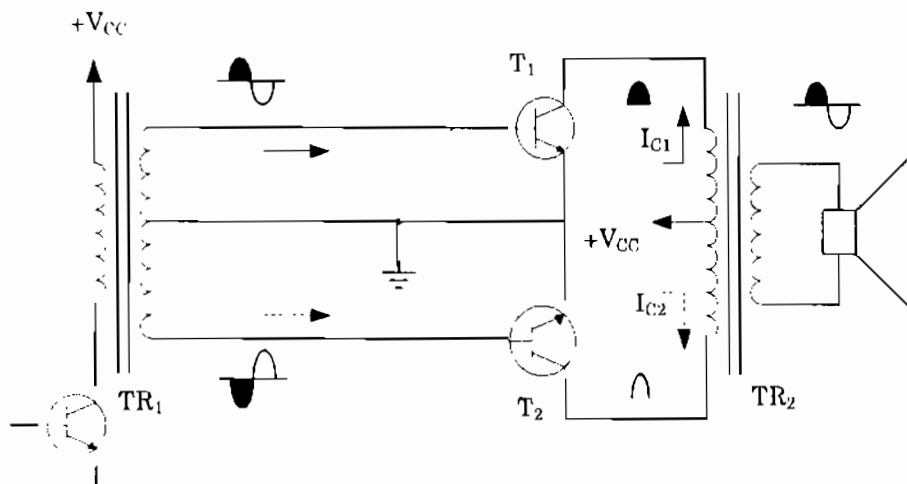
5. Nhận xét

Qua các mạch phân tích trên cho thấy ở mọi thời điểm mạch khuếch đại liên tục nhận công suất điện từ nguồn V_{CC} . Khi mạch ở trạng thái tĩnh thì toàn bộ công suất $P_D = I_C V_{CC}$ chỉ là công suất tiêu tán để đốt nóng transistor một cách vô ích. Mạch chỉ có hiệu suất cao khi tín hiệu vào có biên độ lớn, lúc đó, công suất của nguồn V_{CC} được cung cấp ra trên tải. Hiệu suất tối đa của mạch này chỉ đạt đến mức 50%.

Để tăng hiệu suất lên cao hơn người ta giảm dòng tĩnh I_C bằng cách đặt điểm làm việc gần về mức ngưng dẫn theo kiểu khuếch đại hạng B hay AB.

§4.3- MẠCH KHUẾCH ĐẠI CÔNG SUẤT HẠNG B

Như đã phân tích trong phần các hạng khuếch đại, mạch khuếch đại hạng B có mức phân cực $V_{BE} = 0V$ nên trong mạch điện hình 4.7, hai transistor T_1 và T_2 không được phân cực.



Hình 4.7: Khuếch đại công suất hạng B

Mạch khuếch đại hạng B chỉ khuếch đại được một bán kỳ nên tăng công suất hạng B phải dùng hai transistor T_1 và T_2 để luân phiên khuếch đại sẽ tạo lại đủ hai bán kỳ trên tải. Để thực hiện điều này cần dùng hai biến áp gồm TR_1 là biến áp đảo pha (còn gọi là biến áp thúc hay lái do chữ Driver), TR_2 là biến áp ngõ ra.

Biến áp TR_1 có cuộn thứ cấp ba đầu ra với đầu giữa nối mass nên tín hiệu xoay chiều trên hai đầu ra là hai tín hiệu đảo pha nhau (hình 4.7).

Khi T_1 nhận được bán kỳ dương làm transistor được phân cực nên T_1 dẫn điện và có dòng I_{C1} (đường liền nét) qua nửa cuộn trên của cuộn sơ cấp biến áp TR_2 . Lúc đó, T_2 nhận được bán kỳ âm nên T_2 không được phân cực sẽ ngưng dẫn.

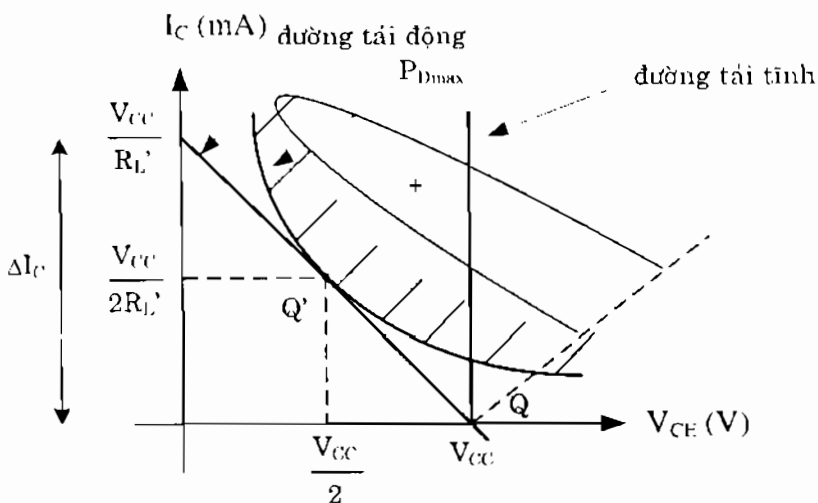
Khi T_1 nhận được bán kỳ âm làm T_1 không được phân cực, T_1 ngưng dẫn. Lúc đó, T_2 nhận được bán kỳ dương làm transistor được phân cực, T_2 dẫn điện và có dòng I_{C2} (đường rời nét) qua nửa cuộn dưới của cuộn sơ cấp biến áp TR_2 .

Như vậy, hai transistor T_1 và T_2 sẽ luân phiên dẫn điện để tạo hai dòng điện I_{C1} và I_{C2} chạy luân phiên ngược chiều nhau trong cuộn sơ cấp. Khi hai dòng điện này cảm ứng sang thứ cấp sẽ cho đủ hai bán kỳ vào tải.

Hình 4.8 là đặc tuyến ngõ ra của mạch công suất hạng B. điểm làm việc tĩnh Q là điểm cắt trục hoành ở điểm V_{CC} , đường tải tĩnh gần như thẳng đứng từ điểm Q song song với trục tung vì điện trở cuộn sơ cấp nhỏ.

Để có công suất ra lớn nhất thì đường tải động là đường thẳng từ Q vẽ tiếp xúc với đường công suất tiêu tán cực đại P_{Dmax} tại điểm Q' với tọa độ:

$$I_C = \frac{V_{CC}}{2R_L} \quad V_{CE} = \frac{V_{CC}}{2}$$



Hình 4.8: Đặc tuyến ngõ ra của mạch công suất hạng B

Đường tải động cắt trục tung tại điểm $I_{Cmax} = \frac{V_{CC}}{R_L'}$

Tải R_L' là tải R_L được quy về sơ cấp nhưng chỉ xét nửa cuộn trên hoặc dưới. Nếu gọi số vòng dây của nửa cuộn sơ cấp là N_1 và số vòng dây thứ cấp là N_2 thì:

$$\frac{R_L'}{R_L} = \left(\frac{N_1}{N_2}\right)^2 \Rightarrow R_L' = R_L \left(\frac{N_1}{N_2}\right)^2$$

Điểm Q' tiếp xúc với đường công suất cực đại P_{Dmax} nên ở điểm này công suất tiêu tán cũng chính là P_{Dmax} . Ta có:

$$P_{Dmax} = I_C \cdot V_{CE} = \frac{V_{CC}}{2R_L'} \cdot \frac{V_{CC}}{2} = \frac{V_{CC}^2}{4R_L'}$$

Như vậy, nếu có một transistor với P_{Dmax} cụ thể thì khi chọn nguồn V_{CC} ta sẽ tính được tải R_L' để chọn tiếp biến áp và tải R_L ở thứ cấp.

Theo đặc tuyến ra hình 4.8 ta có:

$$\Delta I_C = i_{Cmax} = \frac{V_{CC}}{R_L'} \quad (\text{vì chỉ có một bán kỳ})$$

$$\Delta V_{CL} = v_{c,max} = V_{CC} \quad (\text{vì chỉ có một bán kỳ})$$

Như vậy, công suất ra cực đại do hai transistor cung cấp:

$$\begin{aligned} P_{o1} &= \frac{i_{c,max}}{\sqrt{2}} \frac{V_{c,max}}{\sqrt{2}} \\ &= \frac{V_{CC}}{\sqrt{2}} \frac{V_{CC}}{\sqrt{2}} = \frac{V_{CC}^2}{2 R_L'} \end{aligned}$$

Ở trạng thái tĩnh, hai transistor không tiêu hao điện. Khi khuếch đại thì dòng điện đốt nóng transistor chính là dòng điện I_C ở trị số trung bình:

$$\bar{I}_C = \frac{i_{c,max}}{\pi} = \frac{V_{CC}}{\pi R_L'}$$

Công suất điện cung cấp cho mạch bởi nguồn V_{CC} :

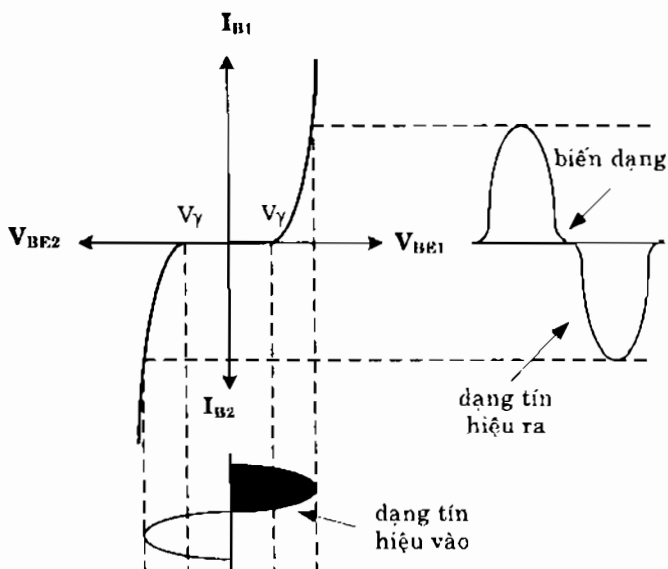
$$P_{CC} = 2 V_{CC} \bar{I}_C = 2 V_{CC} \frac{V_{CC}}{\pi R_L'} \Rightarrow P_{CC} = \frac{2 V_{CC}^2}{\pi R_L'}$$

Suy ra hiệu suất cực đại của mạch:

$$\eta = \frac{P_o}{P_{CC}} 100\% = \frac{2 R_L' V_{CC}^2}{2 V_{CC}^2 \pi R_L'} 100\% = \frac{\pi}{4} 100\% \Rightarrow \eta = 78,5\%$$

Như vậy, mạch khuếch đại hạng B có hiệu suất cao hơn ($\eta = 78,5\%$) so với mạch khuếch đại hạng A ($\eta = 50\%$). Tuy nhiên, ở hạng B có nhược điểm rất lớn là tín hiệu ra bị biến dạng xuyên trục vì khi phân cực $V_{BE} = 0V$ thì tín hiệu trong khoảng điện áp từ $0V$ đến V_γ , hai transistor chưa dẫn điện. Khi điện áp qua trị số V_γ hai transistor mới dẫn điện và khuếch đại. Hình 4.9 cho thấy dạng tín hiệu ra bị biến dạng xuyên trục (Crossover - Distortion).

Dạng dòng điện $I_{B1} - I_{B2}$ cũng chính là dạng dòng điện $I_{C1} - I_{C2}$ và là dạng tín hiệu ra bị biến dạng xuyên trục. Đây chính là lý do mà mạch công suất hạng B không được sử dụng.



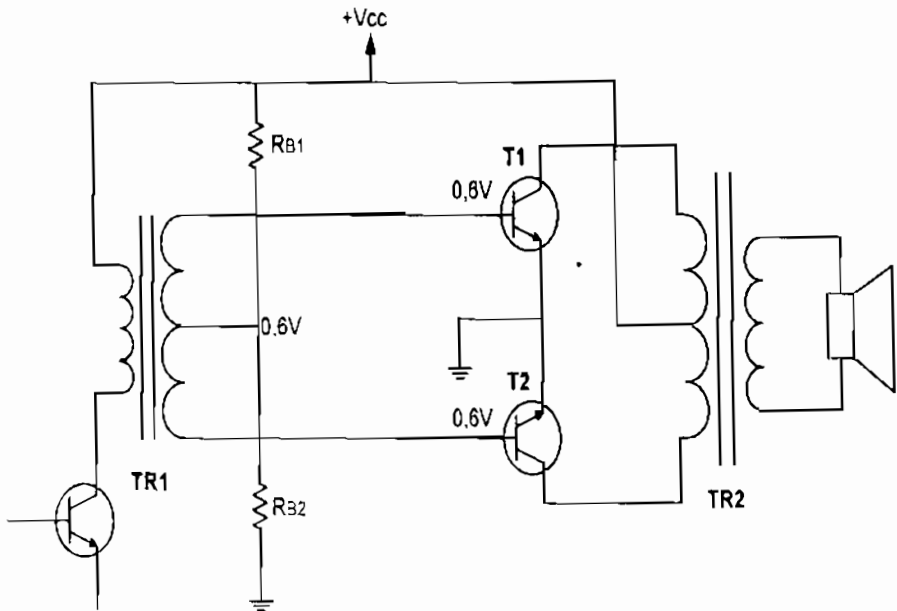
Hình 4.9

§4.4- MẠCH KHUẾCH ĐẠI CÔNG SUẤT HẠNG AB

Để tránh nhược điểm gây ra biến dạng xuyên trục ở tín hiệu ra trong mạch khuếch đại hạng B, người sử dụng mạch khuếch đại hạng AB như sơ đồ hình 4.10.

Trong mạch điện hình 4.10 hai transistor công suất $T_1 - T_2$ được phân cực bằng cầu phân áp $R_{B1} - R_{B2}$ để có điện áp phân cực cho hai cực B với mức $V_{B1} = V_{B2} = V_\gamma$ (0,6V cho chất Si và 0,2V cho chất Ge).

Ở trạng thái tĩnh hai transistor được phân cực vừa dẫn điện nên các dòng điện I_B, I_C coi như bằng không. Khi vừa có tín hiệu thì hai transistor sẽ luân phiên dẫn điện và cũng cho ra đủ hai bán kỳ trên tải. Với cách phân cực này sẽ tránh được hiện tượng biến dạng xuyên trục. Các thông số kỹ thuật của mạch như $P_{O'}$, P_{CC} , η vẫn có cách tính giống như mạch công suất hạng B.



Hình 4.10: Khuếch đại công suất hạng AB

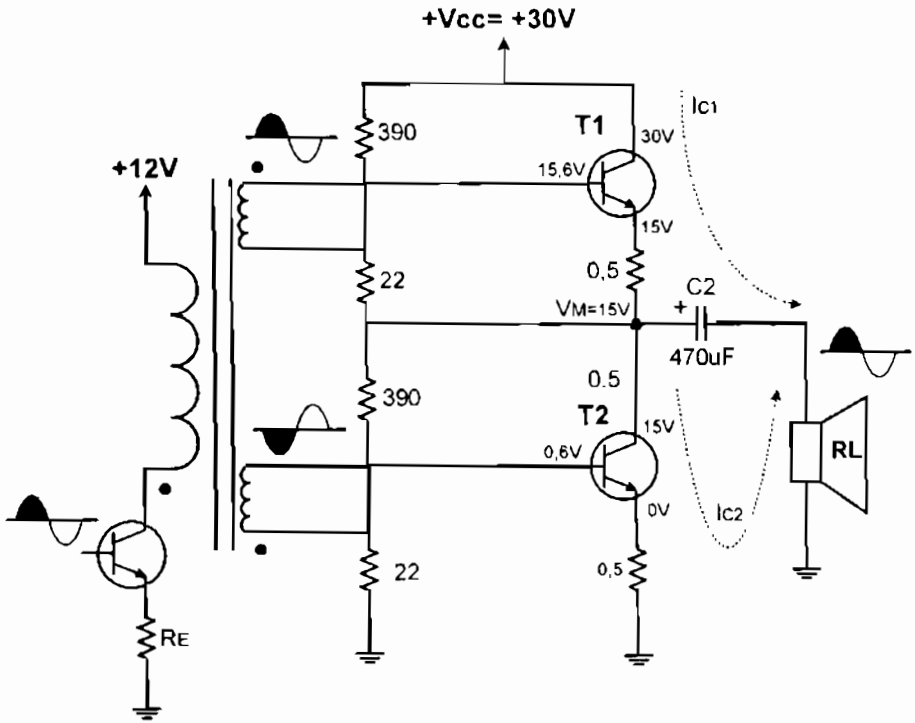
§4.5- MẠCH KHUẾCH ĐẠI CÔNG SUẤT KIỂU OTL

Hiện nay các mạch khuếch đại công suất hạng AB dùng hai bộ biến áp đảo pha và biến áp ra không được thông dụng vì hai biến áp này có kích thước lớn, nặng nề, đắt tiền, hiệu suất thấp và dải tần số làm việc không rộng. Người ta dùng nhiều cách để lần lượt bỏ các biến áp này và mạch công suất bây giờ gọi là mạch OTL (do viết tắt của Output TransformerLess: không có biến áp ngõ ra).

1. Mạch OTL có biến áp đảo pha

Sơ đồ mạch điện hình 4.11 là mạch công suất chỉ còn dùng biến áp đảo pha. Bây giờ cuộn thứ cấp chia ra hai phần độc lập nhau nên còn được gọi là biến áp có sáu dây ra.

Hai cuộn thứ cấp của biến áp đảo pha được quấn cùng số vòng nhưng cuộn trên được lấy điểm đầu nối vào cực B_1 , cuộn dưới được lấy điểm cuối nối vào cực B_2 . Như vậy, tín hiệu đưa vào hai cực B_1 và B_2 cũng là hai tín hiệu đảo pha nhau.



Hình 4.11: Mạch OTL có biến áp đảo pha 6 dây ra

Hai cuộn thứ cấp của biến áp đảo pha được quấn cùng số vòng nhưng cuộn trên được lấy điểm đầu nối vào cực B₁, cuộn dưới được lấy điểm cuối nối vào cực B₂. Như vậy, tín hiệu đưa vào hai cực B₁ và B₂ cũng là hai tín hiệu đảo pha nhau.

Bốn điện trở trong mạch tạo thành cầu phân áp cho ra điện áp điểm giữa là $V_M = \frac{1}{2}V_{CC}$. Mỗi cầu phân áp dùng để phân cực cho hai cực B₁ và B₂ để hai transistor có $V_{BE} = V_\gamma = 0,6V$.

Do hai transistor chỉ được phân cực ở mức vừa dẫn điện nên mạch vẫn có các dòng điện I_{B1} , I_{B2} , I_{C1} , I_{C2} bằng 0. Điện áp trên các cực có trị số như trên sơ đồ.

Khi cực B₁ nhận được bán kỳ dương là T₁ được phân cực sẽ dẫn điện, lúc đó cực B₂ nhận được bán kỳ âm làm T₂ không được

phân cực nên ngưng dẫn. Dòng điện I_{C1} sẽ đi từ nguồn qua T_1 nạp vào tụ $470\mu\text{F}$ và đi ngang tải theo chiều từ trên xuống cho ra bán kỳ dương (dòng điện có đường liền nét).

Như vậy, trên tải vẫn nhận đủ cả hai bán kỳ.

Trong mạch này mỗi transistor công suất chỉ nhận $\frac{1}{2}$ nguồn V_{CC} nên có các thông số của tín hiệu ra:

$$\Delta V_{CE} = \frac{1}{2} V_{CC} = v_{ce \max}$$

$$\Delta I_c \cong \frac{1}{2} \cdot \frac{V_{CC}}{R_L} = i_{c \max} \quad (R_E \ll R_L \text{ nên bỏ qua } R_E)$$

Công suất ra trên tải do hai transistor cấp:

$$P_o = \frac{i_{c \max}}{\sqrt{2}} \cdot \frac{V_{ce \max}}{\sqrt{2}}$$

$$P_o = \frac{V_{CC}}{2\sqrt{2}} \cdot \frac{V_{CC}}{2\sqrt{2}} = \frac{V_{CC}^2}{8 R_L}$$

Ở trạng thái tĩnh hai transistor không dẫn nên không tiêu hao công suất điện. Khi khuếch đại, dòng điện đốt nóng hai transistor chính là dòng điện trung bình \bar{I}_c được tính theo công thức:

$$\bar{I}_c = \frac{i_{c \max}}{\pi} = \frac{V_{CC}}{2\pi R_L}$$

Công suất điện cung cấp cho mạch bởi nguồn V_{CC} :

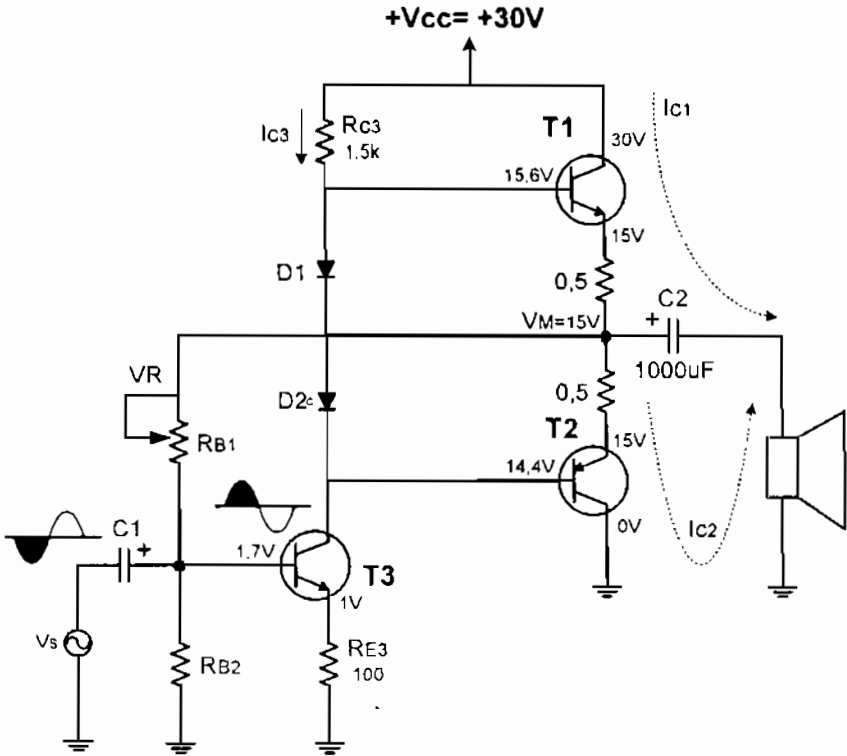
$$P_{cc} = V_{CC} \cdot \bar{I}_c = V_{CC} \cdot \frac{V_{CC}}{2\pi R_L} = \frac{V_{CC}^2}{2\pi R_L}$$

Hiệu suất của mạch:

$$\eta = \frac{P_o}{P_{cc}} \times 100\% = \frac{V_{CC}^2}{\frac{V_{CC}^2}{2\pi R_L}} = \frac{8 R_L}{2\pi R_L} = \frac{\pi}{4} \times 100\% = 78,5\%$$

Ta vẫn có hiệu suất là $\eta = 78,5\%$ và đây là hiệu suất thực chứ không bị giảm nhỏ do tổn hao trên biến áp ra như các mạch trước.

2. Mạch công suất OTL ráp bổ phụ



Hình 4.12a: Mạch công suất OTL ráp kiểu bổ phụ

Nếu bỏ biến áp đảo pha thì mạch sẽ có hiệu suất cao hơn, giảm giá thành, gọn nhẹ và dải tần số làm việc rộng hơn vì tránh các nhược điểm của biến áp đảo pha. Vì thế người ta dùng mạch OTL bổ phụ với hai transistor công suất khác loại, T_1 là transistor NPN, T_2 là transistor PNP và T_3 là transistor thúc thay cho biến áp đảo pha (vì mạch bây giờ không cần đảo pha nữa).

a) Điều kiện của mạch bổ phụ:

- T_1 và T_2 là hai transistor có cùng công suất P_{Dmax} .

- T_1 và T_2 là hai transistor có cùng độ khuếch đại β .
- T_1 và T_2 là hai transistor được chế tạo cùng chất Si hay Ge (thường là Si).
- T_1 là loại NPN và T_2 là loại PNP.

Do T_1 và T_2 có cùng các thông số kỹ thuật nên trong mạch điện phải có cùng điều kiện làm việc, mỗi transistor phải chịu $\frac{1}{2}V_{CC}$. Như vậy điện áp điểm giữa:

$$V_M = \frac{1}{2}V_{CC} = 15V$$

Hai transistor được phân cực hạng AB ở mức vừa dẫn điện nên có dòng điện tĩnh rất nhỏ đi qua T_1, T_2 .

Điện áp trên các cực của T_1, T_2 :

$$V_{C1} = V_{CC} = 30V$$

$$V_{C2} = 0V$$

$$V_{E1} = V_M = 15V$$

$$V_{E2} = V_M = 15V$$

$$V_{B1} = V_{E1} + V_{BE}$$

$$V_{B2} = V_M - V_{BE}$$

$$= 15V + 0,6V = 15,6V$$

$$= 15V - 0,6V = 14,4V$$

(T_1 loại NPN phân cực dương)

(T_2 loại PNP phân cực âm)

b) Xét transistor thứ T_3 :

Trong mạch này T_3 là transistor tạo phân cực cho $T_1 - T_2$

Ta có: $V_{B2} = V_{C3} = 14,4V$

$$V_{B1} = V_{B2} + 2V_D = 14,4V + (2 \cdot 0,6V) = 15,6V$$

Hai diod $D_1 - D_2$ dùng để tạo mức chênh lệch điện áp $2V_D = 1,2V$ để phân cực chênh lệch cho cực B_1 và B_2 .

$$\text{Đồng thời: } V_{B1} = V_{CC} - I_{C3}R_{C3} = 15,6V$$

Như vậy, để có điện áp phân cực đúng cho cực $B_1 - B_2$ và cho ra điện áp điểm giữa $V_M = \frac{1}{2}V_{CC}$ thì phải có dòng điện I_{C3} đúng. Theo sơ đồ ta có:

$$V_{B1} = V_{CC} - I_{C3}R_{C3} = 15,6V$$

$$\Rightarrow I_{C3} = \frac{V_{CC} - V_M}{R_{C3}} = \frac{30V - 15,6V}{1,5k\Omega} \cong 10mA$$

Từ đó suy ra:

$$V_{E3} = I_{C3}R_{E3} = 10\text{mA} \times 100\Omega = 1\text{V}$$

$$\Rightarrow V_{B3} = V_{E3} + V_{BE} = 1\text{V} + 0,7\text{V} = 1,7\text{V}$$

T_3 là transistor phân cực hạng A nên có $V_{BE} = 0,7\text{V}$

Để có $I_{C3} = 10\text{mA}$ thì điện áp V_{B3} phải bằng 1,7V. Các trị số này phải thật chính xác. Để có được điện áp phân cực chính xác người ta phải dùng biến trở VR điều chỉnh phân cực cho cực B_3 .

Tóm lại: Nếu V_{B3} đúng thì $T_1 - T_2$ cũng được phân cực đúng hạng AB và cho điện áp điểm giữa $V_M = \frac{1}{2} V_{CC}$. Biến trở VR còn được gọi là biến trở chỉnh điểm giữa V_M .

c) Xét trạng thái xoay chiều:

T_3 là mạch khuếch đại hạng A ráp kiểu E chung nên là mạch khuếch đại đảo pha. Tín hiệu xoay chiều của nguồn v_s được đưa vào cực B_3 và khuếch đại ra ở cực C_3 là hai tín hiệu đảo pha đủ cả hai bán kỳ (hình 4.12a). Tín hiệu này đồng thời được đưa vào cực B_1 và B_2 của tầng công suất OTL bổ phụ.

Hai diod $D_1 - D_2$ dùng để tạo điện áp $2V_D$ phân cực chênh lệch một chiều cho cực B_1, B_2 nhưng do diod có tính ghim áp nên đối với tín hiệu xoay chiều thì $\Delta V_D = 0\text{V}$, mức điện áp của tín hiệu xoay chiều đưa vào cực B_1 và B_2 gần như bằng nhau.

- Khi T_3 cho ra bán kỳ dương thì điện áp V_{B1} tăng nên T_1 được phân cực và T_1 dẫn điện. Lúc đó, điện áp V_{B2} cũng tăng nên T_2 không được phân cực và T_2 ngưng dẫn (vì T_2 là transistor loại PNP). Dòng điện I_{C1} sẽ đi từ nguồn $+V_{CC}$ qua T_1 nạp qua tụ $1000\mu\text{F}$ và đi qua tải theo chiều từ trên xuống mass cho ra bán kỳ dương trên tải (dòng điện có đường liền nét).

- Khi T_3 cho ra bán kỳ âm thì điện áp V_{B1} giảm nên T_1 không được phân cực và T_1 ngưng dẫn. Lúc đó, điện áp V_{B2} cũng giảm nên T_2 được phân cực và T_2 dẫn điện (vì T_2 là transistor loại PNP). Dòng điện I_{C2} sẽ do tụ $1000\mu\text{F}$ xả điện qua T_2 xuống mass và đi qua tải

theo chiều từ mass lên cho ra bán kỳ âm trên tải (dòng điện có đường rời nét).

Như vậy, hai transistor T_1 và T_2 cũng luân phiên dẫn điện và cho ra tải đủ cả hai bán kỳ.

Khi đó hoạt động mỗi transistor chỉ chịu $\frac{1}{2}$ nguồn V_{CC} , ta có:

$$i_{cmax} \cong \frac{V_{CC}}{2 R_L} \quad (R_E \ll R_L)$$

Công suất ra cực đại trên tải:

$$P_{o\max} = R_L i_c^2 \quad \left(i_c = \frac{i_{c\max}}{\sqrt{2}} \right)$$

$$\Rightarrow P_{o\max} = R_L \left(\frac{V_{CC}}{2 \sqrt{2} R_L} \right)^2 = \frac{V_{CC}^2}{8 R_L}$$

Công suất điện cung cấp cho mạch bởi nguồn V_{CC} :

$$P_{CC} = V_{CC} \bar{I} = V_{CC} \frac{i_{c\max}}{\pi} = V_{CC} \frac{V_{CC}}{2 \pi R_L}$$

$$P_{CC} = \frac{V_{CC}^2}{2 \pi R_L}$$

Hiệu suất của mạch :

$$\eta = \frac{P_{o\max}}{P_{CC}} 100\% = \frac{\frac{V_{CC}^2}{8 \cdot R_L}}{\frac{V_{CC}^2}{2 \pi R_L}} 100\%$$

$$\Rightarrow \eta = \frac{\pi}{4} 100\% = 78,5\%$$

Ở trạng thái tĩnh hai transistor T_1 và T_2 dẫn điện rất yếu nên được xem như không tiêu hao công suất. Khi khuếch đại tín hiệu thì hai transistor bị đốt nóng với công suất tiêu tán:

$$P_T = P_{CC} - P_{O\max}$$

$$= \frac{V_{CC}^2}{2\pi R_L} - \frac{V_{CC}^2}{8R_L}$$

Thực ra công thức trên chỉ đúng với trường hợp ngõ ra có P_{Omax} . Trị số P_T có thay đổi theo P_O , để xác định trị số P_{Tmax} người ta phải tìm điểm cực đại của công thức trên bằng cách lấy đạo hàm và cho đạo hàm bằng 0 để tìm giá trị cực đại.

Ta sẽ có:

$$P_{Tmax} \cong 0,05 \frac{V_{CC}^2}{R_L} \quad (\text{chung cho hai transistor})$$

Lập tỉ số với P_{Omax} ta có:

$$\frac{P_{Tmax}}{P_{Omax}} = \frac{0,05 \frac{V_{CC}^2}{R_L}}{\frac{V_{CC}^2}{8R_L}} = 0,4$$

Như vậy: $P_{Tmax} = 0,4P_{Omax} = 0,4 \frac{V_{CC}^2}{8R_L}$

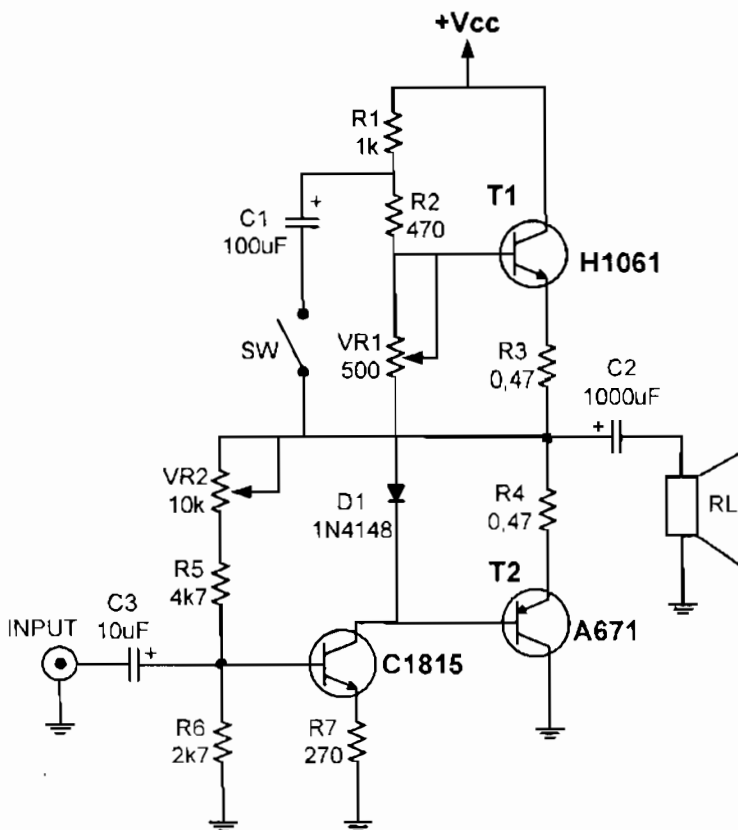
Mỗi transistor sẽ chịu $\frac{1}{2}$ công suất P_{Tmax} trên.

3. Mạch công suất OTL ráp bổ phụ có tụ tăng cường

Mạch công suất OTL bổ phụ được phân cực hạng AB nên ở trạng thái tĩnh gần như không dẫn điện. Khi có tín hiệu xoay chiều 2 transistor luân phiên dẫn với dòng điện I_B khá lớn do là transistor công suất. Điều này sẽ làm biên độ tín hiệu xoay chiều ở ngõ vào mạch công suất OTL bị suy giảm tín hiệu.

Để bù trừ sự suy giảm này, tụ tăng cường Bootstrap được nối từ ngõ ra hồi tiếp dương về cực B của 2 hai transistor có tác dụng làm tăng lại biên độ tín hiệu ngõ vào.

Trong sơ đồ hình 4.12b, tụ $C_B = 100\mu F$ là tụ tăng cường Bootstrap. Nếu không có tụ này thì biên độ tín hiệu ra cũng như công suất ra loa sẽ bị giảm nhỏ.



Hình 4.12b: Mạch OTL bổ phụ có tụ tăng cường

§4.6- MẠCH KHUẾCH ĐẠI CÔNG SUẤT KIỂU OCL

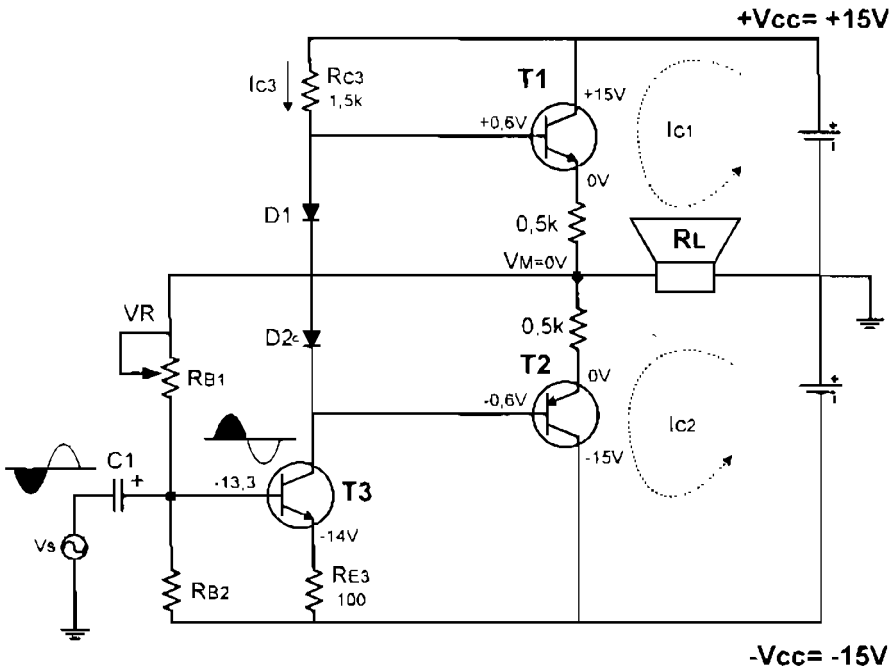
Trong mạch OTL, điện áp điểm giữa $V_M = \frac{1}{2}V_{CC}$ và ở trạng thái tĩnh tụ ngõ ra phải chịu điện áp này. Khi khuếch đại tụ ngõ ra sẽ nạp điện làm điện áp trên tụ tăng lên khi T_1 dẫn và xả tụ làm điện áp giảm xuống khi T_2 dẫn.

Tụ C có dung kháng $X_c = \frac{1}{2\pi fC}$ tỉ lệ nghịch với f nên khi

tín hiệu có tần số f khá thấp thì X_c đủ lớn và biên độ tín hiệu ra tải bị giảm nhỏ. Điều này làm cho đáp tuyến tần số ở ngõ ra bị giảm trong khoảng tần số thấp và thật thấp.

Người ta có thể bỏ tụ điện ngõ ra và gọi là mạch khuếch đại công suất OCL (do viết tắt của Output Capacitor Less: không có tụ điện ngõ ra).

Hình 4.13, mạch công suất OCL với hai nguồn đối xứng $\pm V_{CC}$.



Hình 4.13: Mạch OCL ráp kiểu bổ phụ

Trong mạch T_1 và T_2 vẫn là hai transistor khác loại ráp kiểu bổ phụ, T_3 là transistor thúc. Các linh kiện khác vẫn có trị số giống mạch điện hình 4.12 nhưng dùng với hai nguồn đối xứng $\pm V_{CC} = \pm 15V$ nên điện áp các cực bây giờ có trị số với mass:

T_1 loại NPN dùng nguồn $+V_{CC}$, T_2 loại PNP dùng nguồn $-V_{CC}$

$$V_{C1} = +V_{CC} = +15V$$

$$V_{C2} = -V_{CC} = -15V$$

$$V_{E1} = 0V$$

$$V_{E2} = 0V$$

$$V_{B1} = +0,6V \text{ (hạng AB)}$$

$$V_{B2} = -0,6V \text{ (hạng AB)}$$

Hai diod $D_1 - D_2$ cũng dùng để tạo chênh lệch điện áp phân cực cho cực B_1 và B_2 . Dòng điện I_{C3} phải có trị số đúng khoảng 10mA để giảm áp qua R_{C3} cho ra điện áp đúng phân cực B_1, B_2 và cho ra điện áp điểm giữa $V_M = 0V$.

Điểm giữa có điện áp $V_M = 0V$ nhưng không phải mass, do đó T_3 phải được phân cực đúng bằng biến trở $VR (R_{B1})$ và trong mạch này T_3 có điện áp các cực như sau:

$$V_{C3} = V_{B2} = -0,6V$$

$$V_{E3} = I_{C3} \cdot R_{E3} + (-V_{CC}) = 10mA \times 100\Omega - 15V = -14V$$

$$V_{B3} = V_{E3} + V_{BE} = -14V + 0,7V = -13,3V \text{ (hạng A)}$$

Nếu biến trở VR điều chỉnh sai sẽ làm T_3 bị sai phân cực dẫn tới $I_C \neq 10mA$. Điều này dẫn đến V_{B1} và V_{B2} sai làm cho điện áp điểm giữa $V_M \neq 0V$ (có thể âm hoặc dương). Lúc đó, có dòng điện một chiều qua tải (có thể là loa) sẽ làm hư tải. Trong thực tế có nhiều cách bảo vệ cho mạch khi điện áp điểm giữa $V_M \neq 0V$.

Do dùng nguồn đối xứng nên T_1 dùng nguồn dương $+V_{CC}$ và T_2 dùng nguồn âm $-V_{CC}$. Dòng điện i_{Cmax} bây giờ:

$$i_{Cmax} = \left| \frac{V_{CC}}{R_L} \right|$$

Công suất ra cực đại trên tải:

$$P_{Omax} = R_L i_c^2 = R_L \left(\frac{V_{CC}}{\sqrt{2} R_L} \right)^2 = \frac{V_{CC}^2}{2 R_L}$$

Công suất điện cung cấp cho mạch bởi nguồn $\pm V_{CC}$:

$$P_{CC} = 2V_{CC} \bar{I} = 2V_{CC} \frac{i_{Cmax}}{\pi} = 2V_{CC} \frac{V_{CC}}{\pi R_L}$$

$$\Rightarrow P_{CC} = 2 \frac{V_{CC}^2}{\pi R_L} \quad (V_{CC} \text{ chỉ là điện áp của một nguồn})$$

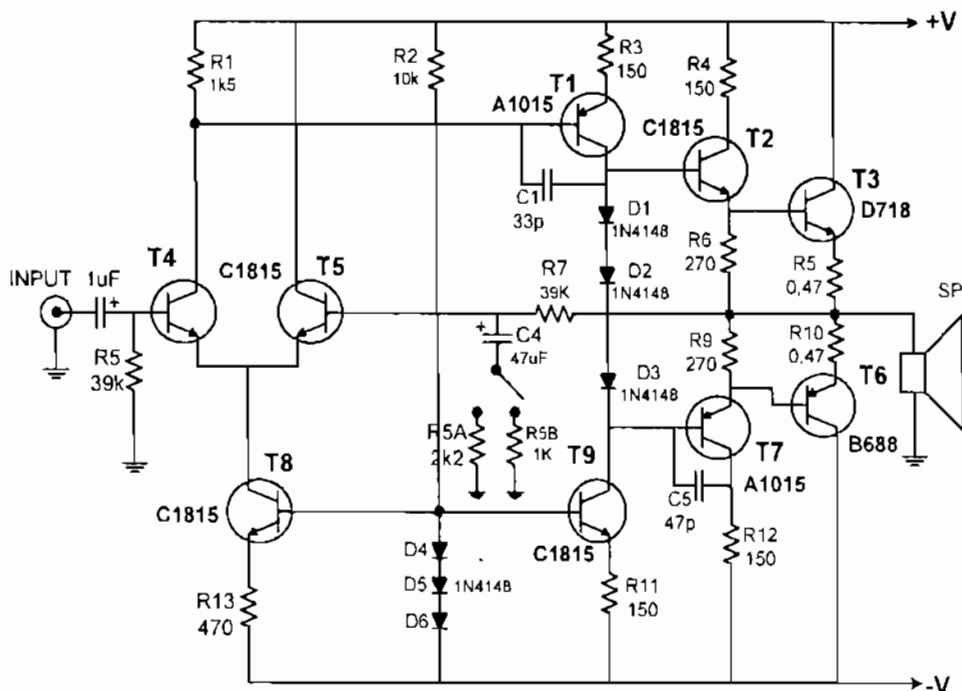
Hiệu suất của mạch :

$$\eta = \frac{P_o}{P_{cc}} 100\% = \frac{V_{cc}^2}{2R_L} \cdot \frac{1}{2V_{cc}^2} 100\% = 78,5\%$$

$$\pi R_L$$

§4.7- MẠCH OCL RÁP DARLINGTON CÓ MẠCH VI SAI

1- Sơ đồ



Hình 4.14a: Mạch OCL ráp Darlington có tầng vi sai

2- Nguyên lý

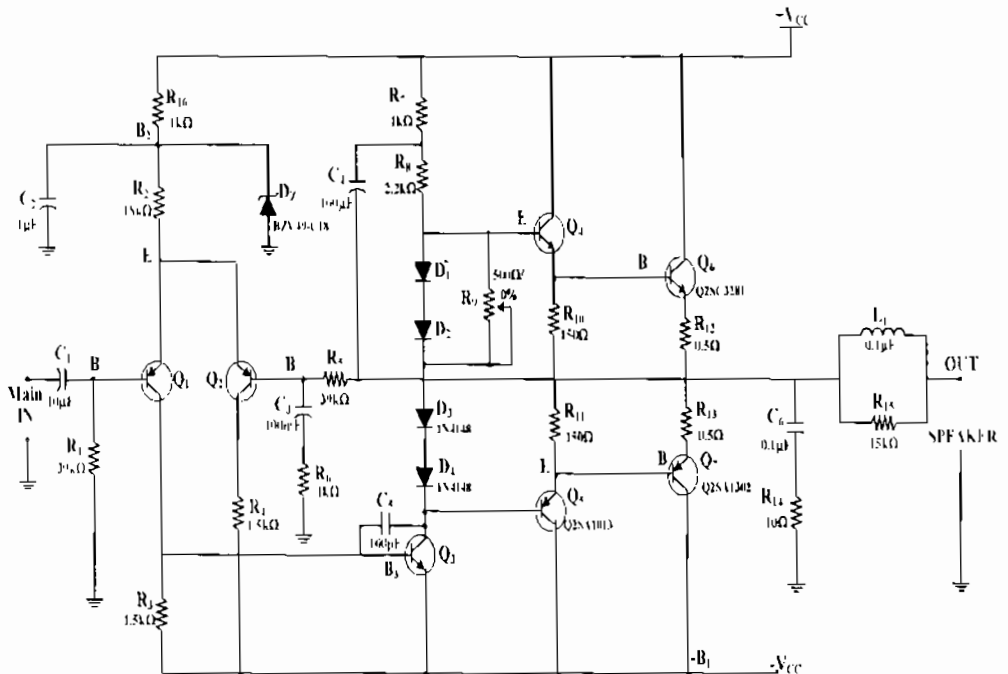
Ampli công suất lớn loại OCL thường dùng 4 transistor công suất ráp thành 2 cặp transistor Darlington bổ phụ nhau, ngõ vào của tầng công suất có mạch khuếch đại vi sai như sơ đồ hình 4.14a.

T₂-T₃ là cặp transistor NPN, T₆-T₇ là cặp transistor PNP ráp kiểu Darlington. Hai cặp transistor này ráp bổ phụ nhau.

T₄-T₅ mạch khuếch đại vi sai, T₄ nhận tín hiệu vào, T₅ nhận tín hiệu hồi tiếp từ ngõ ra tạo hồi hiệp âm điện áp ghép nối tiếp để tính độ khuếch đại điện áp của toàn mạch. T₈ là transistor ổn dòng cho mạch vi sai nhờ phân cực cho cực B bằng 3 diod D₄-D₅-D₆.

T₁ là transistor thúc có T₉ là mạch ổn dòng nên không cần có tụ tăng cường Bootstrap. Điện trở R₇ kết hợp R_{5A} hay R_{5B} để xác định độ khuếch đại điện áp toàn khối. Tụ C₁-C₅ là mạch hồi tiếp âm cho tần số cao tránh tiếng hú do dao động tự kích.

Mạch công suất hình 4.14b là mạch OCL có tầng vi sai nhưng không có transistor ổn dòng nên vẫn phải dùng tụ tăng cường Bootstrap C₄. Q₁-Q₂ là mạch khuếch đại vi sai, Q₃ là transistor thúc, Q₄-Q₆ và Q₅-Q₇ là hai cặp transistor ráp kiểu Darlington bổ phụ.

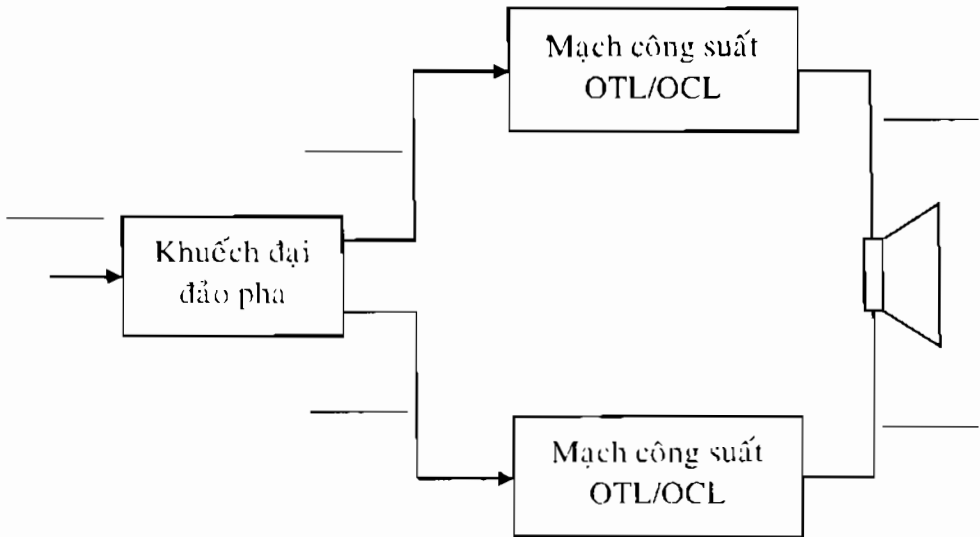


Hình 4.14b: Mạch OCL ráp Darlington tầng vi sai không ổn dòng

§4.8- MẠCH KHUẾCH ĐẠI CÔNG SUẤT KIỂU BTL

Đối với các máy khuếch âm có công suất lớn còn dùng kiểu khuếch đại công suất BTL. Mạch BTL là mạch dùng hai mạch công suất OCL hay OTL cho tín hiệu ra trên hai đầu của một loa. Tín hiệu vào sẽ qua mạch khuếch đại đảo pha để cho ra hai tín hiệu ngược pha đồng thời đưa vào hai mạch công suất OCL hay OTL.

1- Sơ đồ khối



Hình 4.15: Sơ đồ khối mạch công suất BTL

2- Nguyên tắc

BTL do viết tắt của Bridge Transistor Line Out (ngõ ra dùng cầu transistor) hay Balance Transformerless (ngõ ra không có biến áp rập đối xứng).

Hai tín hiệu ra trên hai đầu loa sẽ là hai tín hiệu cùng dạng nhưng đảo pha nhau làm tín hiệu cấp cho loa có biên độ điện áp tăng gấp đôi.

* So với mạch công suất OTL:

$$\text{OCL} \quad P_{o\max} = \frac{V_{CC}^2}{8R_L} \quad (V_{CC} \text{ là điện áp nguồn đơn})$$

$$\text{BTL} \quad P_{o\max} = \frac{(2V_{CC})^2}{8R_L} = \frac{4V_{CC}^2}{8R_L} = \frac{V_{CC}^2}{2R_L} \quad (\text{tăng gấp 4 lần})$$

* So với mạch công suất OCL:

$$\text{OCL} \quad P_{o\max} = \frac{V_{CC}^2}{2R_L} \quad (V_{CC} \text{ là điện áp nguồn đôi})$$

$$\text{BTL} \quad P_{o\max} = \frac{(2V_{CC})^2}{2R_L} = \frac{4V_{CC}^2}{2R_L} = \frac{2V_{CC}^2}{R_L} \quad (\text{tăng gấp 4 lần})$$

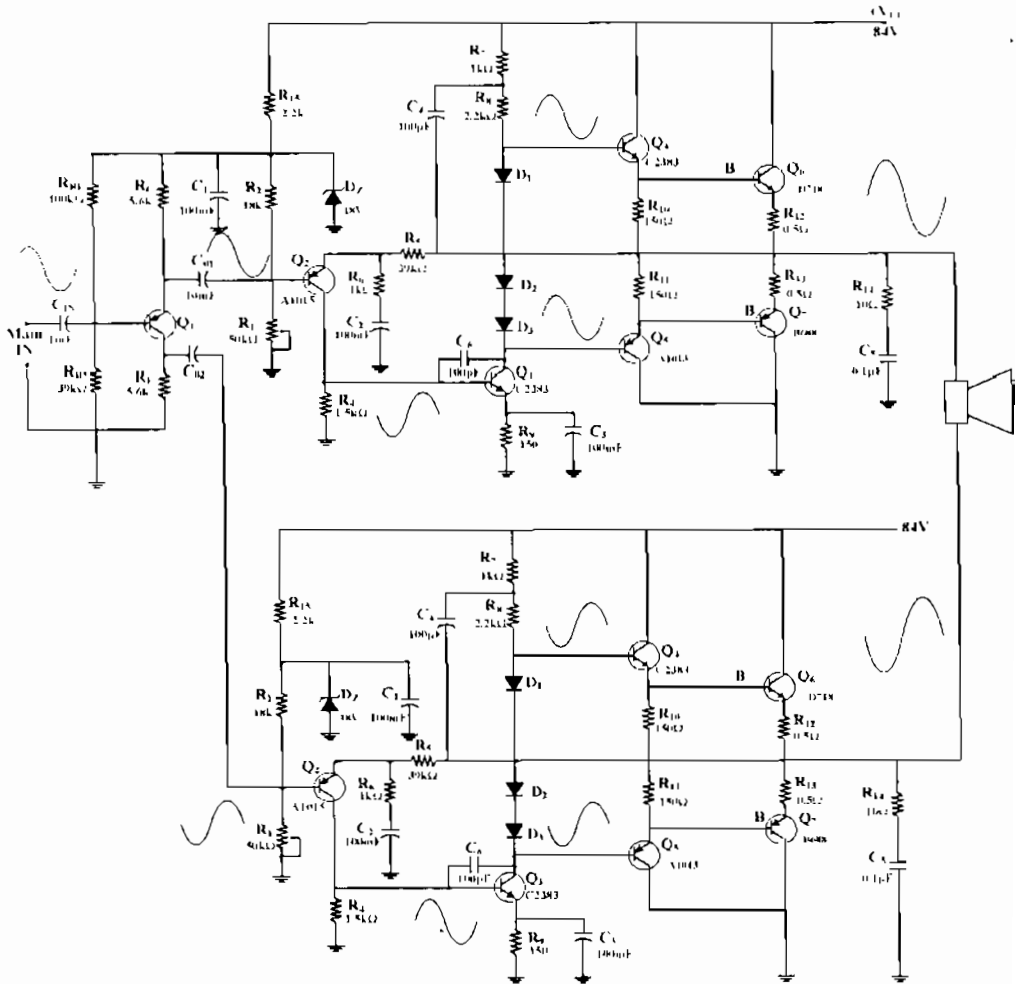
3- Sơ đồ mạch BTL dùng transistor

Mạch công suất BTL hình 4.16 gồm 2 mạch OTL giống hệt nhau cho tín hiệu ra trên hai đầu của chung một loa. Mỗi mạch OTL gồm 6 transistor từ Q_2 đến Q_7 , trong đó, Q_2 là mạch tiền khuếch đại thúc đồng thời là mạch nhận hồi tiếp âm điện áp ghép nối tiếp; Q_3 là transistor thúc, Q_4 - Q_6 và Q_5 - Q_7 là các transistor công suất Darlington ráp bổ phụ.

Q_1 là transistor khuếch đại đảo pha có độ khuếch đại điện áp là 1 lần. Tín hiệu vào cực B, ra ở cực C và E là hai tín hiệu đảo pha có biên độ bằng nhau để đưa vào hai mạch OTL. Tín hiệu ra ở hai ngõ là hai tín hiệu đảo pha để tạo điện áp xoay chiều ra trên loa tăng gấp đôi.

Biến trở $R1 = 50k\Omega$ điều chỉnh để có điện áp điểm giữa mạch OTL bằng $1/2V_{CC}$. Điện áp một chiều của hai ngõ ra đều có trị số $1/2 V_{CC}$ nên điện áp một chiều trên hai đầu loa là 0V, không cần dùng tụ điện ở ngõ ra như mạch OTL ráp riêng lẻ.

Do mạch công suất không dùng mạch vi sai, không có mạch ổn dòng nên vẫn phải dùng tụ tăng cường Bootstrap $C_4 = 100\mu F$.



Hình 4.16: Mạch BTL dùng transistor

4- Sơ đồ mạch BTL dùng IC

Chức năng các khối trong sơ đồ hình 4.16:

- Audio muting circuit: mạch làm câm tiếng.
- Ripple filter: mạch lọc dợn sóng của nguồn điện.
- Pop noise preventer: mạch ngăn tiếng nhiễu lụp bụp.
- Pin to pin short protector: bảo vệ ngắn mạch.

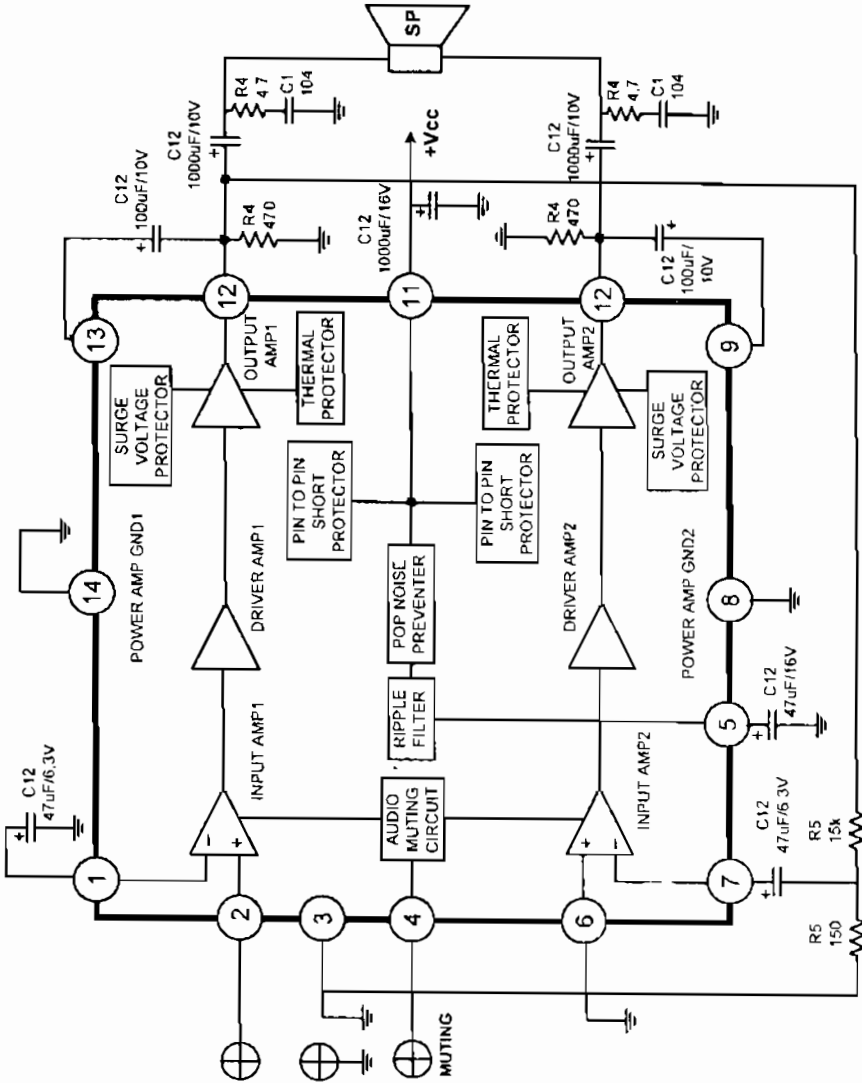
- Surge voltage protector: bảo vệ quá áp.
- Thermal protector: bảo vệ nhiệt.
- Input Ampli: mạch khuếch đại ngõ vào.
- Drive Ampli: mạch khuếch đại thúc.
- Power Ampli: mạch khuếch đại công suất.

IC trong sơ đồ là IC công suất 2 kênh, có thể ráp mạch công suất cho ampli stereo, mỗi kênh có ngõ vào và ngõ ra riêng biệt. Khi dùng riêng 2 kênh, đây là mạch công suất OTL hay OCL.

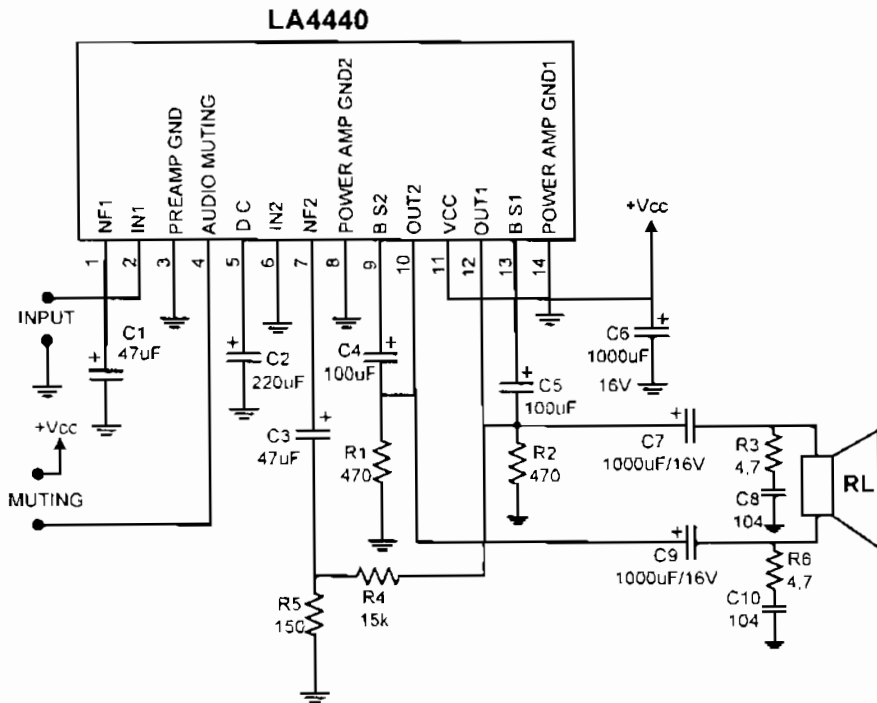
Ở đây mạch được ráp thành kiểu BTL mà không có mạch đảo pha ở ngõ vào. Tín hiệu vào ngõ không đảo Input amp 1, khi khuếch đại tín hiệu đến ngõ ra sẽ có biên độ lớn hơn khoảng 100 lần và đồng pha với tín hiệu vào.

Tín hiệu ra ở kênh 1 sẽ qua mạch hồi tiếp về ngõ vào đảo Input amp 2 với mạch phân áp 1/100 nên biên độ vào Input amp 2 cũng bằng biên độ vào Input amp 1. Do là mạch khuếch đại đảo nên tín hiệu ra của kênh 2 sẽ đảo pha với tín hiệu ra của kênh 1 và có cùng biên độ.

Hai tín hiệu đảo pha của 2 ngõ ra đưa vào 2 đầu của loa làm điện áp xoay chiều ra tăng gấp đôi và biên độ ra tăng gấp 4 lần.



Hình 4.17: Mạch khuếch đại công suất BTL dùng IC



Hình 4.18: Cách vẽ khác của mạch công suất BTL dùng IC

Các chân ra:

- Opamp1 có: IN1 (ngõ vào +), NF1 (ngõ vào -), OUT1 (ngõ ra), BS1 (ngõ tăng cường), POWER AMP GND1 (nối mass)
- Opamp2 có: IN2 (ngõ vào +), NF2 (ngõ vào -), OUT2 (ngõ ra), BS2 (ngõ tăng cường), POWER AMP GND2 (nối mass)
- PREAMP GND: nối mass của khối tiền khuếch đại
- VCC: nguồn chung, DC: nguồn áp thấp cho tiền khuếch đại, AUDIO MUTING: ngõ điều khiển âm.

§4.9- MẠCH KHUẾCH ĐẠI CÔNG SUẤT DÙNG MOSFET

Hiện nay nhiều ampli công suất lớn hay ampli Karaoke có tầng khuếch đại công suất dùng Mosfet vì Mosfet có các ưu điểm:

- ngõ vào chỉ cần điện áp của tín hiệu chứ không cần dòng điện nên ít nhiễu sẽ cho ra âm thanh trong trẻo hơn
- đáp ứng tốt với tín hiệu tần số cao nên âm bổng có biên độ ra mạnh và sắc nét
- mức phân cực V_{GS} ở ngõ vào lớn (vài volt) nên tín hiệu ra không bị méo phi tuyến khi tín hiệu vào lớn.

1- Mạch công suất dùng hai Mosfet cùng kênh N: (hình 4.19)

- Tầng khuếch đại vi sai Q_1, Q_2 có Q_3 là mạch ổn dòng. Tín hiệu vào Q_1 , tín hiệu hồi tiếp về Q_2 . Tín hiệu ra của Q_1 và Q_2 đưa trực tiếp vào hai transistor thúc Q_7 và Q_8 .

- Tầng khuếch đại thúc Q_7, Q_8 có Q_6 là mạch ổn dòng kết hợp với Q_4 và Q_5 để ổn định nhiệt cho mạch.

- Tín hiệu ra sau Q_1, Q_2 là hai tín hiệu đảo pha nên tín hiệu ra sau Q_7, Q_8 cũng là hai tín hiệu đảo pha. Hai tín hiệu ra sau Q_7, Q_8 sẽ điều khiển hai transistor công suất Mosfet chạy luân phiên theo nguyên lý mạch công suất bổ phụ.

- Q_9, Q_{10} là hai transistor Mosfet kênh N, nhờ hai tín hiệu của hai transistor thúc cho ra là hai tín hiệu đảo pha nên không cần dùng hai transistor khác loại theo nguyên lý bổ phụ.

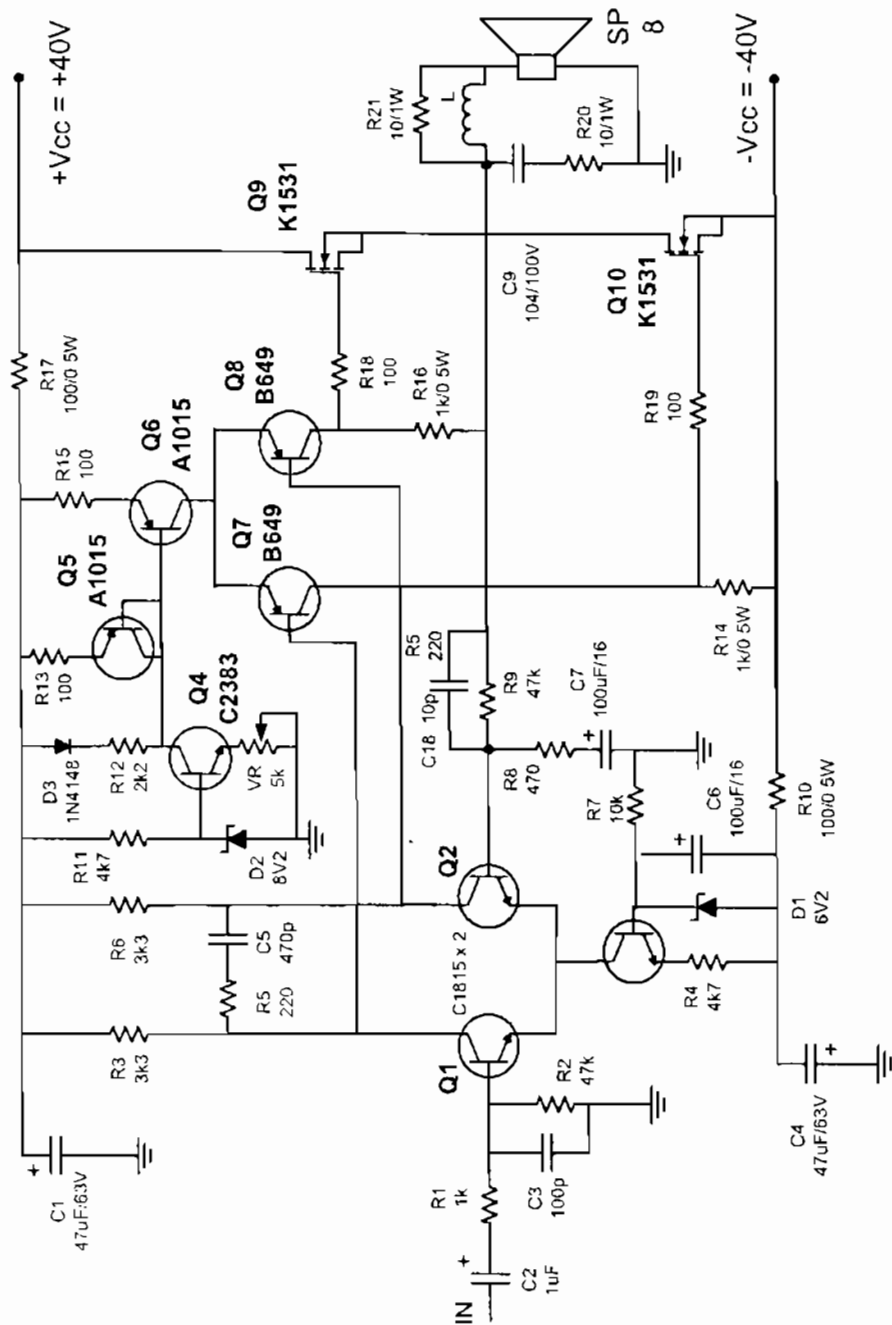
2- Mạch công suất dùng Mosfet kênh N và kênh P: (hình 4.20)

- Tầng khuếch đại vi sai Q_1, Q_2 có Q_3 là mạch ổn dòng. Tín hiệu vào Q_1 , khuếch đại đưa vào transistor thúc Q_4 . Transistor Q_2 chỉ làm nhiệm vụ nhận tín hiệu hồi tiếp để xác định độ khuếch đại.

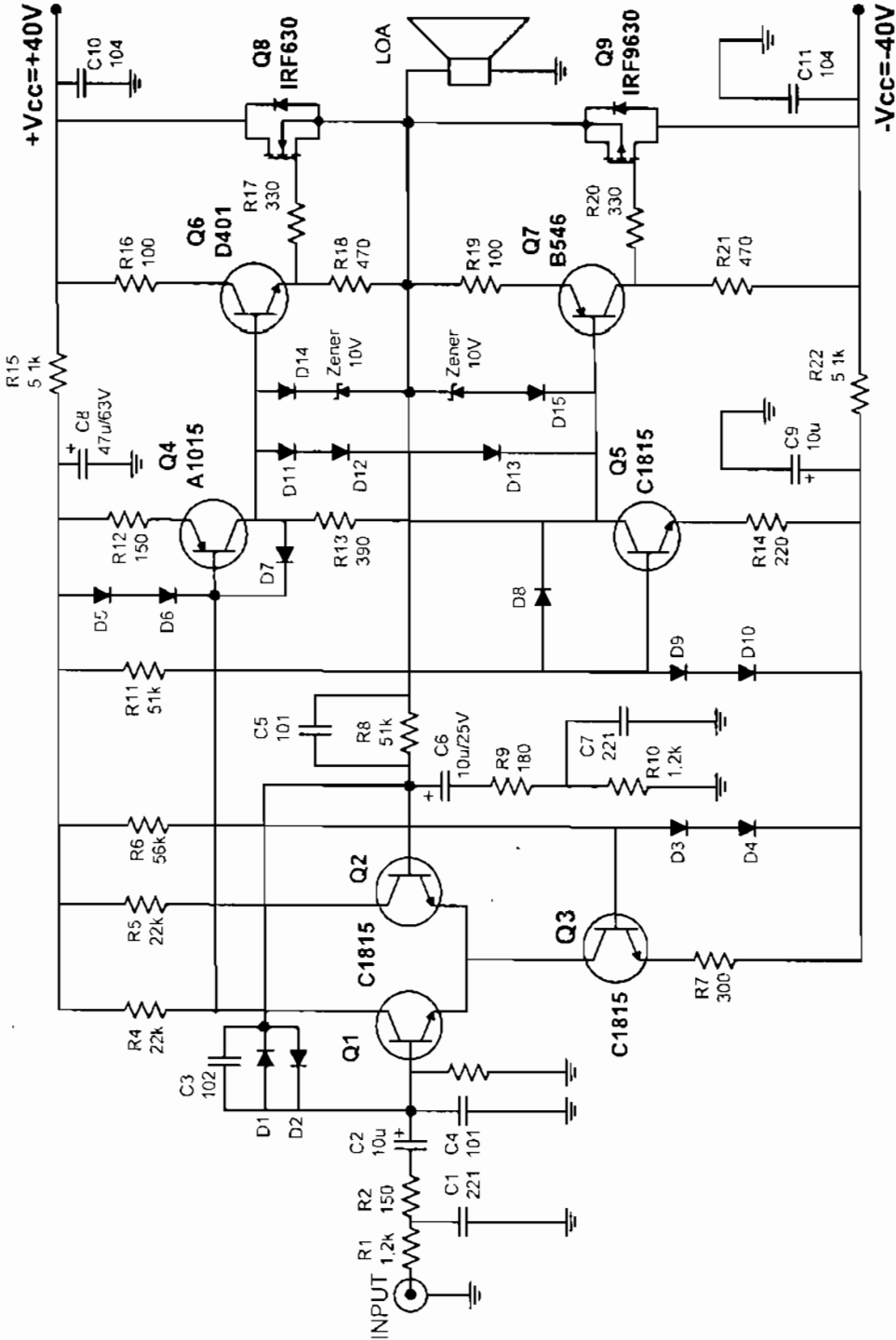
- Tầng khuếch đại thúc Q_4 có Q_5 là mạch ổn dòng nên không cần tụ tăng cường.

- Tầng công suất bổ phụ dùng hai transistor lưỡng nối Q_6, Q_7 để luân phiên khuếch đại theo nguyên lý bổ phụ.

- Tầng công suất ráp kiểu Darlington: Q_6 (NPN) kết hợp Q_8 (Mosfet kênh N) và Q_7 (PNP) kết hợp Q_9 (Mosfet kênh P) là mạch công suất ráp kiểu Darlington để có công suất ra loa thật lớn.



Hình 4.19: Mạch khuếch đại công suất OCL dùng MOSFET kiểu I



Hình 4.20: Mạch khuếch đại công suất OCL dùng MOSFET kiểu 2

Chương 5

MẠCH BẢO VỆ TRANSISTOR CÔNG SUẤT VÀ BẢO VỆ LOA

§5.1- ĐẠI CƯƠNG

Hiện nay, các loại máy khuếch âm ngày được thiết kế có công suất càng lớn. Điều này có nghĩa công suất của các transistor và loa cũng phải lớn theo.

Để tận dụng công suất tiêu tán của transistor công suất, khối khuếch đại công suất thường dùng nguồn điện áp cao, gần với điện áp BV_{CEO} của transistor. Như vậy, khi transistor hoạt động với tín hiệu âm tần gần mức cực đại theo thiết kế thì transistor công suất tiêu tán trên transistor cũng rất lớn. Nếu môi trường có nhiệt độ cao, điện áp nguồn tăng cao (nguồn cho khối công suất không được ổn áp) thì transistor sẽ dễ bị cháy do quá tải.

Mạch khuếch đại công suất đa số là mạch OTL, OCL hay BTL nên khi tăng công suất bị quá tải thường sẽ hư nhiều transistor cùng lúc. Để tránh hư các transistor công suất trong Ampli người ta phải sử dụng mạch bảo vệ bằng nhiều cách khác nhau.

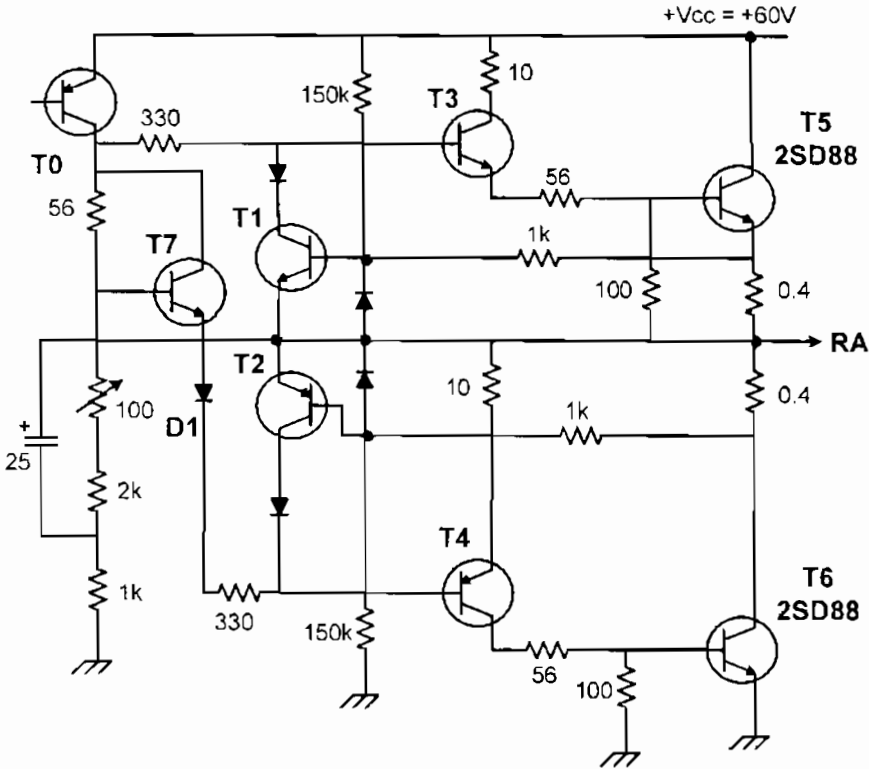
Đối với loa, khi tắt mở điện thì thường có tiếng kêu lớn “bụp” phát ra loa. Tiếng kêu này có thể làm hư loa hay gây khó chịu cho người nghe. Ngoài ra, các loại Ampli OCL không dùng tụ ngõ ra, nếu điện áp ngõ ra bị sai (khác 0V) thì dòng một chiều sẽ đi ngang loa và nếu trị số dòng điện đủ lớn thì cũng có thể làm hư loa.

Để tránh hư loa do các nguyên nhân trên trong Ampli công suất lớn còn thiết kế mạch bảo vệ loa.

§5.2- MẠCH BẢO VỆ TRANSISTOR CÔNG SUẤT

1- Mạch bảo vệ dùng transistor

a) Sơ đồ:



Hình 5.1: Mạch bảo vệ dùng 2 transistor

b) Nguyên lý:

Trong sơ đồ, transistor T₃-T₅ là 2 transistor NPN-NPN ráp kiểu Darlington, transistor T₄-T₆ là 2 transistor PNP-NPN ráp kiểu Darlington. Hai cặp transistor này ráp bổ phụ nhau theo nguyên tắc mạch công suất OTL.

Transistor T₁-T₂ làm nhiệm vụ bảo vệ hai transistor công suất lớn T₅-T₆. T₁-T₂ được phân cực ở cực B bằng điện áp V_{E5} và V_{E6}. Khi dòng điện I_{E5} hay I_{E6} tăng quá trị số giới hạn thì V_{E5} hay V_{E6} tăng cao sẽ làm T₁-T₂ bị phân cực bão hòa và V_{CE1} = V_{CE2} = V_{BEsat} = 0,2V. Lúc đó, T₃-T₄ bị mất phân cực sẽ ngưng dẫn đưa đến T₅-T₆ ngưng dẫn, transistor công suất được bảo vệ kịp thời.

Transistor T_0 làm nhiệm vụ transistor thúc (Driver) điều khiển hai transistor T_3 - T_4 . Điện trở 56Ω , T_7 và diod D_1 tạo phân cực cho các transistor công suất làm việc ở hạng AB. T_7 ráp nối tất chân B và C có tác dụng ổn định nhiệt cho mạch. Biến trở 100Ω dùng để chỉnh phân cực thật đúng tránh biến dạng xuyên trục. Tụ $25\mu F$ là tụ Bootstrap có tác dụng tăng cường biên độ tín hiệu ra.

Thí dụ: I_{E5} hay I_{E6} tăng lên 2,5A, lúc đó điện áp của cực E_5 :

$$V_{E5} = I_{E5} \cdot R_{E5} = 2,5 \cdot 0,4 = 1V$$

Điện áp này đủ phân cực cho T_1 dẫn bão hòa.

2- Mạch bảo vệ dùng SCR

a) Sơ đồ: hình 5.2

b) Nguyên lý:

Trong sơ đồ, transistor T_1 - T_3 là 2 transistor NPN-NPN ráp kiểu Darlington, transistor T_2 - T_4 là 2 transistor PNP-NPN ráp kiểu Darlington. Hai cặp transistor này ráp bổ phụ nhau theo nguyên tắc mạch công suất OTL.

T_5 - T_6 là 2 transistor NPN-NPN ráp kiểu Darlington đổi nguồn +75V ra nguồn +73V. T_3 - T_4 dùng nguồn +75V, T_1 - T_2 dùng nguồn +73V. Bình thường có đủ 2 nguồn nên đèn L1 và L2 đều sáng báo máy có nguồn (power) và đang hoạt động tốt (safety: an toàn). Lúc đó, T_5 có điện áp phân cực cực B khoảng $V_{B5} = 74,4V$.

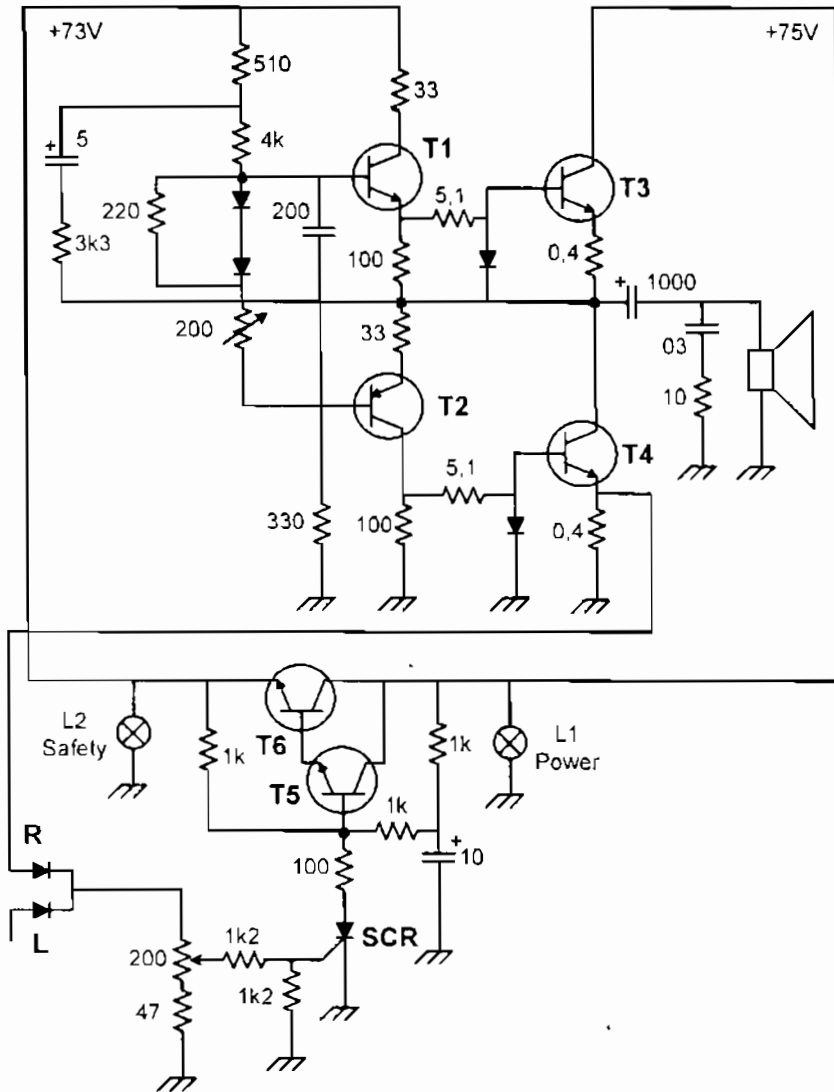
Khi dòng điện I_{E4} tăng quá trị số giới hạn sẽ làm V_{E4} tăng cao, qua diod, biến trở 200Ω , cầu phân áp $1,2k\Omega$ sẽ đủ điện áp kích cho cực G của SCR làm SCR dẫn điện. Lúc đó, dòng điện I_A của SCR qua 2 điện trở $1k\Omega$, điện trở 100Ω sẽ làm sụt áp và V_{B5} giảm nhỏ, T_5 mất phân cực, T_5 và T_6 ngưng dẫn, mất nguồn +73V.

Khi mất nguồn +73V, T_1 - T_2 ngưng dẫn làm T_3 - T_4 cũng ngưng dẫn, hai transistor công suất được bảo vệ kịp thời. Đèn L2 tắt để báo hiệu sự cố, đèn L1 vẫn sáng báo máy vẫn còn nguồn.

Do SCR có tính duy trì trạng thái dẫn điện sau khi được kích nên muốn mạch hoạt động lại phải tắt nguồn để xóa trạng thái dẫn

của SCR rồi mở lại. Nếu mở điện lại máy vẫn báo sự cố thì phải kiểm tra sửa chữa.

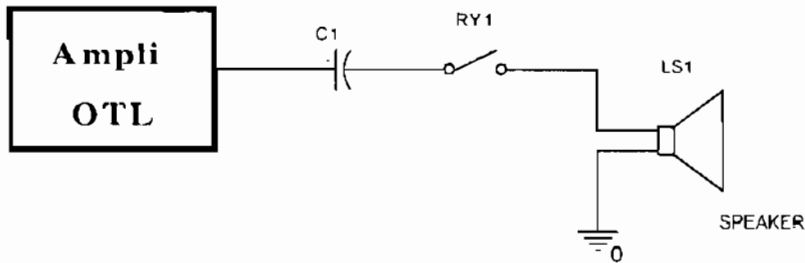
Trong sơ đồ không vẽ transistor thúc. Biến trở 200Ω sau diod dùng để điều chỉnh độ nhạy của mạch bảo vệ. Hai diod để nhận điện áp V_{E1} của hai kênh phải R và trái L trong ampli stereo.



Hình 5.2: Mạch bảo vệ dùng SCR

§5.3- MẠCH BẢO VỆ LOA

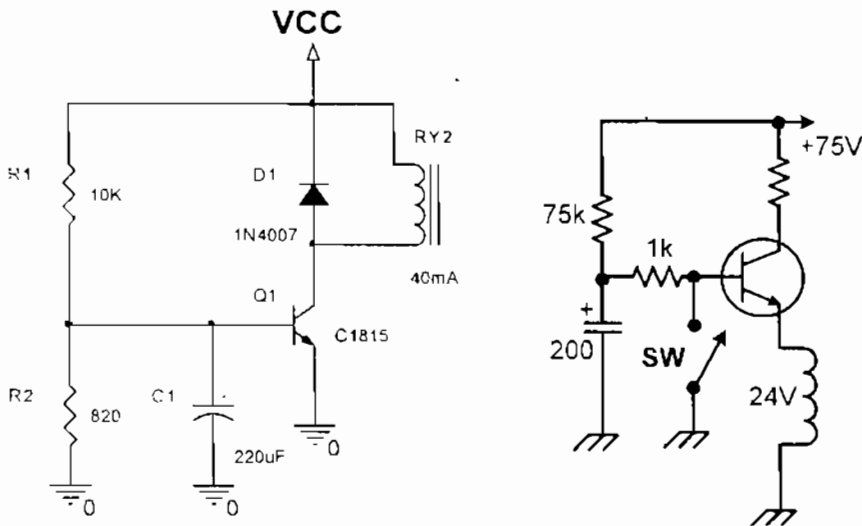
1- Nối loa qua tiếp điểm của rơ-le



Hình 5.3: Ngõ ra loa có tiếp điểm

Các ampli công suất lớn, loa không nối trực tiếp vào mạch công suất mà nối thông qua tiếp điểm RY1 của rơ-le được đóng sau một thời gian trễ ngắn. Khi mở điện, xung điện tức thời của mạch sẽ không qua loa, sau thời gian trễ, tiếp điểm đóng lại và không nghe tiếng “bụp” trên loa. Mạch điều khiển đóng tiếp điểm trễ có sơ đồ hình 5.4.

2- Bảo vệ loa khi tắt mở máy



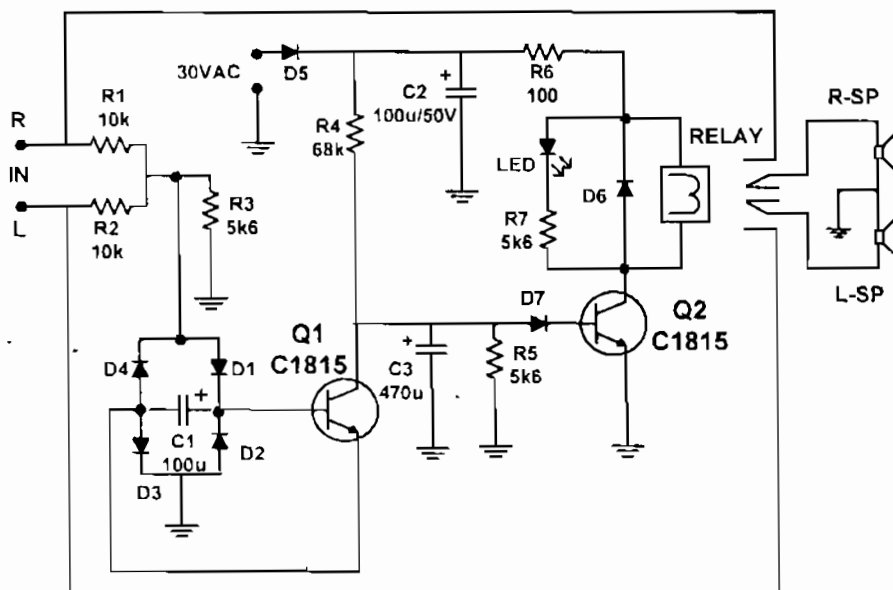
Hình 5.4: Dùng rơ-le đóng ngắt loa

Trong hình 5.4a, khi mở điện tụ $220\mu\text{F}$ nạp điện qua $R1$, sau thời gian trễ khoảng 1giây đến 2 giây sẽ đủ điện áp để phân cực cho transistor dẫn bão hòa, rơ-le có điện sẽ đóng tiếp điểm để nối loa vào máy.

Trong hình 5.4b, công-tắc SW chung trục với công-tắc mở điện. Khi mở điện tụ C nạp làm transistor dẫn trễ, rơ-le đóng tiếp điểm trễ, khi ngắt điện tụ C cực B bị nối nhanh xuống mass nên transistor ngắt tức thời và loa được ngắt nhanh ra khỏi mạch tránh tiếng “bụp” ra loa.

3- Bảo vệ loa cho Ampli OCL dùng cầu diod

a) Sơ đồ:



Hình 5.5: Bảo vệ loa dùng cầu diod

b) Nguyên lý:

Ampli OCL có điện áp ngõ ra $V_o = 0V$ do dùng 2 nguồn đối xứng $\pm V_{cc}$. Tuy nhiên, khi mạch công suất bị hư, hai transistor mất cân bằng điện áp ngõ ra có thể khác $0V$, có thể dương hoặc âm.

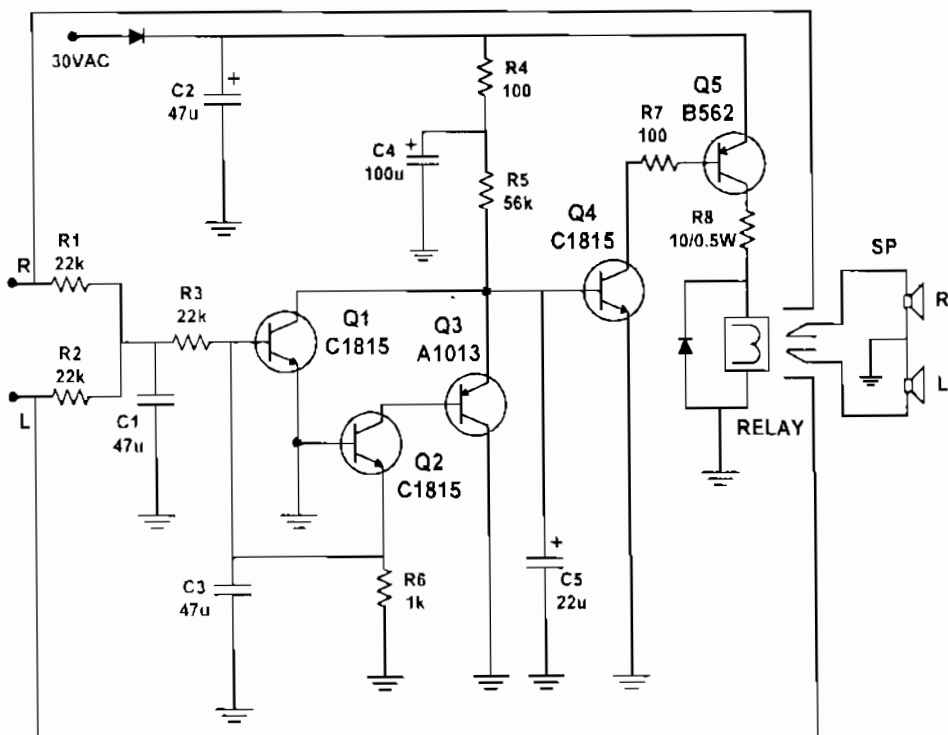
Nếu mức điện áp ra này sai với trị số đủ lớn sẽ làm hư loa. Mạch điện hình 5.5 là mạch bảo vệ loa khi điện áp ra của một trong hai kênh phải R và kênh trái L bị sai.

Khi có điện áp ngõ ra của 1 trong 2 kênh bị sai, cầu diod là mạch nắn điện toàn kỳ sẽ nắn điện cho cả 2 trường hợp âm hoặc dương. Điện áp sau nắn điện được nạp vào tụ $C_1 = 100\mu\text{F}$ phân cực cho cực B₁ làm Q₁ dẫn, lúc đó Q₂ bị mất phân cực nên ngưng dẫn, rơ-le mất điện sẽ ngắt loa ra khỏi ampli và loa đã được bảo vệ.

Nguồn 30VAC lấy từ cuộn thứ cấp phụ của biến áp nguồn để cấp cho rơ-le loại 24VDC. Led sáng là mạch đang tốt, Led tắt là mạch có sự cố. Tụ C3 trong mạch có tác dụng tạo thời gian trễ khi mở điện để tránh tiếng “bụp” ra loa.

4- Bảo vệ loa cho Ampli OCL dùng transistor NPN và PNP

a) Sơ đồ:



Hình 5.6: Bảo vệ loa dùng transistor NPN và PNP

b) Nguyên lý:

Trong sơ đồ hình 5.6, transistor Q_1 , Q_2 (NPN) và Q_3 (PNP) phối hợp để phát hiện điện áp ra của 2 kênh R và L khi bị sai (khác 0V). Q_4 và Q_5 ráp kiểu Darlington điều khiển rơ-le đóng ngắt loa.

Bình thường điện áp ra của 2 kênh R và L bằng 0V nên Q_1 , Q_2 và Q_3 ngưng dẫn, Q_4 và Q_5 dẫn điện điều khiển rơ-le nối loa vào ampli. Tụ $C_5 = 20\mu\text{F}$ làm nhiệm vụ tạo thời gian trễ tránh tiếng kêu ra loa.

Khi điện áp ra của 2 kênh R và L khác 0V; nếu có điện áp dương thì Q_1 được phân cực dẫn điện và làm sụt áp V_{B4} , Q_4 ngưng dẫn, Q_5 ngưng dẫn làm rơ-le mất điện ngắt loa ra khỏi máy; nếu có điện áp âm thì Q_2 được phân cực ráp Darlington với Q_3 dẫn điện và làm sụt áp V_{B4} , Q_4 ngưng dẫn, Q_5 ngưng dẫn cũng làm rơ-le mất điện ngắt loa ra khỏi máy.

Tụ $C_1 = C_2 = 47\mu\text{F}$ là tụ không phân cực (non polar) để có thể làm việc khi có điện áp hoặc dương. Bình thường chỉ có tín hiệu xoay chiều ra loa, tín hiệu này sẽ bị hai tụ $C_1 - C_2$ nối tắt xuống mass.

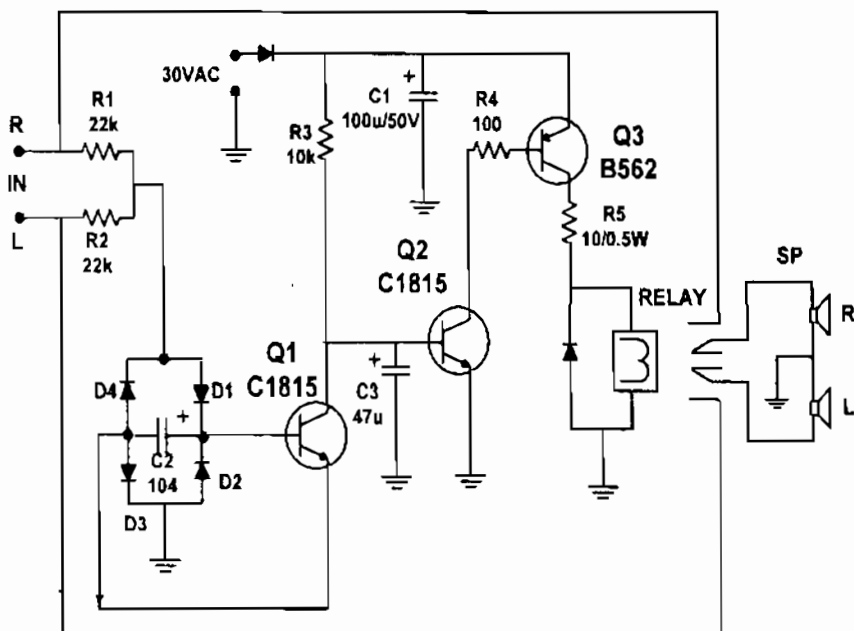
5- Bảo vệ loa cho Ampli OCL dạng khác

a) Sơ đồ 1: hình 5.7a

b) Nguyên lý:

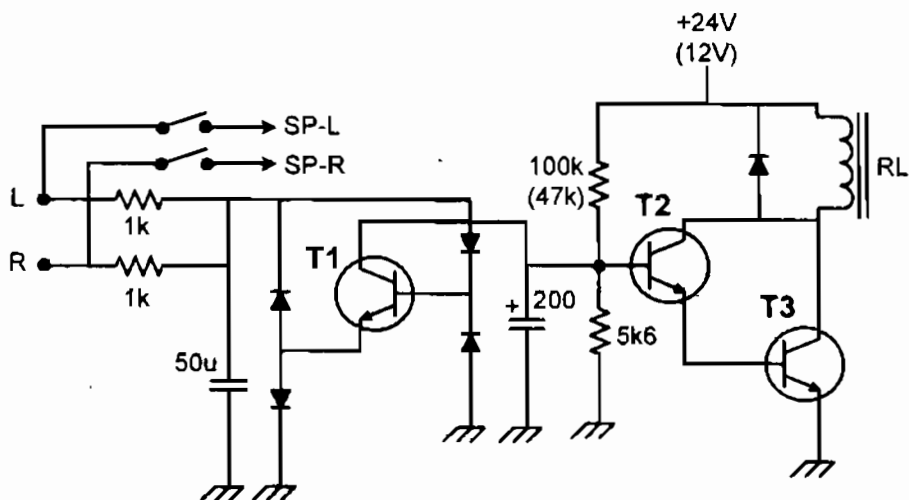
Bình thường Q_1 ngưng, Q_2 và Q_3 dẫn, rơ-le có điện để nối loa vào ampli. Tụ C_3 có tác dụng tạo thời gian trễ khi mở điện.

Khi ngõ ra kênh R hay kênh L có điện áp khác 0V, cầu diod có tác dụng như mạch nắn điện toàn kỳ cấp điện áp phân cực cho Q_1 làm Q_1 dẫn, dòng I_{C1} qua điện trở R_3 tạo sụt áp, Q_2 và Q_3 mất phân cực nên ngưng dẫn, rơ-le mất điện ngắt loa ra khỏi ampli, loa được bảo vệ kịp thời.



Hình 5.7a: Bảo vệ loa dạng khác

c) Sơ đồ 2: hình 5.7b



Hình 5.7b: Bảo vệ loa dạng khác

d) Nguyên lý: tương tự mạch hình 5.7a.

CHƯƠNG 6

CÁC MẠCH BỔ TRỢ TRONG AMPLI

§6.1- ĐẠI CƯƠNG

Tùy theo yêu cầu của người nghe, chất lượng cao thấp của ampli mà thiết kế thêm các mạch bổ trợ để tạo sự đa dạng, sống động của âm thanh.

Các mạch bổ trợ thường thấy trong ampli là:

- Mạch Echo (mạch tiếng vang)
- Ampli Stereo (ampli âm thanh nổi)
- Mạch Super Bass (mạch siêu trầm)
- Âm thanh xoay vòng (Surround sound)

§6.2- MẠCH ECHO (Mạch tiếng vang)

1- Đại cương

Mỗi âm thanh do tiếng hát ca sĩ, tiếng nói phát thanh viên, tiếng kêu của muôn loài hay tiếng động của đồ vật đều có sắc thái riêng biệt nhờ các họa âm (hài). Để cho âm thanh được đa dạng, sinh động, nhiều màu sắc trong lĩnh vực âm nhạc, người ta dùng kỹ thuật điện tử để tạo ra thêm nhiều hiệu ứng âm thanh nghe rất hay và hấp dẫn.

Trước đây, các mạch dùng tạo hiệu ứng âm thanh trong âm nhạc là các mạch: Tremelo, Vibrator, Echo và Reverb.

Mạch Tremelo tạo tiếng ngân thay đổi bằng cách điều chế tần số âm thanh với biên độ ổn định (âm điệu thay đổi nhưng cường độ âm thanh không đổi).

Mạch Vibrator tạo âm rung bằng cách điều chế biên độ âm thanh với tần số không đổi (âm điệu không đổi nhưng cường độ âm thanh thay đổi).

Mạch Echo tạo tiếng vang bằng cách dùng mạch tạo trễ giữa tín hiệu nguyên thủy và tín hiệu phụ.

Mạch Reverb làm âm thanh thay đổi bằng cách hồi tiếp âm từ ngõ ra trở về ngõ vào. Mạch Reverb thường tổng hợp các mạch trên để tăng thêm hiệu ứng âm thanh vang dội.

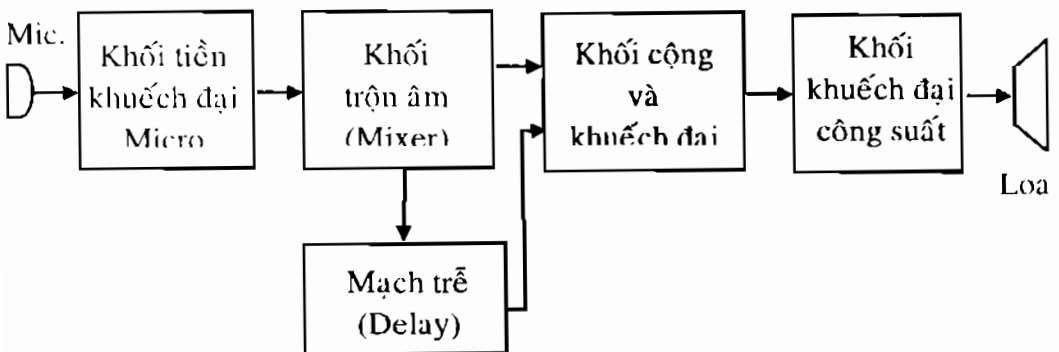
Hiện nay, các ampli karaoke thường được thiết kế thêm mạch Echo trên đường truyền tín hiệu tiếng hát từ micro đến loa để tăng thêm màu sắc âm thanh, giúp người hát cảm thấy sinh động và hứng thú hơn. Các loại mạch khác hiện nay ít được sử dụng nên không đề cập trong chương này.

“Echo” nghĩa là “vang”. Muốn cho âm thanh nguyên thủy có độ vang thì các âm phụ kế tiếp phải trễ hơn khoảng từ vài ms đến 50ms. Nếu thời gian trễ lớn hơn 50ms đến vài trăm ms sẽ tạo thành tiếng dội như la to trong vách núi hay trong thung lũng.

2- Nguyên tắc

Để tạo hiệu ứng Echo (tiếng vang), tạo thêm tín hiệu phụ:

- Đường tín hiệu nguyên thủy đưa từ ngõ vào qua các mạch khuếch đại rồi đến loa
- Đường tín hiệu phụ cho qua mạch làm trễ (delay) rồi trở lại các mạch khuếch đại và ra loa.



Hình 6.1: Nguyên tắc tạo Echo

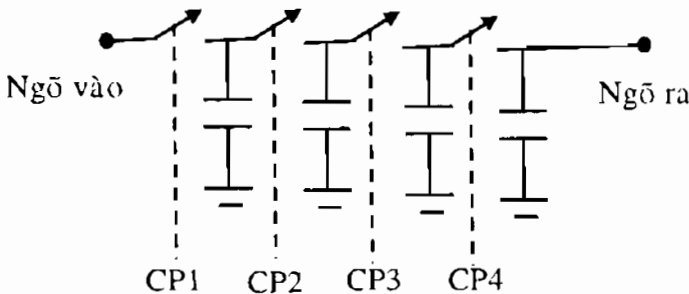
3- Mạch tạo trễ (Delay)

Trước đây, tạo tín hiệu trễ bằng cách truyền qua lò xo kim loại. Thời gian trễ tạo được ngắn khoảng vài chục ms.

Cách thứ 2 tạo trễ là phương pháp CCD dịch chuyển điện tích bằng tụ điện (Charge Coupled Device) theo kiểu chuyển thùng nước. Theo cách này, tín hiệu được nạp vào tụ thứ nhất, sau đó đem nạp lại vào tụ thứ hai rồi tụ thứ ba ... để tạo thời gian trễ.

Cách thứ ba ra đời sau dùng MOSFET – TỤ (BBD: Bucket Brigade Device). Phương pháp này cũng theo kiểu chuyển thùng nước nhưng thay cho các tụ điện nạp điện tích chuyển dần bằng công-tắc điện tử MOSFET kết hợp với tụ điện để tạo thời gian trễ. Xung nhịp CP (clock pulse) sẽ điều khiển lần lượt đóng các MOSFET để tạo trễ. Các tụ điện trong mạch tương đương chính là các tụ ký sinh C_{GS} của MOSFET.

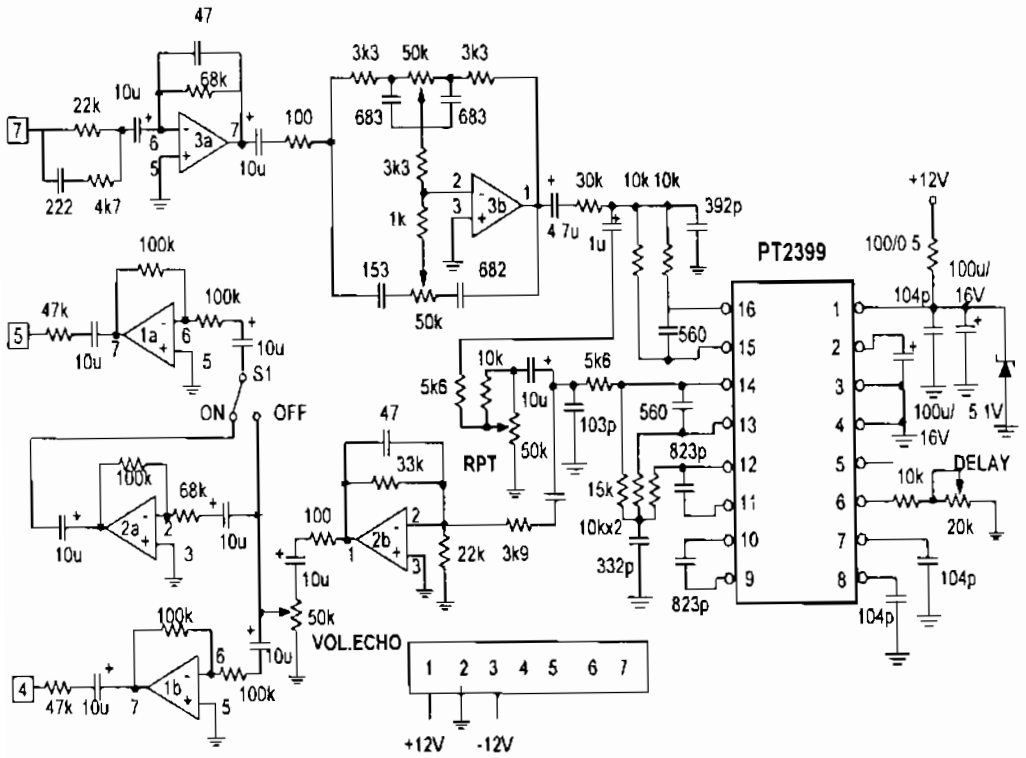
Cách này có ưu điểm hơn vì độ dịch chuyển chính xác, điều chỉnh được thời gian trễ bằng xung nhịp bên ngoài, tỉ số S/N lớn nên ít nhiễu.



Hình 6.2: Mạch tương đương BBD

Hiện nay, với sự phát triển của kỹ thuật số, các mạch tạo tín hiệu trễ để tạo hiệu ứng Echo đã được chế tạo rất đơn giản và tiện lợi cho người sử dụng và được tích hợp thành các IC chuyên dùng.

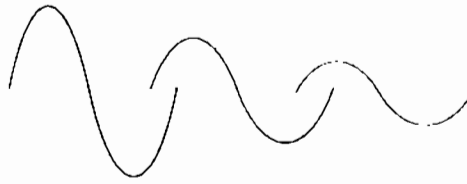
4- Mạch Echo trong ampli karaoke



Hình 6.3: Mạch tạo Echo trong ampli karaoke

Trong sơ đồ hình 6.3, IC PT2399 là IC chuyên dùng tạo hiệu ứng Echo. Biến trở Delay 20kΩ dùng để thay đổi thời gian trễ giữa tín hiệu nguyên thủy và tín hiệu phụ. Biến trở RPT (Repeat: lặp lại) 50kΩ dùng để chỉnh mức biên độ giảm dần của tín hiệu phụ, cũng có nghĩa là chỉnh số lần tín hiệu phụ được lặp lại. Nếu mức biên độ tín hiệu phụ bị giảm nhanh thì số lần lặp lại sẽ ít, ngược lại nếu tín hiệu phụ bị giảm ít thì số lần lặp lại sẽ nhiều hơn.

Hình 6.4 minh họa cho hiệu ứng Echo khi điều chỉnh Delay và Repeat.



Hình 6.4a: Biên độ giảm nhiều, thời gian trễ ngắn



Hình 6.4b: Biên độ giảm nhiều, thời gian trễ dài



Hình 6.4c: Biên độ giảm ít, thời gian trễ ngắn



Hình 6.4b: Biên độ giảm ít, thời gian trễ dài

Biến trở Vol.Echo $50k\Omega$ dùng để chọn hiệu ứng Echo lớn hay nhỏ trước khi đưa vào khối Master.

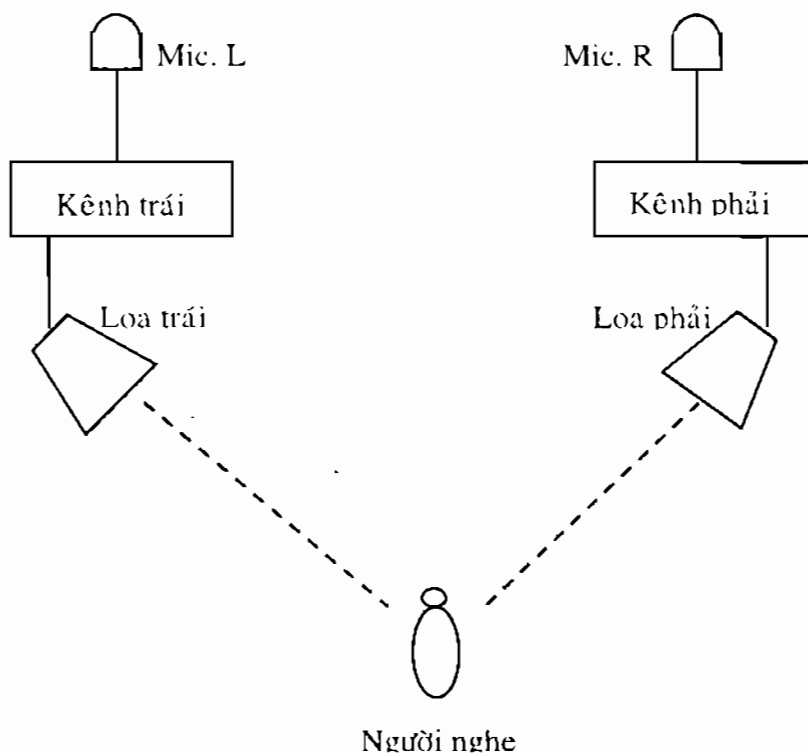
Opamp 3a là mạch tiền khuếch đại, Opamp 3b kết hợp hai biến trở $50k\Omega$ là mạch chọn âm sắc (Bass-Treble) tích cực.

Opamp 2a là mạch khuếch đại đảo để tạo tín hiệu stereo giả. Nếu công-tắc S1 ở vị trí Off thì Opamp 2a không được dùng, tín

hiệu đưa ra 2 kênh R và L giống hệt nhau. Nếu công-tắc S1 ở vị trí On thì tín hiệu ra sau Opamp 1a và 1b đảo pha nhau để 2 tín hiệu ra 2 kênh R và L khác nhau tạo hiệu ứng stereo. Tín hiệu ra của khối này chỉ là tín hiệu vào từ Micro sẽ qua khối Mixer để trộn với tín hiệu nhạc được đưa vào ngõ Music.

§6.3- AMPLI STEREO (Âm thanh nổi)

Ampli có sơ đồ khối hình 1.1 được gọi là ampli mono (đơn âm). Để tạo hiệu ứng âm thanh nổi (hai chiều) người ta thiết kế ampli stereo.



Hình 6.4: Bố trí âm thanh stereo trong khán phòng

Thực chất ampli stereo là hai ampli mono ráp chung trong cùng một vỏ máy. Tín hiệu đưa vào hai ngõ của hai ampli là tín

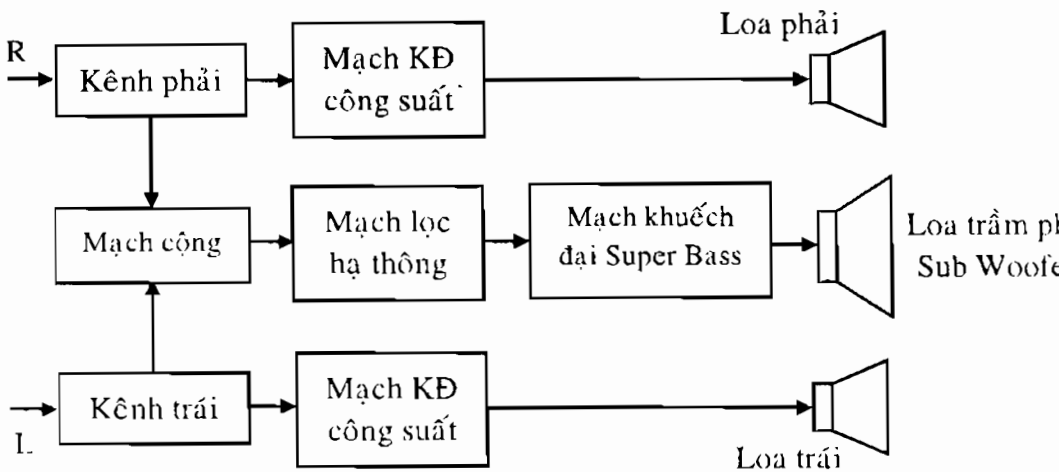
hiệu lấy từ hai micro đặt ở hai vị trí phải (R: Right) và trái (L: Left). Hai loa R và L sẽ được đặt ở hai bên sẽ giúp cho người nghe cảm nhận được âm thanh phát ra từ vị trí nào trên sân khấu.

Thường dàn nhạc bố trí trống (tạo âm trầm, tiếng bass) bên trái sân khấu, kèn (tạo âm bổng, tiếng treble) bên phải sân khấu. Như vậy, loa trái sẽ cho ra tiếng trống lớn hơn, tiếng kèn nhỏ hơn và ngược lại trên loa phải.

§6.4- MẠCH SUPER BASS (Siêu trầm)

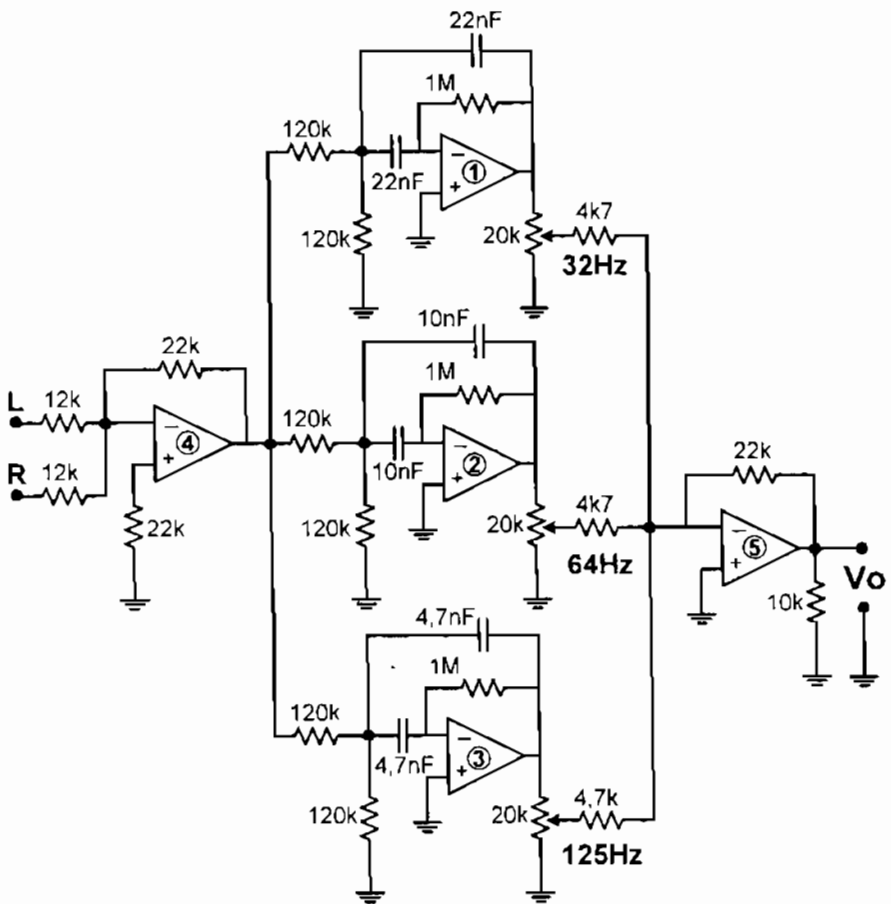
Trong Ampli, các tầng khuếch đại thường ghép bằng tụ điện liên lạc. Với cách ghép này sẽ có ưu điểm là tính toán phân cực cho các tầng độc lập nhau. Tuy nhiên, khi có càng nhiều tụ điện trên đường truyền tín hiệu, âm thanh trầm có tần số càng thấp thì càng bị giảm biên độ ($X_C = \frac{1}{2\pi fC}$ tỉ lệ nghịch với tần số f).

Để tái tạo âm thanh trung thực, đặc biệt là âm trầm (từ 20Hz đến 150Hz), nhiều Ampli thiết kế thêm mạch Super Bass. Tín hiệu của mạch Super Bass sẽ được đưa ra loa trầm phụ (Sub Woofer).



Hình 6.5: Sơ đồ khối mạch Super Bass

Mạch lọc hạ thông trong sơ đồ thực chất là mạch lọc dải thông từ 20Hz đến 150Hz. Để đảm bảo biên độ của dải tần này đều từ đầu đến cuối dải, có thể dùng ba mạch lọc dải thông hẹp ở ba tần số trung tâm là 32Hz, 64Hz và 125Hz như trong sơ đồ hình 6.6. Tín hiệu ra sau opamp 5 sẽ được đưa vào mạch khuếch đại công suất rồi cho ra loa Sub Woofer.



Hình 6.6: Mạch super Bass

Loa Sub Woofer thường đặt ở giữa (vì có âm thanh trầm của cả hai kênh phải và trái) và phía dưới thấp để tạo âm thanh trầm mạnh nhưng không gây khó chịu cho người nghe. Loa Sub Woofer

là loa có công suất lớn và tổng trở loa nhỏ 4Ω ; khi có các âm thanh trầm của tiếng trống, tiếng đàn bass, tiếng nổ, tiếng rung động sẽ cho ra âm thanh hoàn hảo và sống động như thật.

Với hệ thống âm thanh như trên gọi là hệ thống âm thanh 2.1, nghĩa là có 2 loa phải (R) – trái (L) ở hai bên và thêm 1 loa trầm phụ (Sub Woofer) ở giữa.

§6.5- ÂM THANH XOAY VÒNG (SURROUND SOUND)

Từ những năm đầu thập kỷ 80, người ta bắt đầu nghiên cứu kỹ thuật âm thanh xoay vòng. Kỹ thuật âm thanh xoay vòng ngày nay đã đạt nhiều thành tựu đáng ghi nhận và làm nâng chất lượng âm thanh của thiết bị điện tử lên mức cao hơn hẳn so với trước đây.

Hệ thống âm thanh Surround đã được sử dụng trong hệ thống truyền hình màu độ phân giải cao HDTV và trong kỹ thuật điện ảnh, đặc biệt đối với các phim hành động hay chiến tranh.

1- Kỹ thuật Dolby Pro Logic Surround:

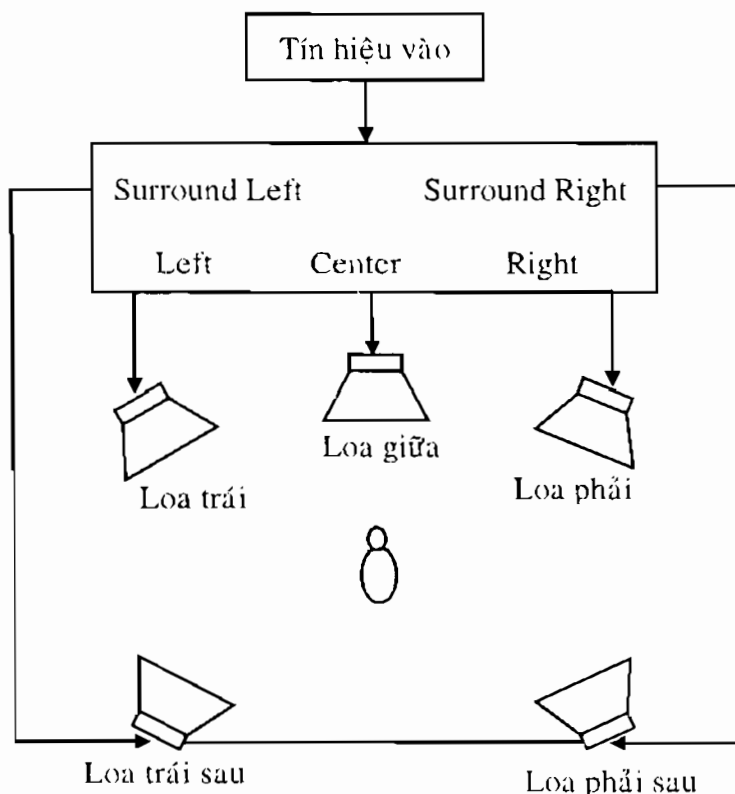
Theo lý thuyết này, khi đưa vào kỹ thuật âm thanh sẽ tạo ra âm thanh bao phủ toàn không gian làm người nghe cảm giác như đang tham dự vào các hoạt động của môi trường âm thanh.

Dolby Pro Logic chia ra 4 kênh:

- Kênh phải R và kênh trái L
- Kênh trung tâm C (center)
- Kênh Surround (phải và trái)

Tín hiệu ra các loa được thực hiện như sau:

- Kênh giữa giống như hai kênh phải và trái (R+L), có cùng biên độ và cùng pha
- Kênh phải R và kênh trái L như hai kênh phải trái của ampli stereo
- Kênh Surround phải và trái cần dùng 2 loa mắc nối tiếp và ngược pha nhau.



Hình 6.7: Kỹ thuật Dolby Pro Logic Surround 4.0

Như vậy hệ thống sẽ tạo được âm thanh 4 chiều trong không gian dịch chuyển, thường gọi là âm thanh 4.0. Nếu có thêm loa trầm phụ Sub Woofer thì gọi là âm thanh 4.1.

Tuy nhiên kỹ thuật này vẫn còn nhược điểm là:

- Hiệu ứng tần số âm thanh xoay vòng từ 100Hz đến 7kHz vì sử dụng loại ghi dịch tương tự
- Âm thanh kênh giữa do R+L nên sẽ làm thu hẹp cảm quan stereo vì trường âm chỉ tập trung ở khoảng giữa.

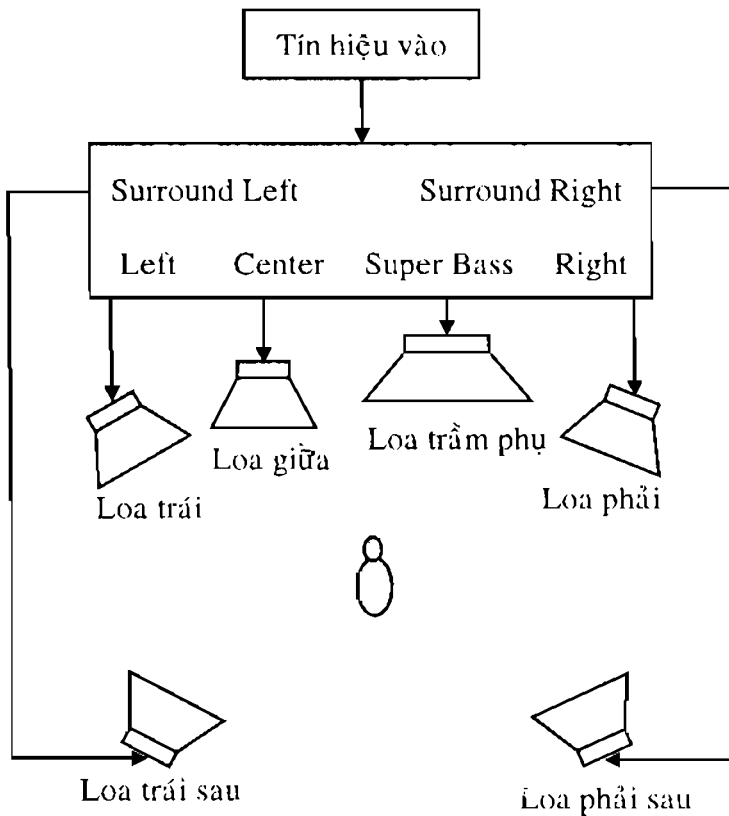
2- Kỹ thuật Dolby AC3:

Đến những năm đầu thập niên 90, người ta chuyển sang kỹ thuật âm thanh Dolby AC3.

Theo kỹ thuật này, hai loa phải và trái Surround phía sau được tách thành 2 kênh độc lập. Như vậy với kỹ thuật này sẽ có tất cả 5 kênh (gọi là Ampli 5.0):

- Kênh phải R và kênh trái L
- Kênh trung tâm C (center)
- Kênh phải sau R Surround và kênh trái sau L Surround

Nhiều ampli công suất lớn, chất lượng cao còn có thêm mạch Super Bass thì có thêm loa trầm phụ Sub Woofer. Như vậy ampli sẽ có 6 loa và gọi là ampli 5.1 (5 kênh như trên và thêm 1 kênh Super Bass).



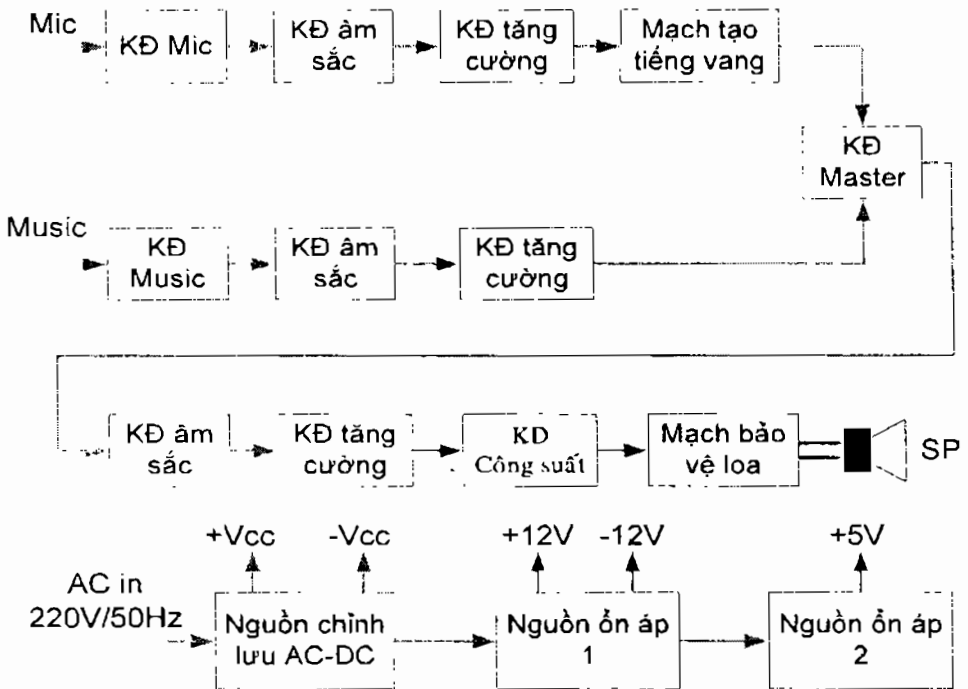
Hình 6.8: Kỹ thuật Dolby AC3 5.1
(5 kênh gồm L, R, C, Ls, Rs và Sub Woofer)

CHƯƠNG 7

AMPLI KARAOKE

§7.1- ĐẠI CƯƠNG

Hiện nay nhu cầu thưởng thức âm nhạc từ đĩa hát của người nghe đã chuyển dần sang thưởng thức chính tiếng hát của mình. Ampli Karaoke ra đời nhằm phục vụ cho nhu cầu mới này.



Hình 7.1: Sơ đồ khối Ampli Karaoke

Ampli Karaoke khác với Ampli thường ở các điểm sau:

- Nhiều người có thể cùng hát chung nên cần nhiều ngõ micro vào

- Nhận tín hiệu nhạc từ các máy khác như CD/VCD/DVD nên phải có mạch trộn Mixer
- Cần có mạch tạo tiếng vang (Echo) để âm thanh đa dạng và sinh động.

Do những yêu cầu trên nên Ampli Karaoke thường có sơ đồ khối như hình 7.1.

§7.2- KHỐI KHUẾCH ĐẠI MICRO

1- Sơ đồ: hình 7.2 (trang 113)

2- Nguyên lý:

Khi chưa có micro, hai transistor Q_1 và Q_2 được ráp như mạch khuếch đại vi sai. Tín hiệu ra ở hai cực C là hai tín hiệu đồng pha nên khi có nhiều thì hai tín hiệu này đồng thời đưa vào hai ngõ đồng pha và đảo pha của op-amp 1b, tín hiệu ra bị triệt tiêu.

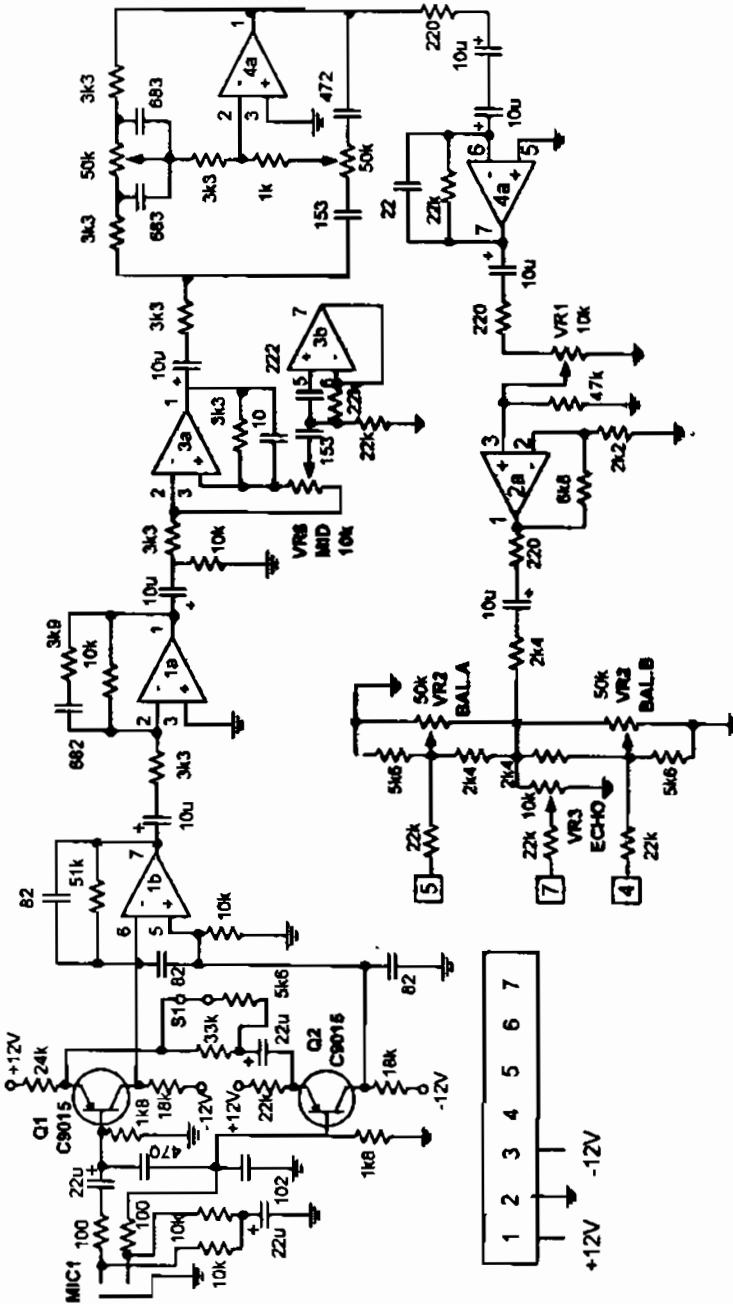
Khi có micro, cực B_2 xem như nối mass qua điện trở 100Ω , Q_2 trở thành mạch khuếch đại ráp kiểu B chung. Tín hiệu trên cực E_1 được đưa vào cực E_2 , tín hiệu ra trên cực C_2 sẽ ngược pha với tín hiệu trên cực C_1 . Hai tín hiệu ngược pha này được đưa vào hai ngõ đồng pha và đảo pha của op-amp 1b, tín hiệu ra sẽ được tăng biên độ theo nguyên lý mạch vi sai.

Công-tắc S1 hở, qua điện trở $33k\Omega$, tín hiệu vào Q_2 nhỏ, tín hiệu ra sau op-amp 1b nhỏ; khi S1 đóng, qua điện trở $5,6k\Omega$, tín hiệu vào Q_2 lớn, tín hiệu ra sau op-amp 1b sẽ lớn hơn.

Op-amp 1b là mạch khuếch đại đảo, các tụ điện $82pF$ có tác dụng lọc nhiễu tần số cao, tránh tiếng hú. Op-amp 1A là mạch khuếch đại đảo có độ khuếch đại điện áp khoảng 3 lần.

Op-amp 3a kết hợp op-amp 3b là mạch lọc dải thông để chọn âm thanh có tần số trung bình (tương từ $300Hz$ đến $3,3KHz$). Op-amp 4a kết hợp hai nhánh biến trở là mạch Baxandal tích cực.

Op-amp 4a và 2a là mạch khuếch đại tăng cường trước khi đưa tín hiệu tiếng hát vào khối Echo.



Hình 7.2: Khối khuếch đại Micro trong Ampli Karaoke (tr. 113)

§7.3- KHỐI TẠO TIẾNG VANG ECHO

1- Sơ đồ: hình 7.3 (trang 115)

2- Nguyên lý:

Op-amp 3a là mạch khuếch đại tăng cường cho tín hiệu tiếng hát, op-amp 3b kết hợp hai nhánh biến trở là mạch Baxandal tích cực chọn lại âm trầm và bổng (Hi – Lo).

IC PT2399 là IC chuyên dùng cho mạch tạo tiếng vang Echo. Biến trở Delay $20k\Omega$ dùng để thay đổi thời gian trễ giữa tín hiệu nguyên thủy và tín hiệu phụ. Biến trở RPT (Repeat: lặp lại) $50k\Omega$ dùng để chỉnh mức biên độ giảm dần của tín hiệu phụ, cũng có nghĩa là chỉnh số lần tín hiệu phụ được lặp lại. Nếu mức biên độ tín hiệu phụ bị giảm nhanh thì số lần lặp lại sẽ ít, ngược lại nếu tín hiệu phụ bị giảm ít thì số lần lặp lại sẽ nhiều hơn.

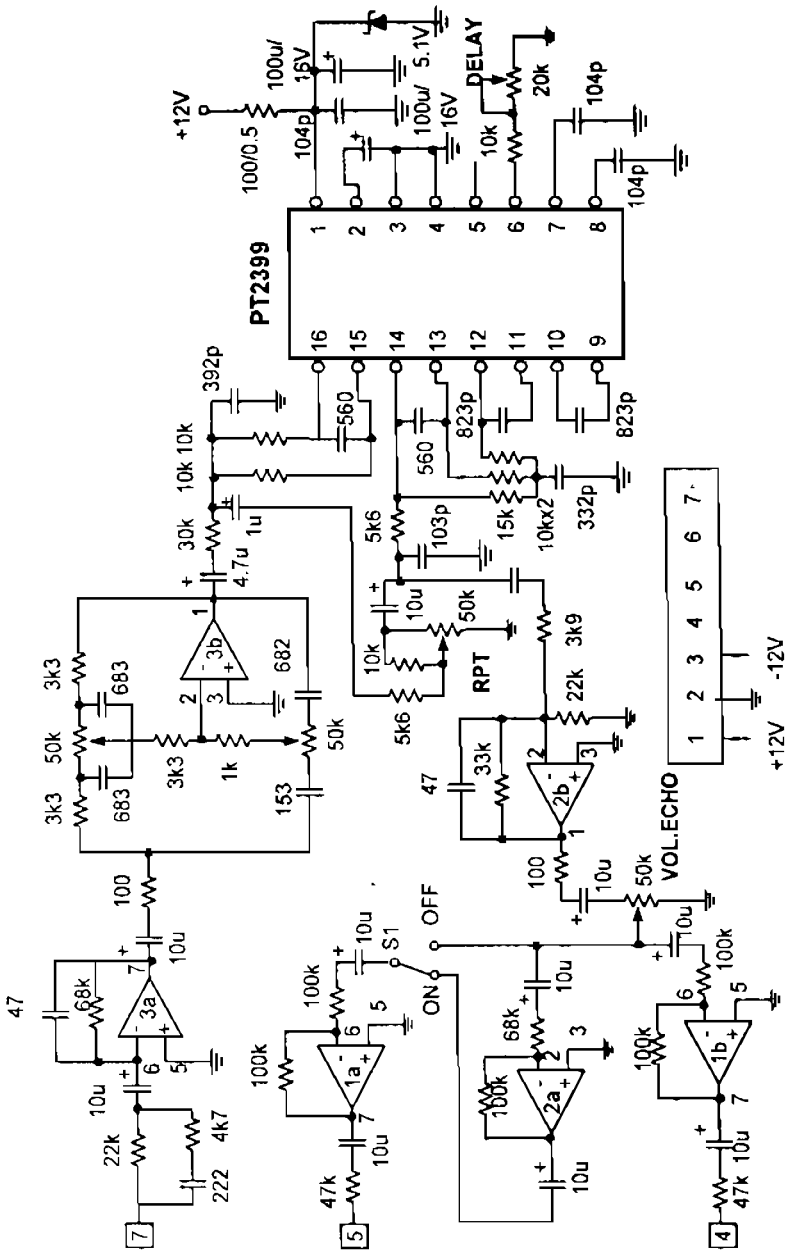
Tín hiệu ra sau mạch tạo Echo qua op-amp 1a và 1b để đưa vào hai kênh phải và trái. Công-tắc S1 ở vị trí OFF: hai tín hiệu ra sau op-amp 1a và 1b giống hệt nhau; S1 ở vị trí ON: tín hiệu ra sau op-amp 1a và 1b đảo pha nhau để tạo hiệu ứng stereo giả.

§7.4- KHỐI KHUẾCH ĐẠI MUSIC

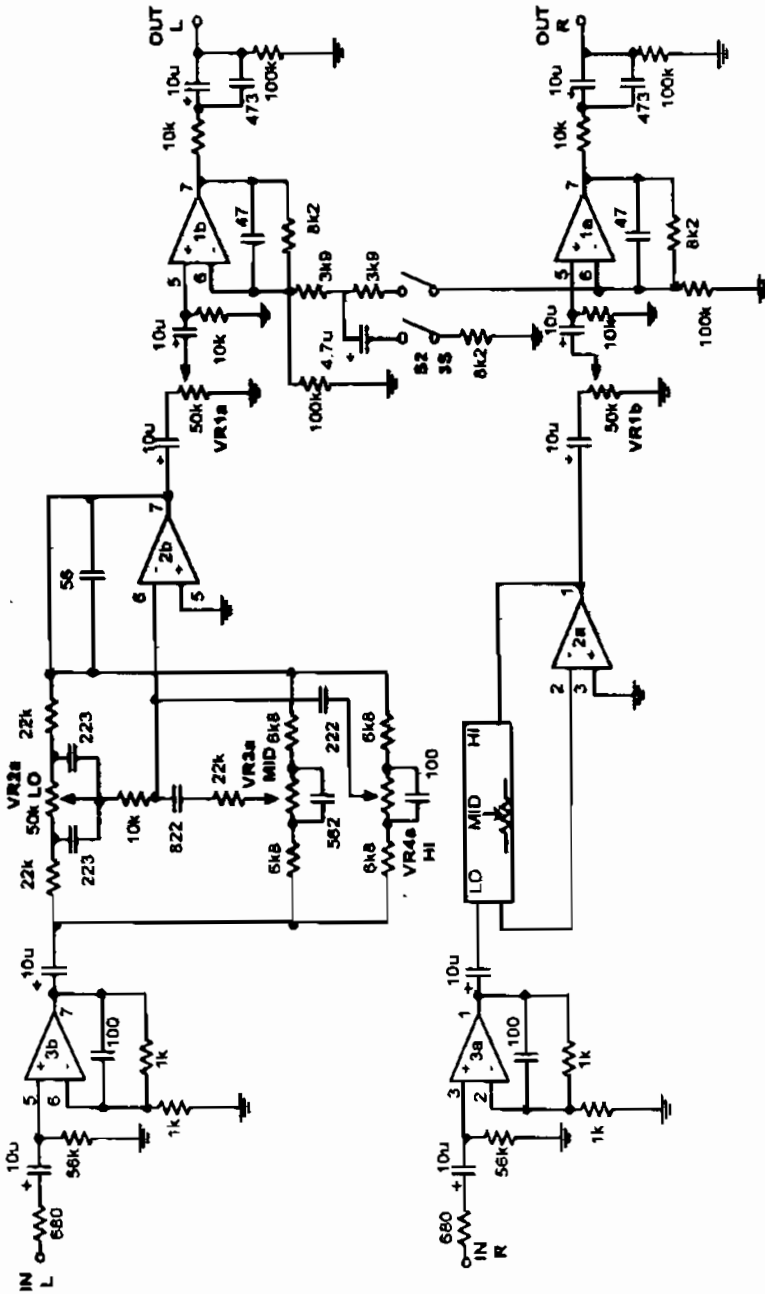
1- Sơ đồ: hình 7.4 (trang 116)

2- Nguyên lý:

Tín hiệu nhạc (music) lấy từ CD – VCD thường là tín hiệu stereo nên được đưa vào hai kênh phải R và trái L. Op-amp 3a và 3b là mạch khuếch đại tăng cường, op-amp 2a và 2b kết hợp các biến trở là mạch chọn âm điệu Trầm – Trung bình – Bổng (LO – MID – HI) của tín hiệu nhạc. Op-amp 1a và 1b là mạch khuếch đại tăng cường. Công-tắc S2 đóng sẽ nối chung tín hiệu nhạc của hai kênh trở thành tín hiệu Mono. Tín hiệu ra sau op-amp 1a và 1b được đưa vào khối trộn âm Mixer (còn gọi là khối khuếch đại Master).



Hình 7.3: Khối chọn âm sắc và Echo trong Ampli Karaoke (tr. 115)



Hình 7.4: Khối khuếch đại tín hiệu nhạc và chọn âm sắc (Mạch Music) (tr. 116)

§7.5- KHỐI KHUẾCH ĐẠI MASTER

1- Sơ đồ: hình 7.5 (trang 118)

2- Nguyên lý:

Tín hiệu tiếng hát sau khối Echo và tín hiệu nhạc sau khối Music được đưa chung vào khối khuếch đại Master. Các op-amp có tác dụng khuếch đại tăng cường kết hợp mạch chọn lọc âm sắc chung cho cả tiếng hát và tiếng nhạc. Biến trở Balance ở ngõ ra có tác dụng điều chỉnh cho âm thanh ra hai kênh được đều nhau, bù trừ cho sự mất cân bằng của mạch điện nếu có.

§7.6- KHỐI KHUẾCH ĐẠI CÔNG SUẤT

1- Sơ đồ: hình 7.6 (trang 119)

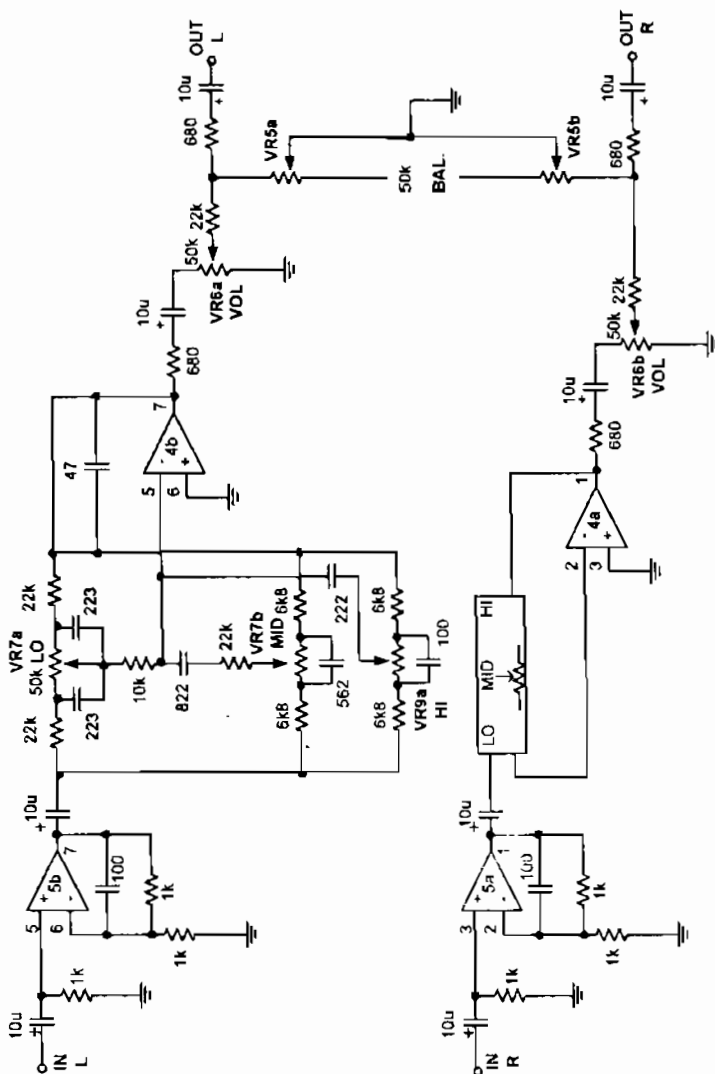
2- Nguyên lý:

- Tầng khuếch đại vi sai Q_1, Q_2 có Q_3 là mạch ổn dòng. Tín hiệu vào Q_1 , tín hiệu hồi tiếp về Q_2 . Tín hiệu ra của Q_1 và Q_2 đưa trực tiếp vào hai transistor thúc Q_7 và Q_8 .

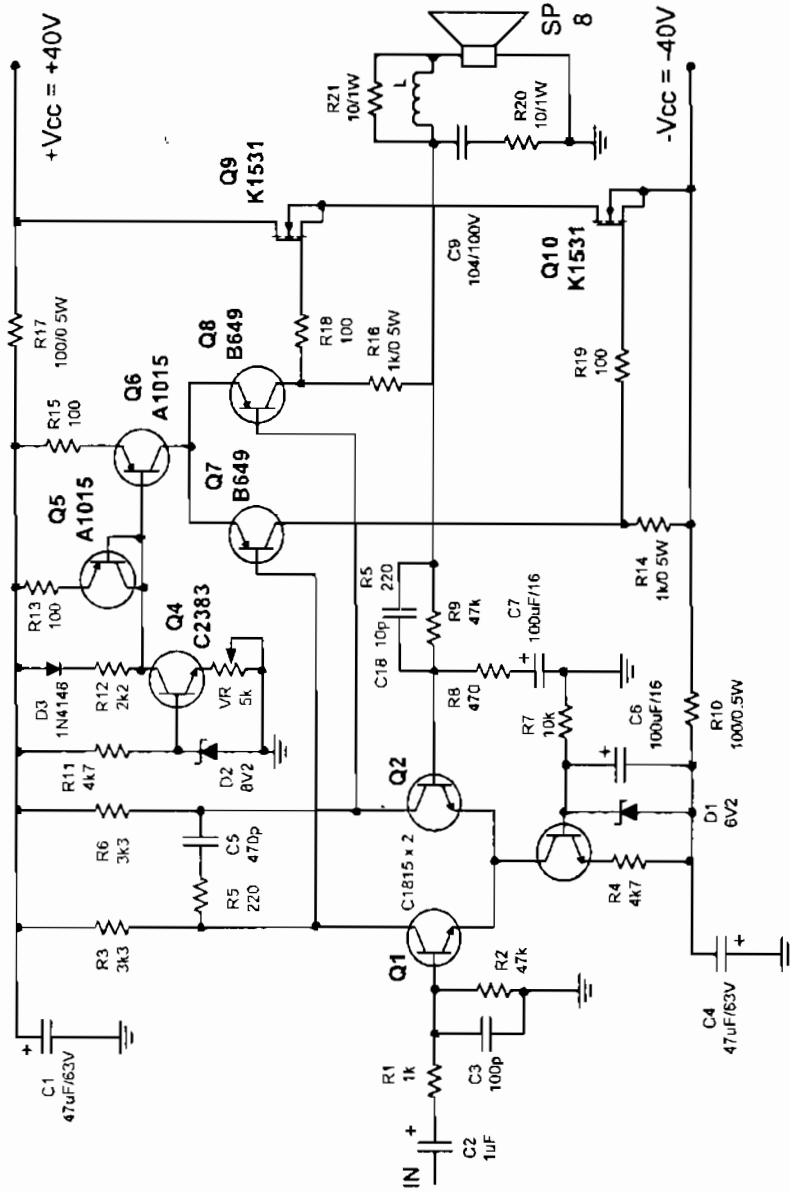
- Tầng khuếch đại thúc Q_7, Q_8 có Q_6 là mạch ổn dòng kết hợp với Q_4 và Q_5 để ổn định nhiệt cho mạch.

- Tín hiệu ra sau Q_1, Q_2 là hai tín hiệu đảo pha nên tín hiệu ra sau Q_7, Q_8 cũng là hai tín hiệu đảo pha. Hai tín hiệu ra sau Q_7, Q_8 sẽ điều khiển hai transistor công suất Mosfet chạy luân phiên theo nguyên lý mạch công suất bổ phụ.

- Q_9, Q_{10} là hai transistor Mosfet kênh N, nhờ hai tín hiệu của hai transistor thúc cho ra là hai tín hiệu đảo pha nên không cần dùng hai transistor khác loại theo nguyên lý bổ phụ.



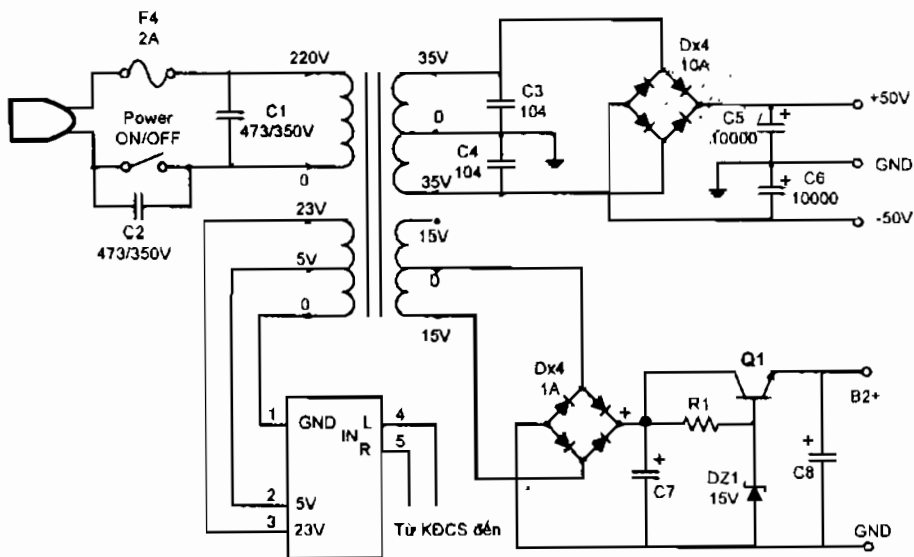
Hình 7.5: Khối khuếch đại và chọn âm sắc trong phần Mixer (tr.118)



Hình 7.6: Khối khuếch đại công suất OCL dùng MOSFET trong Ampli Karaoke (tr.119)

§7.6- KHỐI NGUỒN

1- Sơ đồ 1:



Hình 7.7: Khối nguồn sơ đồ 1

2- Nguyên lý sơ đồ 1:

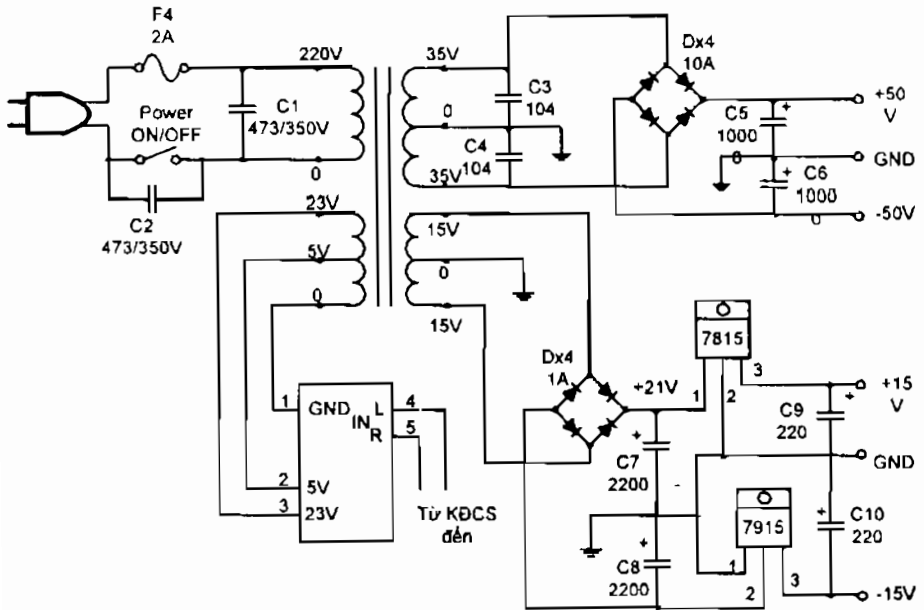
Cuộn thứ cấp 35V đối xứng qua cầu diod nắn điện toàn kỳ, tụ lọc có điện dung lớn $10.000\mu\text{F}$ nạp lên đến điện áp gần bằng điện áp đỉnh cho ra hai nguồn một chiều đối xứng $\pm 50\text{V}$ để cấp cho khối khuếch đại công suất.

Cuộn thứ cấp 15V qua cầu diod nắn và lọc điện, kết hợp diod zener 15C và transistor Q1 cho ra nguồn +15V ổn áp cấp cho các khối khuếch đại micro, Echo, Music và Master.

3- Sơ đồ 2:

Cuộn thứ cấp 35V đối xứng qua cầu diod nắn điện toàn kỳ, tụ lọc có điện dung lớn $10.000\mu\text{F}$ nạp lên đến điện áp gần bằng điện áp đỉnh cho ra hai nguồn một chiều đối xứng $\pm 50\text{V}$ để cấp cho khối khuếch đại công suất.

Cuộn thứ cấp 15V đối xứng qua cầu diod nắn và lọc điện, kết hợp IC ổn áp 7815 và 7915 cho ra hai nguồn đối xứng $\pm 15V$ ổn áp cấp cho các khối khuếch đại micro, Echo, Music và Master.



Hình 7.8: Khối nguồn sơ đồ 2

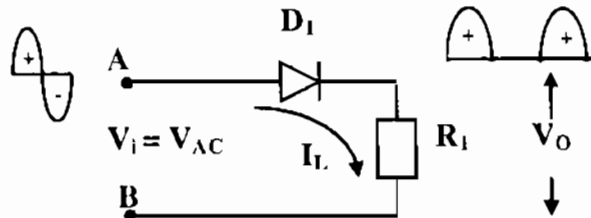
CHƯƠNG 8

KHỐI NGUỒN TRONG AMPLI

§8.1- MẠCH NẮN ĐIỆN

1. Mạch nắn điện bán kỳ

Điện áp ngõ vào V_i có giá trị hiệu dụng là V_{AC} . Do mạch nắn điện bán kỳ nên điện áp ngõ ra là những bán kỳ dương gián đoạn.



Hình 8.1: Nắn bán kỳ

Điện áp một chiều trung bình ở ngõ ra:

$$\overline{V_O} = \frac{V_p}{\pi} = 0,318V_p \quad (V_p: \text{điện áp đỉnh})$$

hay

$$\overline{V_O} = \frac{\sqrt{2}V_{AC}}{\pi} = 0,45V_{AC}$$

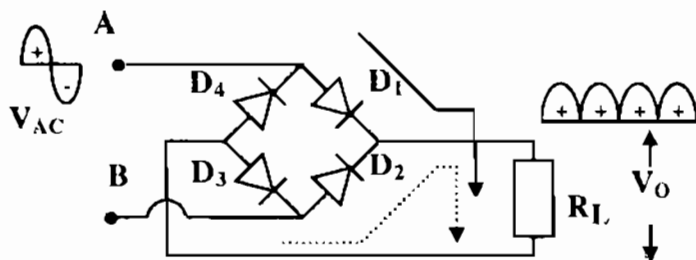
Hình 8.1 là sơ đồ mạch và dạng sóng ở ngõ vào, ngõ ra của mạch nắn điện bán kỳ. Trong mạch này tải thuần trở và không có mạch lọc.

Điod D được chọn sao cho có các thông số giới hạn:

$$I_{\max} \geq 4I_L$$

$$V_{R \max} \geq 2\sqrt{2}V_{AC}$$

2. Mạch nắn điện toàn kỳ một pha



Hình 8.2: Nắn điện toàn kỳ

Khi điểm A có bán kỳ dương so với điểm B, diod D_1 dẫn điện qua tải R_L rồi trở về nguồn qua diod D_3 (dòng điện có đường liền nét). Khi điểm B có bán kỳ dương so với điểm A, diod D_2 dẫn điện qua tải R_L rồi trở về nguồn qua diod D_4 (dòng điện có đường rời nét). Như vậy, bốn diod sẽ chia ra hai cặp D_1 - D_3 và D_2 - D_4 luân phiên nhau dẫn điện, điện áp ra là những bán kỳ dương liên tục.

Điện áp trung bình một chiều ở ngõ ra:

$$\overline{V_O} = \frac{2V_p}{\pi} = 0,63V_p \quad (V_p: \text{điện áp đỉnh})$$

$$\text{hay} \quad \overline{V_O} = \frac{2\sqrt{2}V_{AC}}{\pi} = 0,9V_{AC} \quad (V_{AC}: \text{điện áp hiệu dụng})$$

Do các diod luân phiên dẫn điện cấp dòng qua tải nên các diod được chọn có các thông số giới hạn:

$$I_{D \max} \geq 2I_L$$

$$V_{R \max} \geq 2\sqrt{2}V_{AC}$$

§8.2- MẠCH LỌC ĐIỆN

Trong phần này đề cập đến mạch lọc điện của các nguồn một chiều sau khi nắn điện từ nguồn điện xoay chiều hình sin. Mạch lọc điện nguồn có tác dụng làm giảm mức điện áp gợn sóng để có nguồn điện áp một chiều thẳng hàng.

Mạch lọc điện có thể chia ra các loại sau:

- Mạch lọc thụ động: mạch lọc C, mạch lọc RC, mạch lọc LC.
- Mạch lọc tích cực kết hợp mạch lọc thụ động và linh kiện tích cực như transistor, IC.

1. Mạch lọc dùng tụ điện

Hình 8.3 là mạch nắn điện bán kỳ lọc điện bằng tụ C, trong đó V_C là mức điện áp một chiều trung bình nạp trên tụ và ΔV_C là điện áp gợn sóng V_r (Ripple Voltage).

Ta có: $Q = V_C \cdot C$ hay $V_C = \frac{Q}{C}$ và $Q = I_L T$

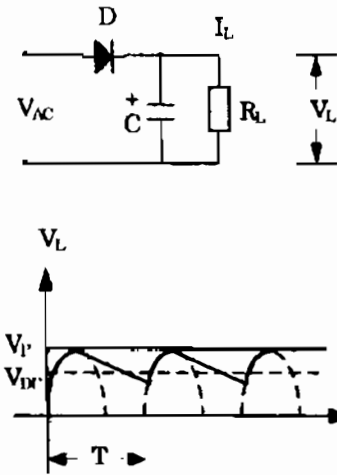
Suy ra: $\Delta V_C = \frac{\Delta Q}{C} = \frac{I_L T}{C} = \frac{I_L}{fC}$ (T: chu kỳ)

Nói cách khác điện áp gợn sóng trên tụ C:

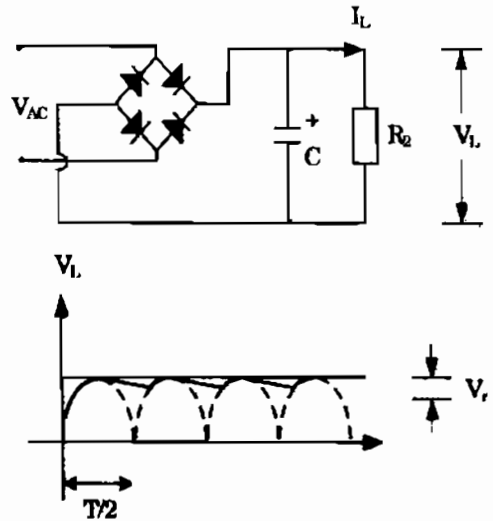
$$V_r = \frac{I_L}{fC} \quad (f: \text{tần số của dòng điện xoay chiều})$$

Điện áp một chiều trên tải là:

$$V_{\text{DC}} = V_P - \frac{V_r}{2} = V_P - \frac{I_L}{2fC} \quad (V_P \text{ là điện áp đỉnh})$$



Hình 8.3: nắn bán kỳ có tụ lọc



Hình 8.4: nắn toàn kỳ có tụ lọc

Qua hai công thức trên cho thấy muốn giảm mức điện áp gợn sóng và tăng mức điện áp một chiều trung bình trên tải thì tụ điện C có trị số càng lớn càng tốt.

Thí dụ: Mạch nắn điện bán kỳ có $V_{AC} = 12V$, dòng tải $I_L = 0,5A$, cần có $V_{DC} = 12V$. Tính trị số tụ điện C.

Ta có: $V_{AC} = 12V$ nên điện áp đỉnh V_P là:

$$V_P = \sqrt{2} V_{AC} = \sqrt{2} 12 \cong 17V$$

Do: $V_{DC} = V_P - \frac{V_r}{2}$ nên $\frac{V_r}{2} = V_P - V_{DC} = 17V - 12V = 5V$

Suy ra: $V_r = 2 \times 5V = 10V$

Như vậy, tụ điện lọc C được tính theo công thức:

$$V_r = \frac{I_L}{fC} \Rightarrow C = \frac{I_L}{fV_r}$$

Cuối cùng:
$$C = \frac{0,5A}{50 \times 10} = 1000 \mu F$$

Hình 8.4 là mạch nắn điện toàn kỳ có lọc điện bằng tụ C. Bằng cách lý luận tương tự, ta sẽ có công thức tính điện áp gợn sóng trên tụ C:

$$V_r = \frac{I_L}{2fC} \quad (\text{mạch nắn điện toàn kỳ})$$

Như vậy, mạch nắn điện toàn kỳ với trị số tụ lọc C nhỏ xuống ½ lần vẫn cho ra mức điện áp gợn sóng như mạch nắn điện bán kỳ.

2. Mạch lọc hình π

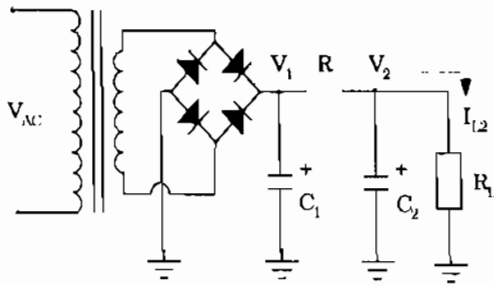
Trong mạch lọc bằng tụ C cho thấy điện áp gợn sóng V_r tỉ lệ thuận với dòng chuyển tải I_L và tỉ lệ nghịch với điện dung C của tụ lọc. Ngoài ra, điện áp gợn sóng tùy thuộc kiểu nắn điện bán kỳ hay toàn kỳ, nếu nắn điện toàn kỳ thì độ gợn sóng giảm đi một nửa.

Thí dụ: Một mạch lọc có dòng điện tải $I_L = 500\text{mA}$, tụ $C = 1000\mu\text{F}$ và mạch nắn điện kiểu toàn kỳ thì điện áp gợn sóng là:

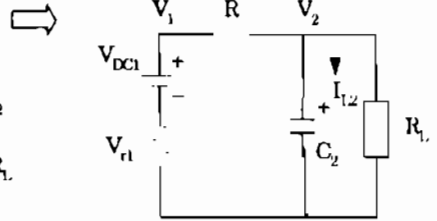
$$V_r = \frac{I_L}{2fC} = \frac{500 \cdot 10^{-3}}{2 \cdot 100 \cdot 1000 \cdot 10^{-6}} = 2,5\text{V}$$

Muốn giảm điện áp gợn sóng V_r thì phải tăng trị số điện dung C lên khá lớn.

Thông thường các dòng tải có trị số lớn không cần điện áp gợn sóng thật nhỏ, điều này chỉ cần thiết cho các dòng tải có trị số nhỏ. Mạch lọc hình π có tác dụng tạo ra hai nguồn điện áp một chiều có độ gợn sóng thích hợp cho dòng điện tải để tính chọn trị số tụ lọc C theo yêu cầu kỹ thuật mà vẫn đảm bảo tính kinh tế.



Hình 9.3a: Mạch lọc hình π



Hình 9.3b: Mạch tương đương

Sơ đồ hình 8.5a là mạch lọc điện hình π , V_1 là điện áp sau cầu diod nắn điện đã được lọc bằng tụ điện C_1 .

Giả thiết nguồn V_1 có dòng điện tải là I_{L1} thì điện áp gợn sóng trên nguồn V_1 là:
$$V_{r1} = \frac{I_{L1}}{2fC_1}$$

Và điện áp một chiều trung bình là:

$$V_{DC1} = V_p - \frac{V_{r1}}{2} \quad (V_p: \text{điện áp đỉnh ở thứ cấp})$$

Nguồn V_1 được qui ra mạch tương đương như hình 8.3b gồm có nguồn V_{DC1} và nguồn V_{r1} nối tiếp nhau.

Để có thể tính được điện áp nguồn V_2 thì ta phải xét hai loại điện áp: điện áp một chiều và điện áp gợn sóng trên tụ C_1 .

Đối với nguồn một chiều thì tụ C_2 coi như hở mạch nên điện áp một chiều trung bình trên tụ C_2 là:

$$V_{DC2} = V_{DC1} \frac{R_L}{R + R_L}$$

Theo công thức này nếu muốn điện áp một chiều ra cao thì điện trở R có trị số càng nhỏ càng tốt.

Đối với nguồn gợn sóng (xoay chiều) thì tụ C_2 có dung kháng là X_{C2} thường có trị số rất nhỏ so với R_L nên dung kháng của tụ C_2 song song với R_L có giá trị tương đương X_{C2} .

$$\text{Ta có: } Z_L = X_{C2} // R_L \cong X_{C2} = \frac{1}{2\pi(2f)C}$$

Trong mạch dùng cầu diod nắn điện toàn kỳ nên tần số gợn sóng là $2f$, trong đó f là tần số của lưới điện xoay chiều công nghiệp.

Ở đây để đơn giản ta không cần xét góc lệch pha do có thành phần dung kháng vì đối với mạch lọc nguồn thì không cần thiết thật chính xác.

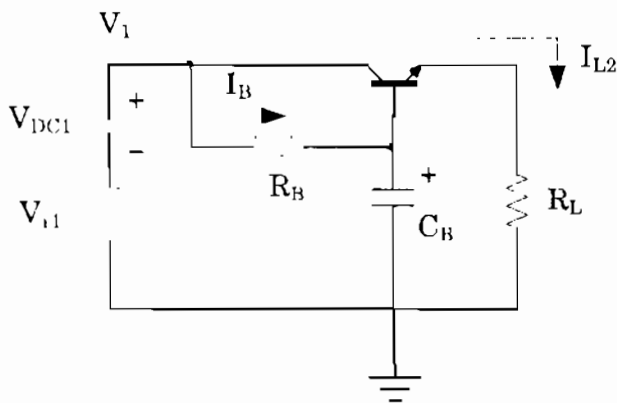
Giả thiết nguồn V_2 có dòng điện tải là I_{C2} thì điện áp gợn sóng còn lại trên C_2 là:

$$V_{r2} = V_{r1} \frac{X_{C2}}{R + X_{C2}}$$

Theo công thức này nếu muốn điện áp gợn sóng có biên độ thấp thì phải giảm X_{C2} (tức là tăng điện dung của tụ C_2) hay tăng điện trở lọc R . Đối với các dòng tải I_{L2} có trị số nhỏ thì có thể chọn R có trị số lớn để giảm điện áp gợn sóng trên nguồn.

Thật ra điện áp gợn sóng V_{r2} cũng tỉ lệ theo dòng điện tải I_{L2} , công thức trên chỉ dùng khi X_{C2} rất nhỏ so với R_L . Để tăng hiệu quả mạch lọc điện hình π đối với các tải I_{C2} lớn, người ta thường dùng mạch lọc tích cực.

3. Mạch lọc tích cực



Hình 8.6: Mạch lọc tích cực

Hình 8.6 là sơ đồ mạch lọc hình π có thêm transistor, trong đó điện trở R_B thay cho điện trở lọc R , tụ C_B thay cho tụ lọc C_2 .

Có thể xem tụ C_1 , điện trở R_B và tụ C_2 là mạch lọc hình π , như sơ đồ hình 8.5, nhưng điểm khác giữa hai sơ đồ là:

- Mạch lọc hình π (hình 8.5) có dòng điện tải qua điện trở lọc R là dòng điện I_{L2} .

- Mạch lọc tích cực (hình 8.6) có dòng điện tải qua điện trở lọc R là I_B , còn dòng điện tải I_{L2} giờ chính là I_E của transistor.

$$\text{Ta có: } I_B = \frac{I_I}{\beta} = \frac{I_{L2}}{\beta}$$

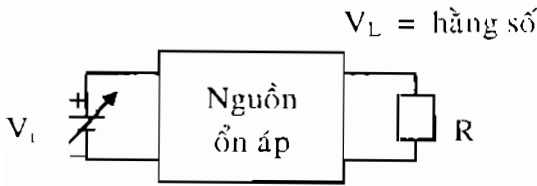
Nếu xét mạch lọc hình π trong mạch lọc tích cực thì dòng điện qua mạch lọc là I_B đã được giảm β lần. Trường hợp tụ lọc C_B có trị số điện dung bằng tụ C_2 thì dòng điện áp gợn sóng trên tụ C_B sẽ giảm xuống β lần – vì điện áp gợn sóng V_r tỉ lệ theo dòng điện tải.

Điện áp một chiều cấp cho tải bây giờ là:

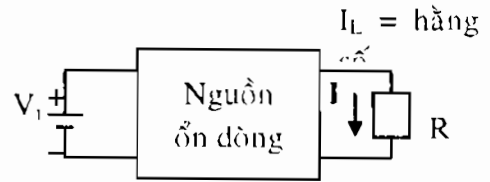
$$V_E = V_B - V_{BE} = V_B - 0,7V$$

§8.3- MẠCH ỔN ĐỊNH NGUỒN

Trong các mạch điện tử người ta phân biệt hai loại nguồn là nguồn điện áp và nguồn dòng điện. Đối với nguồn cấp điện ổn định người ta cũng chia ra hai loại nguồn ổn định là nguồn ổn áp và nguồn ổn dòng.



Hình 8.7a: Nguồn ổn áp



Hình 8.7b: Nguồn ổn dòng

Nguồn ổn dòng để tạo ra điện áp cấp cho tải là V_L có trị số ổn định không tùy thuộc theo điện áp ngõ vào V_1 và trị số điện trở tải R_L (hình 8.7a).

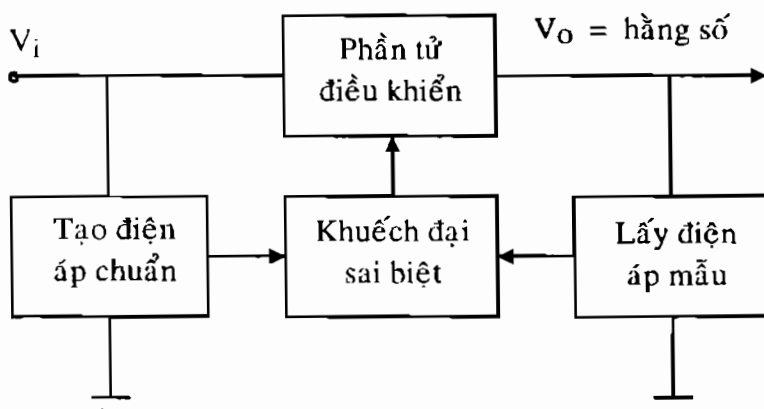
Nguồn ổn áp dùng để tạo ra dòng điện cung cấp cho tải là I_L có trị số ổn định không tùy thuộc theo điện áp ngõ vào V_1 và trị số của điện trở tải R_L (hình 8.11b).

1. Nguyên tắc ổn áp

Sơ đồ hình 8.8 cho thấy nguyên tắc của các mạch ổn áp bao gồm các khối sau:

a) Mạch tạo điện áp chuẩn:

Lấy điện áp từ nguồn chung cho ra một mức điện áp không đổi, điện áp này gọi là điện áp chuẩn V_R (Reference). Điện áp chuẩn V_R chính là cơ sở cho việc ổn áp, điện áp ở ngõ ra V_o sẽ bị điều khiển trực tiếp bởi điện áp chuẩn V_R .



Hình 8.8: Nguyên tắc ổn áp

b) Mạch lấy điện áp mẫu:

Là mạch lấy điện áp ở ngõ ra đổi thành mức điện áp bằng hay gần bằng mức điện áp chuẩn, mức điện áp này gọi là mức điện áp mẫu V_S (Sample) hay còn được gọi là điện áp hồi tiếp V_F . Khi ngõ ra có điện áp bị thay đổi sẽ làm cho điện áp hồi tiếp nhỏ hơn hay lớn hơn điện áp chuẩn V_R .

c) Mạch khuếch đại sai biệt: (Error-Amplifier)

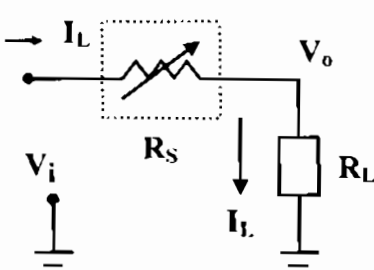
Mạch khuếch đại sai biệt còn gọi là mạch khuếch đại so sánh dùng để so sánh mức điện áp mẫu V_S với điện áp chuẩn V_R . Điện áp ra sau mạch khuếch đại sai biệt dùng để thay đổi trạng thái dẫn điện của phần tử điều khiển.

d) Phần tử điều khiển:

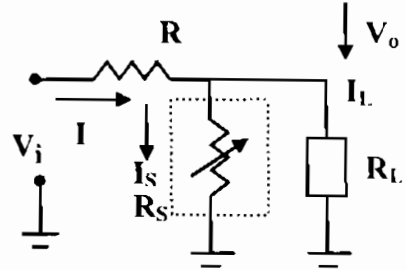
Phần tử điều khiển thường là linh kiện điện tử công suất được coi như một tổng trở có trị số tùy thuộc ngõ ra của mạch khuếch đại sai biệt.

Tùy thuộc cách thiết kế phần tử điều khiển mà mạch ổn áp được chia ra các loại sau:

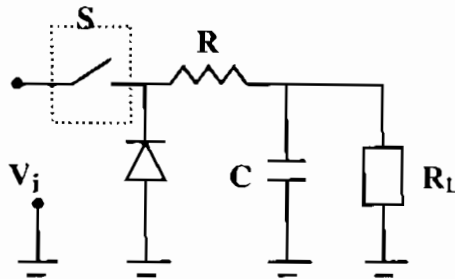
- Ổn áp nối tiếp - Ổn áp song song - Ổn áp xung



Hình 8.9a: Ổn áp nối tiếp



Hình 8.9b: Ổn áp song song



Hình 8.9c:

Ổn áp xung

Trong mạch ổn áp nối tiếp (hình 8.9a) phần tử điều khiển R_S được mắc nối tiếp với điện trở tải R_L . Lúc đó, điện áp ra V_O tính theo công thức:

$$V_O = V_I - (I_L \cdot R_S)$$

Theo công thức này để có V_O ổn định, V_I tăng, mạch điện phải điều khiển làm cho R_S tăng và ngược lại.

Trong mạch ổn áp song song (hình 8.9b) phần tử điều khiển R_S được mắc song song với điện trở tải R_L . Lúc đó, điện áp ra V_O được tính theo công thức:

$$V_O = V_I - (I_L + I_S) R \quad \left(I_S = \frac{V_O}{R_S} \right)$$

Theo công thức này để có V_O ổn định thì khi V_I tăng mạch điện phải điều khiển làm cho I_S tăng tức là R_S giảm và ngược lại .

Trong mạch ổn áp xung (hình 8.9c) phần tử điều khiển chính là công tắc S được điều khiển đóng hay ngắt nhờ mạch dao động tạo xung. Khi công tắc S đóng thì điện áp ra $V_O = V_I$, khi công tắc S hở thì điện áp ra $V_O = 0$. Thời gian công tắc đóng là t_{on} , thời gian công tắc hở là t_{off} . Như vậy, điện áp ra sẽ có mức trung bình là:

$$V_O = V_I \frac{t_{on}}{t_{on} + t_{off}}$$

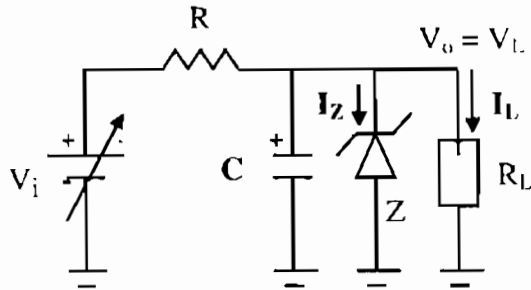
Theo công thức này để có V_O ổn định thì khi V_I tăng mạch điện phải điều khiển làm cho giảm thời gian t_{on} (tức là tăng thời gian t_{off}) và ngược lại.

2. Mạch ổn áp tuyến tính

a) Mạch ổn áp dùng diod Zener:

Mạch ổn áp dùng diốt Zener như hình 8.14 chỉ dùng cho các loại tải R_L có công suất nhỏ.

Hình 8.10: Ổn áp dùng diod Zener



Mạch yêu cầu phải cho ra điện áp $V_O = V_L =$ hằng số. Ở đây dùng diod Zener làm linh kiện ghim áp để giữ điện áp ra cấp cho tải được ổn định.

Ta có: $V_O = V_L = V_Z$ (hằng số)

Điều kiện để mạch ổn áp hoạt động tốt là:

$$V_I = (1,5 \div 2)V_O$$

và thông thường chọn: $I_Z = I_L$

Như vậy, dòng điện chung qua điện trở R là:

$$I_R = I_L + I_Z = 2I_L$$

Tính trị số điện trở R :

$$R = \frac{V_i - V_o}{2I_L} \quad (V_i \text{ là trị số trung bình})$$

Điện trở R được chọn có công suất là:

$$P_R = 2P = 2RI_L^2$$

Trong công thức trên, “2” là hệ số an toàn cho điện trở.

Diod Zener được chọn phải có các thông số kỹ thuật như sau:

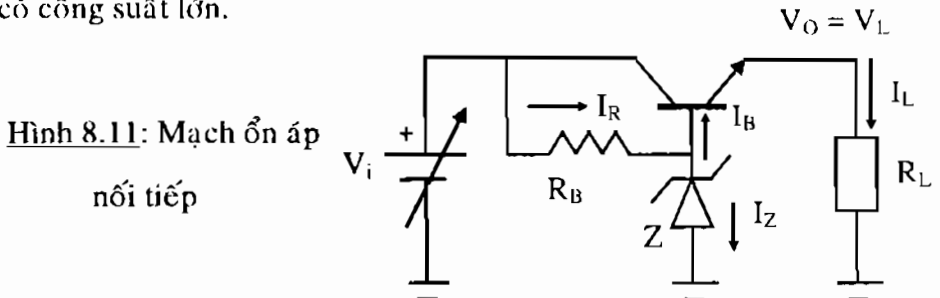
$$V_Z = V_L$$

$$I_{Z_{max}} \geq 4I_L \quad (4: \text{ là hệ số an toàn})$$

Mạch này có nhược điểm là khi tải có dòng điện lớn thì diod Zener cũng phải có công suất lớn. Điều này khó thực hiện trong thực tế.

b) Mạch ổn áp nối tiếp:

Để tránh nhược điểm của mạch ổn áp dùng Zener như mạch trên, người ta dùng Zener kết hợp với transistor để tạo nguồn ổn áp có công suất lớn.



Xét mạch ổn áp nối tiếp hình 8.11 ta có:

$$V_L = V_O = V_E = V_B - V_{BE}$$

Trong đó: $V_B = V_Z =$ hằng số

nên $V_O = V_L = V_Z - V_{BE} =$ hằng số ($V_{BE} = 0,7V$)

Như vậy, điện áp ra được ổn định và không tùy thuộc điện áp vào V_I và dòng điện tải I_2 mà chỉ tùy thuộc vào V_Z .

Để cho mạch ổn áp hoạt động tốt vẫn phải có điều kiện:

$$V_I = (1,5 \div 2)V_O$$

Cách xác định trị số của linh kiện:

Trong mạch điện ta có dòng điện tải I_L chính là dòng điện I_E do transistor cung cấp.

Ta có: $I_L = I_E$ và $I_B = \frac{I_E}{\beta} = \frac{I_L}{\beta}$

Trong trường hợp này dòng điện tải có trị số lớn đã được qui ra dòng điện nhỏ là I_B nhờ tính khuếch đại dòng của transistor. Lúc đó, việc chọn dòng I_Z qua Zener sẽ chọn theo dòng điện I_B có trị số nhỏ chứ không chọn theo dòng điện tải I_L có trị số lớn. Như vậy, diod Zener có thể được chọn loại có công suất nhỏ mà vẫn ổn áp được cho tải có công suất lớn.

Thông thường chọn: $I_Z \geq (1 \div 2) I_B$ ($I_R = I_Z + I_B$)

Điện trở R_B được tính theo công thức:

$$R_B = \frac{\overline{V_I} - V_Z}{I_R}$$

Diod Zener được chọn với các thông số sau:

$$I_{Z \max} \geq 4 \cdot I_Z$$

$$V_Z = V_O + V_{BE}$$

Transistor được chọn với các thông số sau:

$$I_{C \max} \geq 2 \cdot I_L$$

Công suất tiêu tán ở transistor là:

$$P_T = I_C \cdot V_{CE} = I_I (\overline{V_I} - \overline{V_O})$$

Chọn transistor có công thức tiêu tán cực đại là:

$$P_{D \max} \geq 2P_T$$

Thí dụ: Mạch ổn áp nối tiếp có $V_I = 18V$ đến $24V$.

Yêu cầu điện áp ra ổn định là $V_O = 12V$ và dòng tải trung bình là $I_L = 500mA$. Cho biết transistor có $\beta = 50$.

Điện áp vào trung bình là:

$$V_I = \frac{18 + 24}{2} = 21V$$

Do dòng điện tải I_L qua transistor nên:

$$I_C = I_L = 500mA$$

Suy ra:
$$I_B = \frac{I_C}{\beta} = \frac{500 \cdot 10^{-3}}{50} = 10mA$$

Chọn dòng điện qua Zener là:

$$I_Z = 2I_B = 2 \cdot 10mA = 20mA$$

Như vậy, có thể chọn diod Zener có các thông số:

$$V_Z = V_O + V_{BE} = 12 + 0,7 = 12,7V$$

$$I_{Z \max} = 100mA$$

Tính điện trở R_B :

$$R_B = \frac{\overline{V_I} - V_Z}{I_R} = \frac{\overline{V_I} - V_Z}{I_Z + I_B} = \frac{21 - 12,7}{20 \cdot 10^{-3} + 10 \cdot 10^{-3}} = 280\Omega$$

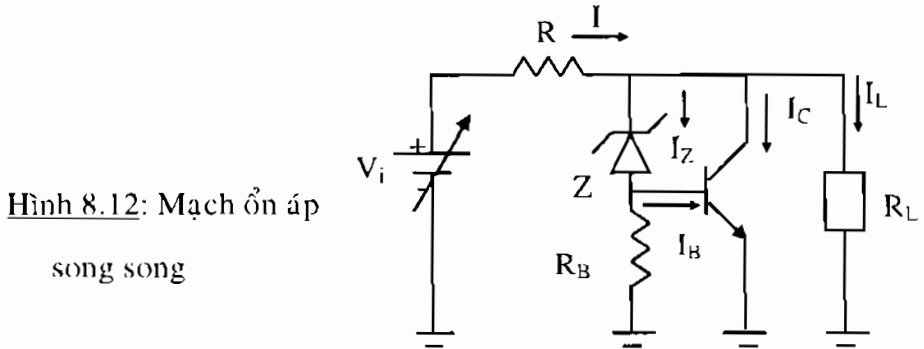
Chọn transistor có: $I_{C \max} \geq 1A$

Ta có:
$$P_T = I_C \cdot V_{CE} = 500 \cdot 10^{-3} (21 - 12) = 4,5W$$

Chọn: $P_{D \max} = 2P_T = 2 \times 4,5W = 9W$

c) Mạch ổn áp song song:

Ngược lại với mạch ổn áp nối tiếp, trong mạch ổn áp song song transistor công suất được ghép song song với điện trở tải R_L .



Điều kiện cho mạch ổn áp vẫn là:

$$V_i = (1,5 \div 2)V_o$$

Trong mạch ổn áp song song hình 8.12 ta có:

$$V_o = V_L = V_Z + V_{BE} = \text{hằng số}$$

Như vậy, điện áp ra V_o vẫn giữ ổn định và không tùy thuộc điện áp vào V_i hay điện trở tải R_L mà chỉ tùy thuộc vào V_Z . Tuy nhiên mạch chỉ hoạt động đúng theo nguyên lý ổn áp nếu tính chọn các linh kiện có các thông số thích hợp.

Chọn: $I_C = I_L$

Suy ra: $I = I_C + I_L = 2I_L$

Tính điện trở R :

Trong khi tính chọn trị số các linh kiện nên tính với trị số điện áp V_i trung bình:

$$\bar{V}_i = \frac{V_{lmaz} + V_{lmm}}{2}$$

$$\Rightarrow \bar{V}_i = \frac{\bar{V}_i - V_o}{I} = \frac{\bar{V}_i - V_o}{I_c + I_L} = \frac{\bar{V}_i - V_o}{2I_L}$$

Tính chọn diod Zener:

Ta có: $I_B = \frac{I_C}{\beta}$

Thường chọn: $I_Z = (5 \div 10) I_B$

Diod Zener được chọn có các thông số sau:

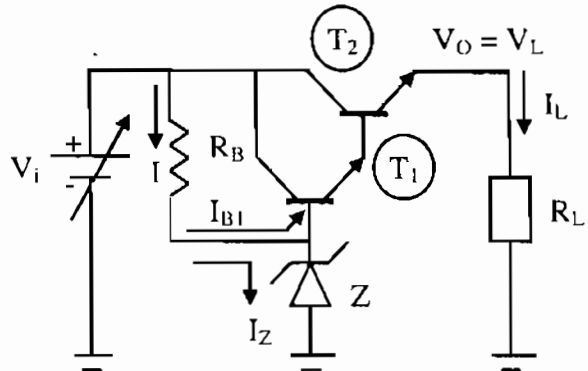
$$V_Z = V_L - V_{BE}$$

$$I_{Zmax} \geq 2I_Z$$

Cách tính chọn các thông số kỹ thuật cho transistor giống như mạch trên.

d) Mạch ổn áp dùng transistor ráp Darlington:

Để tăng khả năng cung cấp dòng của mạch ổn áp người ta dùng hai transistor T_1 - T_2 ráp kiểu Darlington như mạch điện hình 8.13.



Hình 8.13: Mạch ổn áp ráp kiểu Darlington

Điện áp ngõ ra được tính theo công thức:

$$V_o = V_Z - 2V_{BE} = \text{hằng số}$$

Quan hệ giữa các dòng điện trong hai transistor ta có:

$$I_L = I_{E2} \quad \text{và} \quad I_{L1} = I_{B2} = \frac{I_{E2}}{\beta_2} = \frac{I_L}{\beta_2} \quad (1)$$

trong đó: $I_{E1} = \beta_1 \cdot I_{B1}$ hay $I_{B1} = \frac{I_{E1}}{\beta_1}$ (2)

Thay I_{E1} (1) vào I_{E1} (2) ta có:

$$I_{B1} = \frac{I_{L1}}{\beta_1} = \frac{I_L}{\beta_2} \frac{1}{\beta_1} = \frac{I_L}{\beta_1 \beta_2}$$

Như vậy, dòng điện I_{B1} sẽ rất nhỏ so với dòng điện tải I_L .

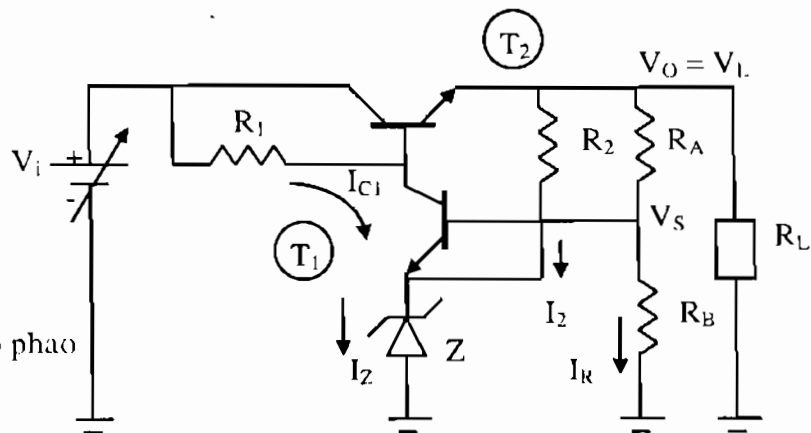
Chọn $I_Z = 2I_{B1}$ thì dòng điện qua điện trở R_B :

$$I = I_{B1} + I_Z = I_{B1} + 2I_{B1} = 3I_{B1} = 3 \frac{I_L}{\beta_1 \beta_2}$$

Tính điện trở R_B : $R_B = \frac{\bar{V}_1 - V_Z}{I} = \frac{\bar{V}_1 - V_Z}{3I_L} \beta_1 \beta_2$

Trong mạch này dòng điện I qua R_B rất nhỏ nên điện trở R_B có trị số lớn, dòng điện qua diod Zener ít biến thiên hơn nên điện áp Zener sẽ chuẩn hơn.

e) Mạch ổn áp phao (mạch ổn áp thả nổi):



Hình 8.14:

Mạch ổn áp phao

Mạch ổn áp phao còn gọi là mạch ổn áp có hồi tiếp nhờ lấy điện áp mẫu ở ngõ ra đưa về so với điện áp chuẩn bằng transistor khuếch đại sai biệt T_1 (hình 8.14).

Điện áp mẫu V_S là điện áp giữa của cầu phân áp R_A - R_B cũng là điện áp phân cực V_{B1} . Điện áp chuẩn V_Z chính là điện áp V_Z của Zener để phân cực cho cực E_1 .

Ở ngõ ra ta có:

$$V_S = V_O \frac{R_B}{R_A + R_B} \Rightarrow V_O = V_S \frac{R_A + R_B}{R_B}$$

Xét transistor T_1 ta có:

$$V_S = V_{B1} = V_Z + V_{BE} = V_Z + 0,7V = \text{hằng số}$$

Thay $V_S = \text{hằng số}$ vào công thức tính V_O ta có:

$$V_O = (V_Z + 0,7) \frac{R_A + R_B}{R_B} = \text{hằng số}$$

Như vậy, điện áp ra V_O sẽ ổn định và có trị số tùy thuộc V_Z và tỉ lệ của cầu phân áp R_A - R_B .

* Nguyên lý tự động điều chỉnh:

Ta có: $V_O = V_1 - V_{CE2}$ (1)

$$V_{CE2} = V_{R1} + V_{BE2}$$
 (2)

Giả sử V_1 tăng, do điện áp xoay chiều trước mạch nắn điện tăng, sẽ làm V_O tăng theo công thức (1). Lúc đó, điện áp mẫu V_S cũng tăng theo tỉ lệ của cầu phân áp R_A - R_B . Khi V_S tăng làm V_{B1} tăng nên tăng phân cực cho T_1 làm T_1 dẫn điện mạnh hơn, dòng I_{C1} qua R_1 cũng được tăng lên nên giảm áp trên R_1 làm V_{R1} tăng. Điều này sẽ làm V_{CE2} tăng lên theo công thức (2) và khi V_{CE2} tăng thì điện áp ra V_O sẽ giảm trở lại trị số ổn định theo công thức (1).

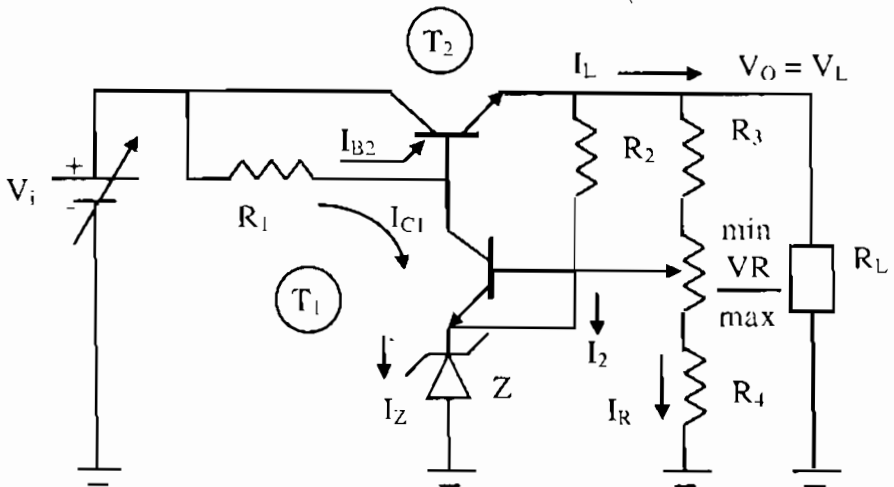
Tương tự ta có thể qui ra nguyên lý ổn áp ở các trường hợp khác như khi V_1 giảm, dòng điện tải thay đổi thì điện áp ra vẫn được giữ ổn định.

Mạch ổn áp phao điều chỉnh được điện áp ra theo công thức:

$$V_O = (V_Z + 0,7) \frac{R_A + R_B}{R_B}$$

Nếu thay đổi tỉ số điện trở của cầu phân áp R_A-R_B sẽ làm thay đổi điện áp ra. Trong thực tế người ta thay cầu phân áp R_A-R_B bằng cầu phân áp R_3-VR-R_4 . Khi điều chỉnh biến trở VR (hình 8.19) thì điện áp ra V_O sẽ thay đổi theo công thức :

$$V_O = (V_Z + 0,7) \frac{R_3 + VR + R_4}{VR + R_4}$$



Hình 8.15: Ổn áp điều chỉnh được

* Thiết kế mạch:

Giả sử thiết kế mạch ổn áp có yêu cầu: $V_L = 9V, I_L = 1A$

Điều kiện phải có của mạch là:

$$V_1 = (1,5 \div 2) V_L$$

Suy ra: $V_1 = 1,5 \times 9V \div 2 \times 9V$

$$V_1 = 13,5V \div 18V \Rightarrow \overline{V_1} = 15V$$

Tính công suất tiêu tán trên transistor T₂:

$$P_{T_2} = (\overline{V_1} - V_{ce}) I_L = (15 - 9) \cdot 1 = 6W$$

Chọn transistor T₂ có công suất tiêu tán cực đại:

$$P_{D \max} = 2 \times 6 = 12W \quad (\text{VD: chọn transistor 2SD 28})$$

Chọn diod Zener có $V_Z \cong 1/2 V_L$. Ví dụ chọn Zener 4,5V. Dòng điện I_R qua cầu phân áp R₃-VR-R₄ được tính sao cho có trị số rất nhỏ so với tải để coi như không đáng kể.

Chọn: $I_R = \frac{I_L}{100} = \frac{1}{100} = 10mA$

Như vậy, có thể tính được tổng điện trở của cầu phân áp:

$$R_3 + VR + R_4 = \frac{V_o}{I_R} = \frac{9}{10 \cdot 10^{-3}} = 900\Omega$$

Có thể chọn R₃ = 300Ω, R₄ = 400Ω và biến trở VR = 200Ω

Transistor T₁ phải có I_{B1} rất nhỏ so với I_R để không ảnh hưởng đến cầu phân áp:

Chọn: $I_{B1} = \frac{I_R}{100} = \frac{10 \cdot 10^{-3}}{100} = 0,1mA$

Như vậy, nếu T₁ có β = 50 thì dòng điện I_{E1}:

$$I_{E1} = \beta \cdot I_{B1} = 50 \times 0,1mA = 5mA$$

Chọn dòng điện qua Zener lớn khoảng hai đến ba lần I_{E1} để dòng I_Z được ổn định và ít bị ảnh hưởng theo điện áp V₁.

Chọn: $I_Z = 3I_{E1} = 3 \cdot 5mA = 15mA$

Suy ra dòng điện I₂ qua điện trở R₂:

$$I_2 = I_Z - I_{E1} = 15\text{mA} - 5\text{mA} = 10\text{mA}$$

Tính trị số R_2 :

$$R_2 = \frac{V_I - V_Z}{I_2} = \frac{9 - 4,5}{10 \cdot 10^{-3}} = 450\Omega$$

Dòng điện qua R_1 là tổng số của dòng I_{B2} và I_{C1} , trong đó:

$$I_{B2} = \frac{I_{C2}}{\beta} = \frac{I_1}{\beta} = \frac{1}{50} = 20\text{mA}$$

và: $I_{C1} = I_{E1} = 5\text{mA}$

Dòng điện qua R_1 là: $I_1 = I_{C1} + I_{B2} = 5\text{mA} + 20\text{mA} = 25\text{mA}$

Từ đó có thể tính điện trở R_1 :

$$R_1 = \frac{\overline{V_I} - (V_I + V_{BE})}{I_1} = \frac{15 - (9 + 0,7)}{25 \cdot 10^{-3}} = \frac{5,4}{25 \cdot 10^{-3}} \cong 200\Omega$$

Với các trị số điện trở của cầu phân áp R_3 -VR- R_4 thì khoảng điện áp ổn định ở ngõ ra có thể điều chỉnh:

$$V_{O\text{min}} = (V_Z + 0,7) \frac{R_3 + VR + R_4}{VR + R_4}$$

$$V_{O\text{min}} = (4,5 + 0,7) \frac{900}{200 + 400} = 7,65\text{V}$$

và

$$V_{O\text{max}} = (V_Z + 0,7) \frac{R_3 + VR + R_4}{R_4}$$

$$V_{O\text{max}} = (4,5 + 0,7) \frac{900}{400} = 11,5\text{V}$$

Như vậy, khoảng điện áp ra có thể điều chỉnh được:

$$V_O = 7,65\text{V} \div 11,5\text{V}$$

Khoảng điện áp này đã thỏa yêu cầu của mạch là $V_L = 9\text{V}$.

3. IC ổn áp ba chân

Hiện nay người ta chế tạo được các IC ổn áp ba chân rất tiện lợi cho việc thiết kế các bộ nguồn ổn áp có công suất nhỏ vì chỉ dùng ít linh kiện bên ngoài.

a) IC ổn áp ba chân họ 78xx và 79xx:

IC họ 78xx là IC ổn áp nguồn dương, IC họ 79xx là IC ổn áp nguồn âm. Hai số sau ghi là xx chỉ điện áp ra được ổn định.

Thí dụ: μA 7805 là IC ổn áp nguồn dương có $V_O = +5V$

μA 7905 là IC ổn áp nguồn âm có $V_O = -5V$

Tùy khả năng cung cấp dòng điện, IC ổn áp được ghi thêm một mẫu tự sau họ 78 hay họ 79 để chỉ dòng điện ra danh định.

Thí dụ: IC 78Lxx: có dòng ra danh định là 100mA.

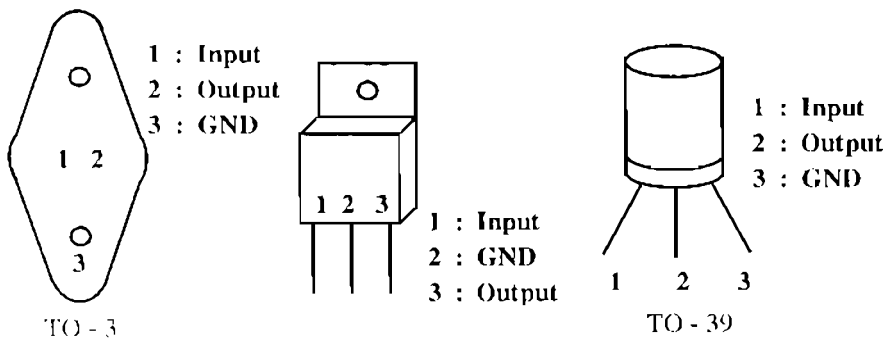
IC 78Mxx: có dòng ra danh định là 500mA.

IC 78xx: có dòng ra danh định là 1A.

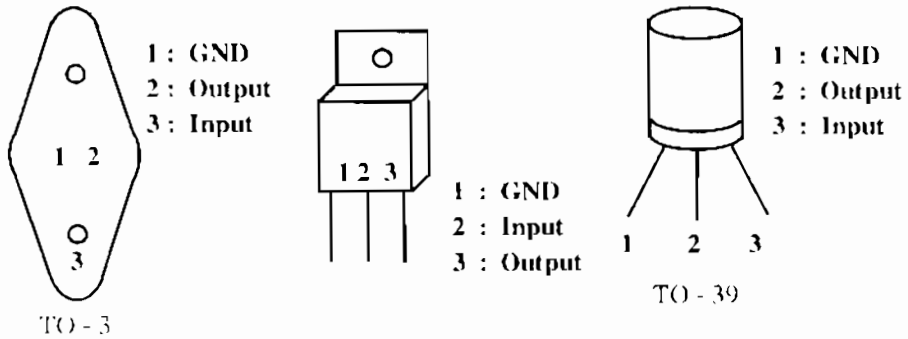
IC 78Txx: có dòng ra danh định là 3A.

IC 78Hxx: có dòng ra danh định là 5A.

b) Các dạng vỏ IC ổn áp:



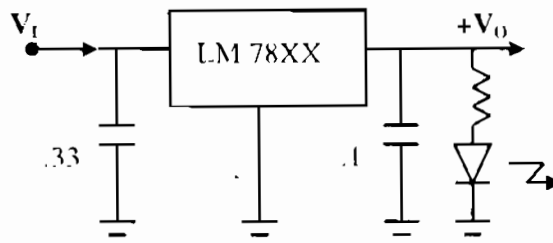
Hình 8.16: Cách ra chân của IC họ 78



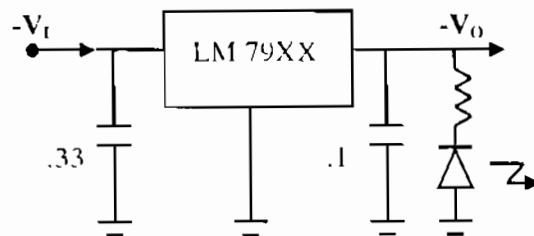
Hình 8.17: Cách ra chân của IC họ 79

c) Mạch ổn áp nguồn dương và mạch ổn áp nguồn âm:

Mạch ổn áp dùng IC ba chân có sơ đồ đơn giản như hình 8.18a và hình 8.18b. Các tụ điện .33 và .1 ở ngõ vào, ngõ ra dùng để lọc nhiễu tần số cao, bù cho đáp ứng quá độ của ổn áp. Điện trở R và Led ở ngõ ra được tính có dòng điện qua Led từ 5mA đến 10mA tạo dòng nuôi cho mạch ổn áp giữ cho điện áp ra ổn định.



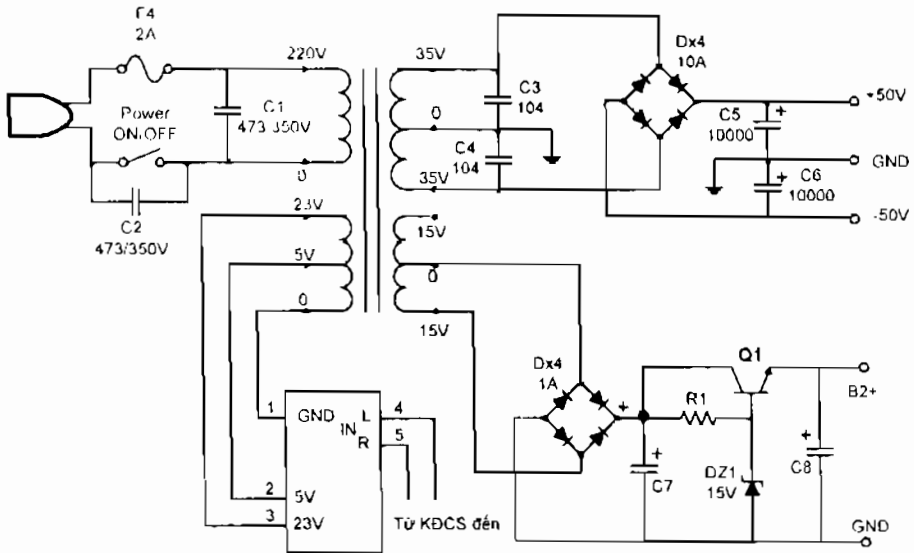
Hình 8.18a: Ổn áp nguồn dương



Hình 8.18b: Ổn áp nguồn âm

§8.4- KHỐI NGUỒN TRONG AMPLI

1- Sơ đồ 1



Hình 8.19: Khối nguồn có ổn áp dùng Zener

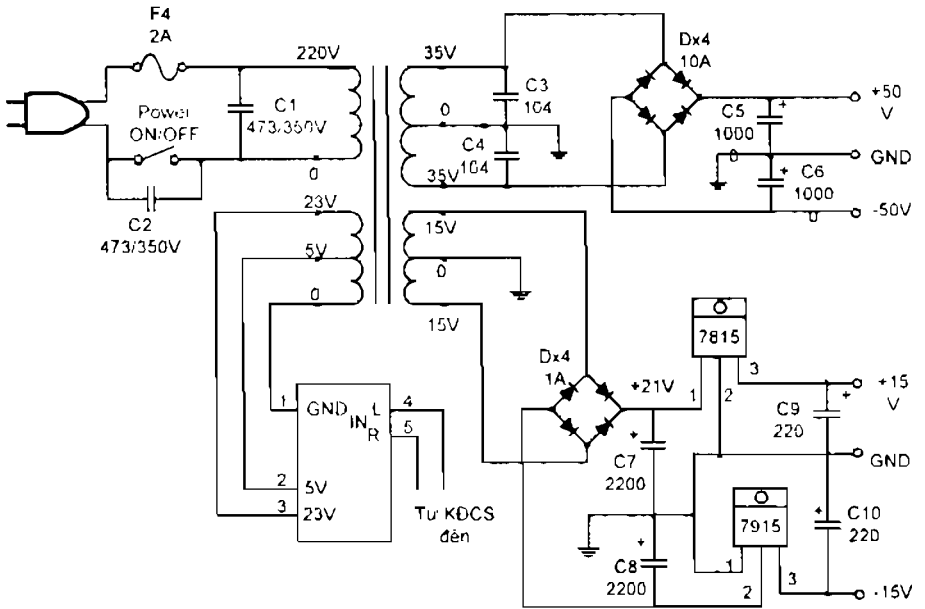
Cuộn thứ cấp 35V đối xứng qua cầu diod nắn điện toàn kỳ, tụ lọc có điện dung lớn 10.000µF nạp lên đến điện áp gần bằng điện áp đỉnh cho ra hai nguồn một chiều đối xứng $\pm 50V$ để cấp cho khối khuếch đại công suất.

Cuộn thứ cấp 15V qua cầu diod nắn và lọc điện, kết hợp diod zener 15C và transistor Q1 cho ra nguồn +15V ổn áp cấp cho các khối khuếch đại micro, Echo, Music và Master.

2- Sơ đồ 2:

Cuộn thứ cấp 35V đối xứng qua cầu diod nắn điện toàn kỳ, tụ lọc có điện dung lớn 10.000µF nạp lên đến điện áp gần bằng điện áp đỉnh cho ra hai nguồn một chiều đối xứng $\pm 50V$ để cấp cho khối khuếch đại công suất.

Cuộn thứ cấp 15V đối xứng qua cầu diod nắn và lọc điện, kết hợp IC ổn áp 7815 và 7915 cho ra hai nguồn đối xứng $\pm 15V$ ổn áp cấp cho các khối khuếch đại micro, Echo, Music và Master.



Hình 8.20: Khối nguồn có ổn áp dùng IC

TÀI LIỆU THAM KHẢO

- 1- Nguyễn Tấn Phước, Linh kiện điện tử – NXB Hồng Đức 2007
- 2- Nguyễn Tấn Phước, Mạch điện tử Tập 1, NXB Hồng Đức 2008
- 3- Ngô Anh Ba, Ampli Hifi và Mạch điện tử, NXB Khoa học Kỹ thuật 1996
- 4- Phạm Minh Hà, Kỹ thuật Mạch điện tử, NXB Khoa học Kỹ thuật 1996

TỦ SÁCH KỸ THUẬT ĐIỆN – ĐIỆN TỬ
ThS NGUYỄN TẤN PHƯỚC

MÁY KHUẾCH ÂM

TRANSISTOR VÀ IC

Chịu trách nhiệm xuất bản: **HOÀNG CHÍ DŨNG**

Biên tập: **HỒNG NAM**

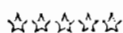
Trình bày: **NGUYỄN PHƯỚC TƯỜNG VÂN**

Bìa: **NGUYỄN TẤN PHƯỚC**

NHÀ XUẤT BẢN HỒNG ĐỨC

111 Lê Thánh Tôn - Q.1 – TP.HCM

ĐT: 08.8244534



Thực hiện liên doanh: **NGUYỄN TẤN PHƯỚC**

In số lượng: 1.000 bản, khổ 16 x 24 cm
Tại **CÔNG TY CỔ PHẦN IN KHUYẾN HỌC PHÍA NAM**, Tp.HCM. ĐT: 38164415
Số Đăng ký Kế hoạch Xuất Bản: **187-2009/CXB/64-29/HĐ**
Quyết định Xuất Bản số: **46/QĐXB**, ngày 06.03.2009.
In xong và nộp lưu chiểu Tháng 9-2009.



TỦ SÁCH KỸ THUẬT ĐIỆN - ĐIỆN TỬ CỦA TÁC GIẢ NGUYỄN TẤN PHƯỚC

* GIÁO TRÌNH ĐIỆN TỬ KỸ THUẬT

- 1- Linh kiện điện tử (tái bản lần thứ 13)
- 2- Mạch điện tử - Tập 1 (tái bản lần thứ 6)
- 3- Mạch điện tử - Tập 2 (tái bản lần thứ 5)
- 4- Mạch điện tử - Tập 3 (sắp xuất bản)
- 5- Mạch số - tập 1, 2 (đã xuất bản)
- 6- Mạch tương tự (tái bản lần thứ 4)

* GIÁO TRÌNH ĐIỆN TỬ CÔNG NGHIỆP

- 1- Linh kiện điều khiển (tái bản lần thứ 6)
- 2- Kỹ thuật xung căn bản và nâng cao (tái bản lần thứ 5)
- 3- Điện tử ứng dụng trong công nghiệp- Tập 1 (tái bản lần thứ 4)
- 4- Điện tử ứng dụng trong công nghiệp- Tập 2 (sắp xuất bản)
- 5- Điện tử công suất (tái bản lần thứ 3)

* GIÁO TRÌNH ĐIỆN CÔNG NGHIỆP

- 1- Điện kỹ thuật (sắp xuất bản)
- 2- Đo lường điện và điện tử (tái bản lần thứ 2)
- 3- Khí cụ điện – Truyền động điện (sắp xuất bản)
- 4-Trang bị điện (sắp xuất bản)

* GIÁO TRÌNH ĐIỆN TỬ TỰ ĐỘNG HÓA

- 1- Lập trình với PLC Logo, Easy và S7-200 (tái bản lần thứ 6)
- 2- Lập trình với PLC Zen, CPM2A và Inverter Omron (tái bản lần thứ 4)
- 3- Cảm biến -Đo lường và điều khiển (tái bản lần thứ 2)
- 4 -Trang bị điện không tiếp điểm-Thang máy công nghiệp (sắp xuất bản)

* GIÁO TRÌNH ĐIỆN TỬ ỨNG DỤNG

- 1- Sửa chữa Thiết bị Điện - Điện tử gia dụng (đã xuất bản)
- 2- Điện và Điện tử căn bản (đã xuất bản)
- 3- Điện tử công nghiệp và Cảm biến – Tập 1 (đã xuất bản)
- 4- Điện tử công nghiệp và Cảm biến – Tập 2 (sắp xuất bản)
- 5- Ampli –Transistor và IC (đã xuất bản)

Giá: 28.000 đồng